

Міністерство освіти та науки України
Національний університет «Запорізька політехніка»

«ЗАТВЕРДЖУЮ»
директор інституту інформатики та
радіоелектроніки

_____ /Піза Д.М.

" ____ " _____ р.

РОБОЧА НАВЧАЛЬНА ПРОГРАМА ДИСЦИПЛІНИ
«КОМП'ЮТЕРНА СХЕМОТЕХНІКА
ТА АРХІТЕКТУРА КОМП'ЮТЕРА»

Для спеціальності 122 «Комп'ютерні науки»

Факультет Комп'ютерних наук і технологій

Кафедра Програмних засобів

| Форма навчання | Курс | Семестр | Усього, год./кред. | Кількість годин | | | | Залік (сем.) |
|----------------|------|---------|--------------------|-----------------|-------------|----------------|-------------------------|--------------|
| | | | | Лекції | Лаб. роботи | Практ. заняття | Самост. робота студента | |
| Денна | 2 | 3 | 144/4 | 30 | 30 | | 84 | 3 |

Робоча програма складена на основі освітньо-професійної програми вищої освіти за напрямом підготовки 6.050101 «Комп'ютерні науки»

Робоча програма складена к.т.н., доцентом Корнієнком Сергієм Костянтиновичем.

Робоча програма затверджена на засіданні кафедри Програмних засобів протокол № 1 від 25.08.2019 р.

“ ____ ” _____ 20 р. Зав. кафедри ПЗ _____ С.О.Субботін

Схвалена методичною комісією факультету комп'ютерних наук і технологій протокол № ____, від “ ____ ” _____ 20 р.

Голова НМК, декан факультету КНТ _____

М.М. Касьян

1 МЕТА ТА ЗАДАЧІ ДИСЦИПЛІНИ, ЇЇ МІСЦЕ В НАВЧАЛЬНОМУ ПРОЦЕСІ

1.1 Мета викладання дисципліни

Метою даного курсу є теоретична й практична підготовка студентів в області архітектури сучасних систем обробки інформації у такому ступені, щоб вони могли вибирати необхідні технічні, алгоритмічні, програмні й технологічні рішення, вміти пояснити принципи їхнього функціонування та правильно їх використовувати.

1.2 Задачі вивчення дисципліни

Основними задачами вивчення дисципліни є:

- формування у студентів знань, достатніх для самостійного освоєння обчислювальних систем з новими архітектурами;
- ознайомлення з технічними (апаратними), програмними й технологічними рішеннями, що використовуються для опису й розробки комп'ютерів;
- надбання практичних навичок написання низькорівневих програм мовою асемблера, у тому числі для програмування апаратних ресурсів комп'ютерів.

1.3 Зв'язок з іншими дисциплінами

Знання, отримані при вивченні даної дисципліни, будуть використовуватися при вивченні дисциплін «Операційні системи», «Комп'ютерні мережі», а також у курсовому та дипломному проектуванні.

2 ЗМІСТ ДИСЦИПЛІНИ

2.1 Склад, обсяг і термін виконання змістових модулів дисципліни

Таблиця 2.1 - Склад, обсяг і терміни виконання змістових модулів дисципліни

| Модулі (блоки змістових модулів) | Короткий зміст модулів | Розподіл навчального часу за видами занять, годин | | | Самос- тійна робота студента, год. | Обсяг навантаження студента | |
|---|--|---|------------------------|-------------------------|--|-----------------------------------|--------------|
| | | Лекції | Лаб. роб. №/год. | Практ. зан. (год) | | Год | Креди- ти |
| 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 |
| Блоки змістових модулів, які виносяться на перший модульний контроль | | | | | | | |
| 1. Логічні елементи та вузли комп'ютера | Логічні елементи (елемента ТА, АБО, НІ) | 1 | | | 2 | | |
| | Вузли комп'ютера (тригери, регістри, лічильники, суматори, дешифратори, шифратори, мультиплексори, демуль- типлексори, програмована логічна матриця) | 3 | №1/5 | | | 16 | 0,44 |
| 2. Архітектура комп'ютера | Класична структура комп'ютера. Поняття архітектури комп'ютера. Класифікація типів архітектур. Фоннейманівська архітектура. | 1 | №2/5 | | 1 1 1 | 12 | 0,33 |
| 3. Архітектура мікропроцесора | Призначення та класифікація. Структура мікропроцесора. Блок регістрів. АЛП. Блок керування. Виконання команд. Формат команди. Методи адресації | 9 | №3/5 | | 4 | 29 | 0,81 |
| 4. Змістовий модуль, що вноситься на самостійну роботу | Пророкування переходів; «водопровід» (prefetching); масштабування, попередня вибірка, спекулятивне виконання | | | | 24 | 24 | 0,67 |
| Разом за перший підсумковий модуль | | 14 | 15 | | 47 | 81 | 2,25 |
| Термін проведення І–го підсумкового модульного контролю – 9-й тиждень | | | | | | | |

Продовження таблиці 2.1

| 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 |
|--|---|----|------|---|----|-----|------|
| Блоки змістових модулів, які виносяться на другий модульний контроль | | | | | | | |
| 5. Організація пам'яті | Ієрархія пам'яті; організація та принципи роботи основної пам'яті | 2 | №4/5 | | 4 | 13 | 0,36 |
| | Кеш-пам'ять | 1 | | | | | |
| | Віртуальна пам'ять | 1 | | | | | |
| 6. Організація взаємодії пристроїв | Основи вводу/виводу; встановлення зв'язку, буферизація, програмний ввід/вивід | 1 | №5/6 | | 4 | 13 | 0,36 |
| | Ввід/вивід за перериванням | 1 | | | | | |
| | Прямий доступ до пам'яті | 1 | | | | | |
| 7. Функціональна організація пристроїв | Керуючий пристрій; порівняння апаратної та мікропрограмної реалізацій | 1 | №6/6 | | 4 | 17 | 0,47 |
| | Конвеєрна обробка команд | 3 | | | | | |
| | Вступ до паралелізму рівня машинних команд (ILP) | 3 | | | | | |
| 8. Багатопроекторні та альтернативні архітектури | Знайомство з SIMD, MIMD, VLIW, EPIC | 2 | | | 14 | 17 | 0,47 |
| | Систолічна архітектура | 1 | | | | | |
| 9. Змістовий модуль, що виносяться на самостійну роботу | Сучасні архітектури: Мобільні пристрої, вбудовані системи, напрямки розвитку архітектури процесорів | | | | 21 | 21 | 0,58 |
| Разом за другий підсумковий модуль | | 17 | 17 | | 47 | 81 | 2,25 |
| Термін проведення II-го підсумкового модульного контролю – 18-й тиждень | | | | | | | |
| ВСЬОГО | | 34 | 34 | | 94 | 162 | 4,5 |

2.1 Змістові модулі

2.1.1 Вступ. Цифрова логіка й цифрові системи

Огляд і історія архітектури комп'ютерів. Логічні елементи комп'ютера (логічні вентиля, тригери, регістри, лічильники, суматори, дешифратори, програмована логічна матриця). Логічні вирази, мінімізація, кон'юнктивні та диз'юнктивні форми; нотація пересилання регістрів. Фізичні аспекти (вентильні затримки, навантажувальні здатності по входу й по виходу (fan-in, fan-out)).

Лекцій – 6 годин.

Лабораторні роботи – 6 годин.

Практичні заняття – 3 години.

Сам. робота - 3 години

Література /2,с.15-34, 58-72, 409-422; 5, с. 14-54, 564-590; 9, с. 21-49/

2.1.2 Подання даних

Біти, байти, слова; подання числових даних і системи числення. Системи з фіксованою та з плаваючою комою; знакові подання й подання в додатковому коді; подання нечислових даних (коди символів, графічні дані); подання записів і масивів.

Лекцій – 3 години.

Лабораторні роботи – 6 годин.

Практичні заняття – 3 години.

Сам. робота – 3 години.

Література /4, с.16-41; 5, с. 41-52/

2.1.3 Організація машини на рівні асемблера

Основи фон-нейманівської архітектури. Керуючий пристрій: вибірка інструкцій, декодування й виконання. Набір інструкцій і види інструкцій (маніпуляція даними, управління, ввід/вивід). Програмування мовою асемблера. Формати інструкцій, режими адресації. Підпрограми, ввід/вивід і переривання.

Лекцій – 9 годин.

Лабораторні роботи – 6 годин.

Практичні заняття – 3 години.

Сам. робота – 16 годин

Література /2, с.31-47; 4, с.79-93; 5, 331-346; 9,с.76-163; 12 с.32-41/

2.1.4 Організація пам'яті комп'ютера

Системи й технології зберігання даних. Кодування даних, стиск даних і цілісність. Ієрархія пам'яті. Організація основної пам'яті й операції з нею. Затримка (latency), час циклу (cycle time), пропускна здатність (bandwidth) і чергування(interleaving). Кеш-пам'ять (відображення адрес, розмір блоку, стратегія заміни й збереження). Віртуальна пам'ять (таблиця сторінок, TLB-буфер швидкого перетворення адреси). Обробка помилок доступу до пам'яті й надійність.

Лекцій – 5 годин.

Лабораторні роботи – 6 годин.

Практичні заняття – 2 години.

Сам. робота – 6 годин

Література /1, с.16-41; 2, с. 41-52; 3, с.10-122; 4, с. 79- 162, 259-330/

2.1.5 Організація взаємодії пристроїв

Основи вводу/виводу; встановлення зв'язку, буферизація, програмний ввід/вивід. Ввід/вивід за перериванням (вектор переривань, переривання із

пріоритетами, підтвердження переривання). Прямий доступ до пам'яті. Шини: протоколи шини, голосування, прямий доступ до пам'яті. Архітектури RAID.

Лекцій – 3 години.

Лабораторних робіт – 6 годин.

Практичні заняття – 3 години.

Сам. робота – 6 годин.

Література /3, с.116-141; 4, с. 81-102; 5, с.99-122;/

2.1.6 Функціональна організація пристроїв

Реалізація схем із простою передачею даних. Керуючий пристрій, порівняння апаратної та мікропрограмної реалізації. Конвеєр інструкцій. Вступ до паралелізму рівня машинних команд (ILP).

Лекцій – 7 годин.

Лабораторних робіт – 6 годин.

Практичні заняття – 2 години.

Сам. робота – 6 годин.

Література /1; 3; 5, с.211-258/

2.1.7 Багатопроцесорні та альтернативні архітектури

Знайомство з SIMD, MIMD, VLIW, EPIC. Систолічна архітектура. Мережі із внутрішньою комутацією (гіперкуб, мережа з «перетасуванням», чарункова архітектура, перехресне з'єднання). Системи із загальною пам'яттю. Когерентність кешів. Моделі пам'яті й моделі цілісності.

Лекцій – 3 годин.

Практичні заняття – 2 години.

Сам. робота – 6 годин.

Література /5, с.354-439/

2.2 Перелік лабораторних робіт

Метою проведення лабораторних занять є придбання досвіду та навичок програмування на мові Асемблер.

Лабораторна робота № 1 "Вивчення архітектури типової обчислювальної системи."

Мета роботи – ознайомлення з архітектурою мікропроцесора I8080 та типової мікропроцесорної системи (МПС) на його базі, а також отримання навичок практичної роботи з програмою-емулятором, вивчення принципів складання та вводу найпростіших програм до оперативної пам'яті МПС і способу їхньої корекції.

Обсяг – 6 години

Лабораторна робота № 2 " Вивчення принципів реалізації лінійних програм у МПС "

Мета роботи – вивчення групи команд організації пересилань, арифметичних операцій, вводу-виводу даних, роботи з ОЗП, організації роботи зі стеком та придбання практичних навичок у складанні та налагодженні простих лінійних програм.

Обсяг – 6 години

Лабораторна робота № 3 "Вивчення принципів реалізації розгалужених та циклічних програм"

Мета роботи – вивчення групи команд, які використовуються при організації переходів, формуванні лічильників, операціях зсувів та надбання практичних навичок у використанні регістра ознак при складанні й налагодженні розгалужених та циклічних програм.

Обсяг – 6 годин

Лабораторна робота № 4 "Дослідження принципів програмної реалізації логічних функцій"

Мета роботи – вивчення групи команд логічних операцій і принципів програмної реалізації логічних функціональних вузлів.

Обсяг – 6 годин

Лабораторна робота № 5 "Вивчення принципів реалізації програм управління зовнішніми пристроями"

Мета роботи – вивчення прийому блочної реалізації програм із використанням команд *CALL* та *RET* на прикладі програми керування портами індикації.

Обсяг – 6 годин

Лабораторна робота № 6 "Розробка програми управління технологічними процесами за допомогою графічного інтерпретатора портів виводу"

Мета роботи – одержання навичок складання програм керування технологічними процесами за допомогою графічного інтерпретатора портів виводу.

Обсяг – 6 годин

2.3 Перелік питань для самостійної роботи

2.3.1 Збільшення продуктивності пристроїв:

- RISC-архітектура; пророкування переходів;
- «водопровід» (prefetching);
- масштабування;
- попередня вибірка;
- спекулятивне виконання;

2.3.2 Сучасні архітектури:

- мобільні пристрої;
- вбудовані системи;
- напрямки розвитку архітектури процесорів.

Контроль самостійної роботи передбачає вибіркоче опитування, написання рефератів і включення окремих питань до модульного контролю та екзаменаційних білетів.

3 НАВЧАЛЬНО-МЕТОДИЧНІ МАТЕРІАЛИ З ДИСЦИПЛІНИ

3.1 Основна література

1. Жмакин А. П. Архитектура ЭВМ / А. П. Жмакин. – БХВ-Петербург, 2010. – 352 с.
2. Архитектура ЭВМ и вычислительных систем. Учебник. 3-е изд., перераб. и доп. / Н.В. Максимов, Т. Л. Партыка и др. – Форум, 2010. – 512 с.
3. Лупин С.А. Архитектура ЭВМ / С.А.Лупин/ – Форум, 2009. – 384 с.
4. Таненбаум Э. Архитектура компьютера. 5-е изд. / Э. Таненбаум. – Питер, 2009. – 844 с.
5. Хорошевский В.Г. Архитектура вычислительных систем. 2-е изд., перераб и доп. / В.Г.Хорошевский. – МГТУ им. Баумана, 2008. – 520 с.
6. Догадин Н.Б. Архитектура компьютера / Н.Б. Догадин. – бином, 2008. – 271 с.
7. Организация ЭВМ и систем / Горнец Н.Н., Рошин А.Г., Соломенцев В.В. – Academia, 2008. – 320с.
8. Абель П. Ассемблер: Язык и программирование для IBM PC / П. Абель. – Киев: Век+, 2003. – 734 с.
9. Юров В.И. Assembler / В.И.Юров. – СПб.: Питер, 2006. – 636 с.

3.2 Додаткова література

- 10.Костров Б. В. Архитектура микропроцессорных систем / Б.В. Костров, В. Н. Ручкин. – Диалог-МИФИ, 2007. – 304 с.
- 11.Бройдо В.Л. Архитектура ЭВМ и систем / В.Л. Бройдо, О.П.Ильина. – СПб: Питер, 2006. – 718 с.
12. Алексеев А.П. Информатика / А.П. Алексееву – М.: СОЛОН, 2003. – 400 с.
- 13.Могилев А.В. Информатика / А.В.Могилев, Н.И.Пак, Е.К.Хеннер. – М.:

Академия, 2007. – 841 с.

14. Голубь Н.Г. Основы компьютерных вычислений: Эффективный учебный курс / Н.Г. Голубь – М.: ДиаСофтЮП, 2005. – 819 с.
15. Голубь Н.Г. Искусство программирования на ассемблере / Н.Г. Голубь. – М.: ДиаСофтЮП, 2002. – 644 с.

3.3 Методичні матеріали з дисципліни

1. Методичні вказівки до лабораторних робіт з дисципліни «Комп'ютерна схемотехніка та архітектура комп'ютера» для студентів спеціальності 6.050101 «Комп'ютерні науки» усіх форм навчання /Уклад. С.К.Корнієнко – Запоріжжя: ЗНТУ, 2019. - 62 с.

4 ПЕРЕЛІК ПИТАНЬ, ЩО ВІНОСЯТЬСЯ НА МОДУЛЬНИЙ КОНТРОЛЬ

4.1 Питання першого МК

1. Логічні елементи комп'ютера.
2. Логічні вирази: кон'юнктивні та диз'юнктивні форми.
3. Логічні вирази: мінімізація.
4. Навантажувальна здатність.
5. Системи числення.
6. Двійкова арифметика.
7. Системи з фіксованою та з плаваючою комою.
8. Подання нечислових даних (коди символів, графічні дані).
9. Основи фон-нейманівської архітектури.
10. Керуючий пристрій: вибірка інструкцій, декодування й виконання.
11. Методи адресації.
12. Формати команд.
13. Організація підпрограм.

4.2 Питання другого МК

1. Ієрархія пам'яті.
2. Організація та принципи роботи основної пам'яті.
3. Постійні запам'ятовуючі пристрої.
4. Оперативні запам'ятовуючі пристрої.
5. Кеш-пам'ять.
6. Віртуальна пам'ять.
7. Організація вводу/виводу: встановлення зв'язку, буферизація.
8. Програмний ввід/вивід.
9. Ввід/вивід за перериванням.
10. Прямий доступ до пам'яті.
11. Керуючий пристрій. Порівняння апаратної та мікропрограмної

реалізацій.

12.Конвеєрна обробка команд.

13.Поняття паралелізму.

14.SIMD-архітектура.

15.MIMD-архітектура.

16.Систолічна архітектура.

**ДОПОВНЕННЯ Й ЗМІНИ У РОБОЧІЙ ПРОГРАМІ
НА 20 - 20 НАВЧАЛЬНИЙ РІК**

У робочу програму вносяться такі зміни:

Робоча програма схвалена на засіданні кафедри

" ___ " _____ 20__ р.

Завідувач кафедри

Внесені зміни

ЗАТВЕРДЖУЮ

директор інституту інформатики та
радіоелектроніки

_____ /Піза Д.М.

" ___ " _____ 20__ р.