

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
Національний університет «Запорізька політехніка»

МЕТОДИЧНІ ВКАЗІВКИ

для самостійної роботи здобувачами усіх форм навчання
першого (бакалаврського) рівня вищої освіти за спеціальністю
141 – «Електроенергетика, електротехніка та електромеханіка»
(освітні програми «Електричні та електронні апарати» та
«Обладнання та інформаційні технології енергоємних
виробництв»)
при вивченні навчальної дисципліни
«Основи мікропроцесорної техніки»

Методичні вказівки для самостійної роботи здобувачами усіх форм навчання першого (бакалаврського) рівня вищої освіти за спеціальністю 141 – «Електроенергетика, електротехніка та електромеханіка» (освітні програми «Електричні та електронні апарати» та «Обладнання та інформаційні технології енергоємних виробництв») при вивченні навчальної дисципліни «Основи мікропроцесорної техніки» / Укл.: Л. Б. Жорняк. – Запоріжжя: НУ «Запорізька політехніка», 2024. – 58 с.

Укладачі:

Л. Б. Жорняк, доцент, к.т.н.

Рецензент:

В. В. Василевський, доцент, к.т.н.

Відповідальний
за випуск:

Р. Е. Мохнач, завідувач
лабораторією кафедри ЕЕА

Затверджено
на засіданні кафедри
«Електричні та
електронні апарати»
Протокол № 7
від « 26 » грудня 2023р.

Затверджено НМК ЕТФ
Протокол № 5
від « 25 » січня 2024 р.

ЗМІСТ

Вступ.....	5
1 Мета та завдання вивчення навчальної дисципліни.....	6
2 Програма та методичні вказівки по вивченню курсу	7
2.1 Вступ	7
2.1.1 Зміст розділу.....	7
2.1.2 Методичні вказівки.....	7
2.1.3 Контрольні питання.....	7
2.2 Системи числення, класифікація, основні властивості. Арифме- тичні та логічні основи МП техніки.....	8
2.2.1 Зміст розділу.....	8
2.2.2 Методичні вказівки.....	8
2.2.3 Контрольні питання.....	8
2.3 Елементна база мікропроцесорів.....	9
2.3.1 Зміст розділу.....	9
2.3.2 Методичні вказівки.....	9
2.3.3 Контрольні питання.....	9
2.4 Архітектура мікропроцесорів.....	10
2.4.1 Зміст розділу.....	10
2.4.2 Методичні вказівки.....	10
2.4.3 Контрольні питання.....	10
2.5 Програмування мікропроцесорів. Система команд мікропроце- сора KP580BM80A.....	10
2.5.1 Зміст розділу.....	10
2.5.2 Методичні вказівки.....	11
2.5.3 Контрольні питання.....	11
2.6 Основи функціонування і побудови мікроЕОМ.....	11
2.6.1 Зміст розділу.....	11
2.6.2 Методичні вказівки.....	12
2.6.3 Контрольні питання.....	12
2.7 Будова мікропроцесорної системи.....	12
2.7.1 Зміст розділу.....	12
2.7.2 Методичні вказівки.....	13
2.7.3 Контрольні питання.....	13
3 Контрольна робота № 1. Системи числення та цифрові коди.....	13
3.1 Загальні відомості.....	13

3.1.1	Характеристика основних систем числення.....	14
3.1.2	Перевод десяткового числа в двійкове.....	17
3.1.2.1	Метод віднімання.....	17
3.1.2.2	Метод ділення.....	17
3.1.2.3	Метод множення.....	18
3.1.3	Перевод двійкового числа в інші.....	18
3.1.4	Особливості арифметичних дій.....	21
3.1.4.1	Арифметичні дії над числами в двійковій системі... ..	21
3.1.4.2	Арифметичні дії в вісімковій та шістнадцятковій си- стемах.....	26
3.2	Завдання на контрольну роботу.....	27
3.3	Методичні вказівки.....	28
4	Контрольна робота № 2. Вивчення логічних елементів і цифрових пристроїв.....	29
4.1	Технологія виготовлення.....	30
4.2	Серії мікросхем.....	31
4.3	Цифрові мікросхеми.....	31
4.4	Варіанти контрольних завдань.....	35
4.5	Методичні вказівки.....	36
5	Контрольна робота № 3. Розробка загальносистемних блоків МП систем.....	36
5.1	Загальні відомості.....	36
5.2	Методичні вказівки.....	42
5.3	Варіанти контрольних завдань.....	44
6	Контрольна робота № 4. Розробка пристрою, що задає час, МП системи.....	45
6.1	Загальні відомості.....	45
6.2	Варіанти контрольних завдань.....	52
6.3	Методичні вказівки.....	53
7	Контрольна робота № 5. Розробка модуля сполучення з об'єктом керування	54
7.1	Варіанти контрольних завдань.....	54
7.2	Методичні вказівки.....	55
	Перелік джерел посилання.....	56

ВСТУП

Мікропроцесорна техніка – це область електроніки, яка на даному етапі найшвидше розвивається. Для успішного оволодіння нею необхідно із самого початку засвоїти сучасні принципи організації мікропроцесорних систем. Засвоєння ключових понять мікропроцесорної техніки - це основне завдання курсу. Успіх при цьому може принести тільки комплексний підхід к проектування апаратних та програмних засобів [8, 16, 23, 27, 28, 29, 31, 33, 36, 37]. Методичні вказівки для самостійної роботи здобувачами усіх форм навчання першого (бакалаврського) рівня вищої освіти розроблено відповідно до робочої програми навчальної дисципліни ВК 08 «Основи мікропроцесорної техніки» та спрямовані на засвоєння знань, освоєння умінь та формування елементів загальних компетенцій, передбачених робочою програмою навчальної дисципліни.

В результаті освоєння навчальної дисципліни студент повинен

вміти:

- працювати з мікропроцесорними системами;
- програмувати мікропроцесорні системи;
- використовувати навички програмування та розробки мікропроцесорних пристроїв в електричних та електронних апаратах, а також електромеханічного обладнання і електромеханічних систем;

знати:

- призначення, функції, характеристики та склад мікропроцесорних систем;
- системи команд, особливості організації системи переривань мікропроцесорних систем;
- організацію пам'яті та доступу до неї;
- принципи побудови мікропроцесорних пристроїв в електричних та електронних апаратах, а також електромеханічному обладнанні і електромеханічних системах, використовувати навички програмування та розробки мікропроцесорних пристроїв;
- виконання заміни витратних матеріалів периферійного обладнання, визначати застаріле обладнання та програмні засоби мережевої інфраструктури.

1 МЕТА ТА ЗАВДАННЯ ВИВЧЕННЯ НАВЧАЛЬНОЇ ДИСЦИПЛІНИ

Метою викладання дисципліни «Основи мікропроцесорної техніки» (ОМПТ) є формування у студентів знань по принципах роботи і будові мікропроцесорних систем, що застосовуються в електричних та електронних апаратах, а також засвоєння ключових понять мікропроцесорної техніки. Успіх при цьому може принести тільки комплексний підхід до проектування апаратних та програмних засобів. Формування у студентів знань, навиків та умінь, що дозволять їм розрізняти особливості систем різних рівнів складності та різноманітного призначення, принципи архітектурних рішень, способи та засоби організації обміну інформацією. Особливу увагу приділено принципам організації персональних комп'ютерів, як найскладніших та найгнучкіших мікропроцесорних систем, які дають можливість рішати найскладніші задачі.

Метою вивчення навчальної дисципліни є формування у студентів знань про сучасний стан і можливості використання засобів мікропроцесорної (МП) техніки, знання основних функціональних вузлів, які використовуються при будові мікропроцесорних систем керування.

Завданням вивчення дисципліни «Основи мікропроцесорної техніки» є навчання навикам проектування систем на основі мікропроцесорів та мікроконтролерів, як найбільш розповсюдженого типу мікропроцесорних систем. Передбачається, що більшість понять, які введені в даному курсі, стане предметом детальнішого розгляду в інших, спеціальних курсах.

Задача при вивченні навчальної дисципліни – ознайомлення з елементною базою МП систем, основними принципами побудови МП систем на базі мікропроцесорів із фіксованою розрядністю, системою команд і мовою Асемблер мікропроцесора.

У результаті вивчення студент повинен знати елементну базу, систему команд, принципи програмно-апаратної реалізації МП систем керування. На основі отриманих знань студент повинен уміти розробляти принципові схеми МП систем, програмувати мікропроцесор серії KP580 (Intel 8080) у машинних кодах, розробляти прості програми мовою Асемблер.

Матеріал навчальної дисципліни базується на знаннях, отриманих студентами в середній школі, при вивченні освітніх компонент: в університеті «Вища математика», «Фізика», «Основи електроніки та мікросхемотехніки» тощо та забезпечує наступну дисципліну: «Мікропроцесорні та мікроконтролерні пристрої та системи».

Всі необхідні матеріали для самостійної роботи студентів при вивченні даної навчальної дисципліни знаходяться у репозитарію НУ «ЗАПОРІЗЬКА ПОЛІТЕХНІКА» за посиланням <http://eir.zp.edu.ua/handle/123456789/488> та в Системі дистанційного навчання за посиланням <https://moodle.zp.edu.ua/course/view.php?id=2089>, а також в наведеному переліку джерел посилання.

2 ПРОГРАМА ТА МЕТОДИЧНІ ВКАЗІВКИ ПО ВИВЧЕННЮ ТЕМ НАВЧАЛЬНОЇ ДИСЦИПЛІНИ

2.1 Вступ

2.1.1 Зміст розділу

Вступ (предмет, задачі та зміст дисципліни). Класифікація, основні параметри і характеристики мікропроцесорних ЕЕА та ЕТП. Проблеми розробки та застосування мікропроцесорів в електричних апаратах та електромеханічному обладнанні і системах [8, 23, 27, 31, 33, 36].

2.1.2 Методичні вказівки

При вивченні матеріалу розділу необхідно звернути увагу на місце та роль мікропроцесорної техніки в створенні високоефективних електричних та електронних апаратів, а також електромеханічного обладнання і електромеханічних систем.

2.1.3 Контрольні питання

2.1.3.1 Мета та задача курсу, його вплив на кваліфікацію спеціаліста.

2.1.3.2 Основні етапи розвитку мікропроцесорних засобів.

2.1.3.3 Визначення мікропроцесора, мікропроцесорного комплекту, системи цифрового автоматичного керування.

2.1.3.4 Приклад застосування мікропроцесорів в електричних апаратах, а також електромеханічному обладнанні і електро-механічних системах.

2.2 Системи числення, класифікація, основні властивості. Арифметичні та логічні основи МП техніки

2.2.1 Зміст розділу

Системи числення. Перевод чисел з однієї системи числення в іншу. Арифметичні дії над двійковими числами. Алгебра логіки функції двох змінних. Логічні елементи, основні типи логічних елементів. Логічний елемент І-НІ ТТЛ-типу: принцип роботи, основні параметри та характеристики. Серії інтегральних логічних елементів. Система маркування інтегральних схем [1...16, 17, 23, 27, 28, 31...33, 36].

2.2.2 Методичні вказівки

При вивченні матеріалу розділу необхідно звернути увагу на основні визначення систем числення, форми запису чисел у різних системах і у виді поліному від основи системи. Правила перекладу з однієї системи числення в іншу і правила двійкової арифметики доцільно закріпити рішенням прикладів. При вивченні логічних функцій двох змінних звернути увагу на функції кон'юнкції, диз'юнкції, додавання по модулю два, АБО-НІ, І-НІ і їхні реалізації в логічних елементах.

2.2.3 Контрольні питання

2.2.3.1 Визначення системи числення, позиційної системи числення, основи системи числення, розряду числа.

2.2.3.2 Представлення числа у виді поліному від основи системи числення у всіх системах числення.

2.2.3.3 Арифметичні дії над двійковими числами.

2.2.3.4 Перевод чисел з однієї системи числення в іншу.

2.2.3.5 Змінні операції в алгебрі логіки.

2.2.3.6 Реалізація операцій алгебри логіки за допомогою релейно-контактних ланцюгів.

2.2.3.7 Функції двох змінних. Повна система функцій.

2.2.3.8 Визначення логічного елемента (ЛЕ) і зображення ЛЕ на принципових схемах. Типи ЛЕ. Серії ЛЕ.

2.2.3.9 Робота ТТЛ- елемента І-НІ.

2.2.3.10 Основні параметри і характеристики ТТЛ–ЛЕ.

2.2.3.11 Система маркування інтегральних схем.

2.3 Елементна база мікропроцесорів

2.3.1 Зміст розділу

Цифрові пристрої комбінаційного типу, призначення, умовне графічне позначення в схемах, призначення виводів, таблиця істинності шифратора, дешифратора, мультиплексора і суматора. Цифрові пристрої послідовного типу. Призначення, умовне графічне позначення в схемах, призначення виводів, таблиця станів, часові діаграми RS, D-тригерів, реверсивних і нереверсивних лічильників і регістрів. Класифікація пристроїв, що запам'ятовують (ЗП). Основні параметри, умовне графічне позначення, структурна схема ВІС ЗП [1...17, 22, 23, 27, 29, 31, 33, 36].

2.3.2 Методичні вказівки

При вивченні матеріалу розділу необхідно звернути увагу на призначення цифрових пристроїв, уміти по таблицях істинності і станів, визначати значення вхідних і вихідних змінних.

2.3.3 Контрольні питання

2.3.3.1 Відмінність пристроїв комбінаційного типу від послідовних.

2.3.3.2 Шифратор, дешифратор, мультиплексор, суматор. Позначення в схемі, призначення виводів, таблиця істинності або стану.

2.3.3.3 Визначення і класифікація тригерів.

2.3.3.4 RS і D-тригери.

2.3.3.5 Лічильники: визначення, класифікація.

2.3.3.6 Приклад лічильника на D-тригерах.

2.3.3.7 Приклад реверсивного лічильника на інтегральній схемі.

2.3.3.8 Регістри. Призначення, класифікація, приклади регістрів пам'яті і зсуву.

2.3.3.9 Основні класифікаційні ознаки ЗП.

2.3.3.10 ВІС ОЗП: умовне графічне позначення, структурна схема, призначення виводів.

2.4 Архітектура мікропроцесорів

2.4.1 Зміст розділу

Узагальнена логічна структура мікроЕОМ. Принципи взаємодії мікропроцесора із зовнішніми пристроями. Архітектура однокристалного мікропроцесора з фіксованою системою команд: призначення основних елементів, виконання команди як послідовності мікрокоманд. Архітектура мікропроцесора KP580BM80A та основні параметри [19...23, 27...31, 33, 35, 36].

2.4.2 Методичні вказівки

При вивченні матеріалу розділу необхідно звернути увагу на призначення елементів, схеми і їх взаємодії в процесі виконання команд.

2.4.3 Контрольні питання

2.4.3.1 Назвіть основні елементи узагальненої структурної схеми мікроЕОМ.

2.4.3.2 Принципи взаємодії мікропроцесора з зовнішніми пристроями.

2.4.3.3 Призначення елементів структурної схеми мікропроцесора з фіксованою системою команд.

2.4.3.4 Етапи виконання команди.

2.4.3.5. Назвіть основні елементи архітектури мікропроцесора KP580BM80A.

2.5 Програмування мікропроцесорів. Система команд мікропроцесора КР580ВМ80А

2.5.1 Зміст розділу

Методи адресації операндів у мікропроцесорах. Система команд мікропроцесора КР580ВМ80А. Основні групи команд і їх призначення. Команди пересилання даних, виконання арифметичних і логічних операцій, команди керування, зв'язку з підпрограмами, оперативні команди, команди вводу та виводу.

2.5.2 Методичні вказівки

При вивченні матеріалу розділу необхідно звернути увагу на наявність модифікацій команд одного призначення, які відрізняються методами адресації операндів. Закріпити знання мнемокодів команд і методів адресації доцільно шляхом виконання вправ за допомогою Емулятора К580 та на навчальному мікропроцесорному комплекті (НМК) [16...23, 27, 31, 33, 35, 36].

2.5.3 Контрольні питання

2.5.3.1 Основні методи адресації операндів у мікропроцесорі.

2.5.3.2 Основні групи команд і їх призначення.

2.5.3.3 Основні мнемокоди команд.

2.6 Основи функціонування і побудови мікроЕОМ

2.6.1 Зміст розділу

Склад мікропроцесорного комплекту. Умовне графічне позначення, призначення виводів процесора КР580ВМ80А.

Генератор тактових імпульсів КР580ГФ24. Призначення, умовне графічне позначення, призначення виводів, схема підключення до процесора. Системний контролер і шинний формувач КР580ЗК28. Призначення, умовне графічне позначення, призначення виводів, схема підключення до процесора. Шинний формувач КР580ВЛ86. Призначення, умовне графічне позначення,

призначення виводів. Побудова процесорного вузла з використанням системного контролера.

2.6.2 Методичні вказівки

При вивченні матеріалу розділу необхідно звернути увагу на призначення окремих мікросхем процесорного вузла і їх взаємодію в цьому вузлу [16, 23, 27...31, 33, 35, 36].

2.6.3 Контрольні питання

2.6.3.1 Склад мікропроцесорного комплекту.

2.6.3.2 Генератор тактових імпульсів.

2.6.3.3 Системний контролер.

2.6.3.4 Шинний формувач.

2.6.3.5 Структура процесорного вузла.

2.7 Будова мікропроцесорної системи

2.7.1 Зміст розділу

Структурна схема мікропроцесорного приводу, що стежить. Поняття системної магістралі. Призначення і функції окремих елементів системи. Карта пам'яті. Реалізація пам'яті програм. Реалізація пам'яті даних. Дешифрація адресного простору. Реалізація функцій зовнішнього таймера-лічильника з використанням КР580ВВ55. Умовне графічне позначення, призначення виводів. Схема підключення до системної магістралі.

Основні режими роботи. Програмування таймера-лічильника. Ввод (вивід) інформації із застосуванням ВІС, що програмується, паралельного інтерфейсу (ПРІ) КР580ВВ55. Умовне графічне позначення, призначення виводів, схема підключення до системної магістралі, основні режими роботи, програмування. Приклад підключення дискретних датчиків і силових ключів за допомогою ПРІ. Принципи організації послідовного інтерфейсу з використанням ВІС КР580ВВ51.

Сполучення ЦАП із мікропроцесорними системами: характеристики інтегральних ЦАП, засоби сполучення. Сполучення АЦП із мікропроцесорними системами: характеристики

інтегральних АЦП, умовне графічне позначення, призначення виводів АЦП і засоби сполучення.

2.7.2 Методичні вказівки

Даний розділ є підсумковим у курсі і тому його вивченню необхідно приділити особливу увагу, а саме, розглянути режими ВІС таймера-лічильника, ПРІ, послідовного інтерфейсу, ЦАП і АЦП, вміти визначати значення розрядів керуючих слів відповідних обраним режимам [16, 23, 27...31, 33, 35, 36].

2.7.3 Контрольні питання

2.7.3.1 Призначення елементів мікропроцесорного приводу, що стежить.

2.7.3.2 Основні елементи системної магістралі.

2.7.3.3 Адресний простір мікропроцесорної системи.

2.7.3.4 Принципи побудови пам'яті програм.

2.7.3.5 Принципи побудови пам'яті даних.

2.7.3.6 Основні режими роботи таймера-лічильника.

2.7.3.7 Порядок програмування таймера-лічильника.

2.7.3.8 Принципи вводу (виводу) інформації із використанням ВІС ПРІ КР580ВВ55.

2.7.3.9 Принципи організації послідовного інтерфейсу з використанням ВІС КР580ВВ55.

2.7.3.10 Принципи сполучення ЦАП із МП системами.

2.7.3.11 Принципи сполучення АЦП із МП системами.

3 КОНТРОЛЬНА РОБОТА № 1 СИСТЕМИ ЧИСЛЕННЯ ТА ЦИФРОВІ КОДИ

3.1 Загальні відомості

Система числення – це сукупність цифро-літерних позначень (знаків) і правил їх запису, які приймаються для однозначного запису чисел.

Системи числення підрозділяються на непозиційні і позиційні [16, 23, 27...31, 33, 36].

Непозиційною називають систему числення, в якій положення цифри не залежить від її положення в ряду цифр, зображуючих число. Прикладом може бути римська система числення, в якій для позначення чисел служать букви римського алфавіту:

1 – I, 5 – V, 10 – X, 50 – L, 100 – C і т.і.

Запис числа здійснюється по правилу: менший знак справа від більшого прибавляється до його значення, а зліва – віднімається від нього. Тому XC – 90, а CX – 110. При запису довгих послідовностей чисел непозиційні системи громіздкі, здійснювати арифметичні дії в них незручно. Тому ці системи для розрахунків не використовуються.

Позиційною є така система числення, в якій значення цифри залежить від її положення в ряду цифр, зображуючих число, тобто ваги розряду. В десятковій системі вага розряду – 10.

Позиційна система числення характеризується кількістю символів, які використовуються для запису чисел. Максимальна їхня кількість, яка використовується для запису чисел у цій системі числення, називається основою системи числення.

Для позиційної системи числення зі спільною основою є слушним рівняння

$$X(q) = a_n q^n + a_{n-1} q^{n-1} + \dots + a_1 q^1 + a_0 q^0 + a_{-1} q^{-1} + \dots + a_{-m} q^{-m} = \sum_{i=-m}^{i=n} a_i q^i,$$

де q – основа позиційної системи числення – ціле додатне число;

$X(q)$ – довільне число, записане в десятковій системі числення з основою $q=10$;

a_i – коефіцієнт ряду (цифри системи числення);

n, m – розряди цілих та дробових частин числа певної системи числення.

3.1.1 Характеристика основних систем числення

3.1.1.1 Десяткова система – найбільш розповсюджена. Має основу 10. Використовує 10 символів (0, 1, 2, 3, 4, 5, 6, 7, 8, 9). Позначається показником основи або символом D (Decimal). Наприклад, $1=1\text{ D}$.

Декодування здійснюється по такій схемі, наприклад:

$$2023 D = 2^3 0^2 2^1 3^0 = 2 \cdot 10^3 + 0 \cdot 10^2 + 2 \cdot 10^1 + 3 \cdot 10^0,$$

$$210,456 D = 2^2 2^1 0^0, 4^{-1} 5^{-2} 6^{-3} = 2 \cdot 10^2 + 1 \cdot 10^1 + 0 \cdot 10^0 + \\ + 4 \cdot 10^{-1} + 5 \cdot 10^{-2} + 6 \cdot 10^{-3}.$$

3.1.1.2 Двійкова система В (Binary) – найбільш проста по будові. В ній використовуються тільки два символи: 0 та 1, що узгоджується з технічними характеристиками цифрових схем. Будь-яке число у двійковій системі числення записується у вигляді певної послідовності нулів та одиниць. При порівнянні запису чисел в різних системах з'ясовується, що в двійковій системі використовується значно більше позицій, оскільки для подання використовують тільки два символи. Кожній позиції присвоєна своя вага, яка кратна 2. Вага позицій для розрядів двійкового числа має такі ж значення. В позначенні використовують символ В. Вага розрядів така:

$$\begin{array}{cccccccc} 2^8 & 2^7 & 2^6 & 2^5 & 2^4 & 2^3 & 2^2 & 2^1 & 2^0, \\ 256 & 128 & 64 & 32 & 16 & 8 & 4 & 2 & 1. \end{array}$$

$$101101 B = 1^5 0^4 1^3 1^2 0^1 1^0 B = 1 \cdot 2^5 + 0 \cdot 2^4 + 1 \cdot 2^3 + 1 \cdot 2^2 + \\ + 0 \cdot 2^1 + 1 \cdot 2^0 = 45 D.$$

3.1.1.3 Вісімкова система числення має основу 8. В ній використовують символи від 0 до 7. Вона вигідна як компактна форма запису трьохрозрядних двійкових чисел, зручна для користувача ($8 = 2^3$). Вісімкове подання двійкового числа дозволяє суттєво скоротити довжину запису його чисельного значення. Позначається символом Q або O (Octal).

Наприклад,

$$176 Q = 1^2 7^1 6^0 = 1 \cdot 8^2 + 7 \cdot 8^1 + 6 \cdot 8^0 = 126 D.$$

3.1.1.4 Шістнадцяткова система числення є засобом скорочення запису 4-розрядного двійкового числа, тому, що $16 = 2^4$. Для кодування використовується 16 символів, а саме: 0, 1, 2...9, A, B, C, D, E, F. Перетворення двійкового числа в шістнадцяткове засноване на об'єднанні розрядів, починаючи з молодшого

значущого, в групи по чотири. Кожній групі ставиться у відповідність шістнадцятковий символ. Для позначення використовується символом Н (Hecadecimal).

Наприклад,

$$\underbrace{0010}_{2} \underbrace{1010}_{2} B = 2 A \text{ Н}$$

Перетворення вісімкового числа в шістнадцяткове засноване на об'єднанні розрядів, починаючи з молодшого значущого, в групи по три ($8 = 2^3$).

Наприклад,

$$176 Q = \underbrace{001}_{1} \underbrace{111}_{2} \underbrace{011}_{2} B = 176 \text{ Н}$$

Через те, що найрозповсюджена і практично використовується десяткова форма запису чисел, а цифрові пристрої використовують двійкову систему запису, то частіше за все виникає потреба переводу чисел між вказаними системами. Коди найбільш розповсюджених систем наведення чисел приведені в таблиці 3.1.

Таблиця 3.1 – Числа в різних системах числення

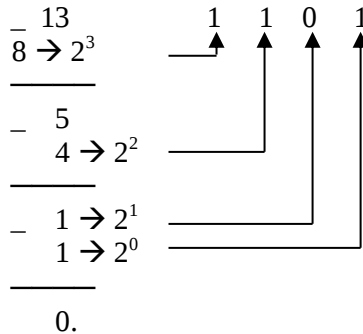
D	B	Q	H
0	0000	0	0
1	0001	1	1
2	0010	2	2
3	0011	3	3
4	0100	4	4
5	0101	5	5
6	0110	6	6
7	0111	7	7
8	1000	10	8
9	1001	11	9
10	1010	12	A
11	1011	13	B
12	1100	14	C
13	1101	15	D
14	1110	16	E
15	1111	17	F

3.1.2 Перевод десяткового числа в двійкове

Десяткове число може мати цілу та дрібкову частину. Кожна з них переводиться в двійковий еквівалент окремо. Повне подання двійкового числа одержується шляхом об'єднання цих двох частин, з зазначенням місця двійкової коми. Для перекладу частіше за усе використовують методи: віднімання, ділення, множення [16, 23, 27...31, 33, 36].

3.1.2.1 Метод віднімання

Віднімається число, відповідне максимальному можливому ступеню числа 2 та записується 1 у відповідний розряд. Якщо після віднімання наступного ступеня числа, 2 з залишку не віднімається, записується 0 у відповідний розряд. Процедура продовжується до тих пір, поки десяткове число не зменшиться до 0.



3.1.2.2 Метод ділення

Для перевodu D-числа у B-еквівалент використовується метод ділення на 2. Якщо є залишок, то в молодший розряд записують як 1, а якщо залишку немає, то записують 0. Вказаний процес продовжується продовж ділення залишку, доки результат не зменшиться до 0 або 1 (тобто меншим за 2).

Розглянемо приклад перевodu числа 15 в десятковій системі числення в двійковий еквівалент.

2	15	Залишок_ 15	2						
2	7	→ 1	14	7	2				
2	3	→ 1	1	6	3	2			
2	1	→ 1		1	2		1		
2	0	→ 1			1				

$$15 D = 1111 B.$$

3.1.2.3 Метод множення

Якщо необхідно дрібкове число D перевести у В-еквівалент, то використовують послідовне множення на 2. Якщо перший результат менше 1, то старший двійковий розряд є 0. Якщо результат більший або дорівнює 1, то старший двійковий розряд є 1. Процедура повторюється до отримання заданого степеня точності.

0,5625	×	2	=	1,1250	→ 1
0,1250	×	2	=	0,250	→ 0
0,25	×	2	=	0,5	→ 0
0,5	×	2	=	1,0	→ 1
0,0	×	2	=	0,0	→ 0

$$0,5625 D = 0,10010 B.$$

3.1.3 Перевод двійкового числа в інші

3.1.3.1 Перевод числа з двійкової системи в десяткову можна виконати викладеним раніше засобом, наводячи його в розгорненому вигляді, шляхом складання усіх результатів множення цифри кода на вагу позиції. Наприклад:

$$0111 B == 0^3 1^2 1^1 1^0 = 0 \cdot 2^3 + 1 \cdot 2^2 + 1 \cdot 2^1 + 1 \cdot 2^0 = 0 + 4 + 2 + 1 = 7D$$

Існує інший підхід. Він заснований на запису двійкового числа та порозрядному підрахунку десяткових цифр. Для цього напроти розряда двійкового числа записується 1 та кожний

наступний розряд помножується на 2. Якщо відповідному двійковому розряду відповідає 1, то до результату додається 1. Навпроти молодшого розряду двійкового числа виходить шукане десяткове число.

Наприклад:

1	0	1	0	0	1	1
1	2	5	10	20	41	83

$$1010011 \text{ B} = 83 \text{ D}$$

Слід відзначити, що по вказаній методиці можна виконати перехід у будь-яку позиційну систему, користуючись її основою.

3.1.3.2 Правила переводу вісімкових, шістнадцяткових чисел у двійкову систему числення та навпаки виключно прості тому, що їх основою є цілі ступені числа 2. Для перекладу вісімкового (шістнадцяткового) числа в двійкову форму достатньо замінити кожну цифру такого числа відповідним трьохрозрядним (чотирьохрозрядним) двійковим числом (див. таблицю 3.1).

Наприклад:

$$2516,1 \text{ Q} = 010101001110,001 \text{ B}$$

$$7\text{B3}, \text{E H} = 011110110011,1110 \text{ B}$$

При перекладі з двійкової у вісімкову (шістнадцяткову) систему виконують таке: від коми вліво та вправо розбивають двійкове число відповідно на групи по три (триади) або чотири (тетради) розряди, доповнюючи при необхідності нулями крайні ліву та праву групи. Потім кожну групу замінюють відповідною цифрою.

Наприклад:

$$011 \ 001 \ 111, 110 \ 100 \text{ B} = 317,64 \text{ Q}$$

$$0011 \ 0001, 1011 \ 1000 \text{ B} = 31, \text{B8 H}$$

Існують процедури переводу вісімкових чисел у шістнадцяткові та навпаки. Однак необхідність у їх використанні виникає дуже рідко, через те, що вказані системи служать тільки

формою наведення чисел для користувачів та безпосередньо цифровими приладами не використовуються.

Шістнадцяткова система зручна для наведення двійкових чисел розрядністю кратній 4, а вісімкова, в свою чергу, для чисел розрядністю, що є кратною 3. Якщо проблема перевдду з'явилася, то найбільш простим засобом її рішення є наведення початкового числа в двійковій формі, потім перетворення отриманого числа у потрібну систему числення [16, 23, 27...31, 33, 36].

3.1.3.3 Найбільш зручною для сприйняття людиною є десяткова система числення. Отож багато приладів зв'язку з оператором повинні працювати так, щоб з боку цифрового приладу забезпечити роботу в двійковій системі числення, а на виході забезпечити роботу в десятковій системі. Вказаним цілям служить двійково-десятькове представлення чисел. Воно створюється прямою заміною цифр двійково-десятьковими еквівалентами:

0110	0011	0100	0111
6	3	4	7

Код (фр. Code) – універсальний засіб відображення інформації, який задається відповідністю між елементами повідомлень та сигналами, за допомогою яких вони фіксуються. Код задається взаємно однозначною відповідністю між елементами повідомлень та словами у даному алфавіті, число букв якого називають основою. В цифровій техніці сукупність символів, обробляємих паралельно, зветь словом. Слово виражається двійковим числом з заданою розрядністю.

Розряд двійкового числа зветь бітом (Binary digit – двійкова цифра). Вага розрядів збільшується справа наліво. Сукупність восьми бітів зветь байтом. Цифрові прилади можуть оперувати 4, 8, 12, 16, 24, 32 – розрядними словами. Ефективність обробки інформації збільшується, якщо в слові ціла кількість байтів. Збільшення розрядності слова сприяє збільшенню швидкості.

Крім розглянутих раніше кодів для реалізації окремих можливостей цифрової техніки використовується додатковий код, зворотний код, код Грея та інші.

Двійкове доповнення, будучи доданим до основного числа, в сумі з ним дає 1. Зворотний код отримується за рахунок інвертування кожного біта. Код Грея відноситься до групи рефлексно-

двійкових кодів. Орієнтований на роботу з датчиками положення. Має ту ж розрядність та такий же старший розряд, що й двійковий. Відмінність полягає в тому, що два сусідніх числа кода Грея відрізняються тільки одним бітом, що знижує перехідні похибки автоматичних виконавчих приладів [16, 23, 27...31, 33, 36].

3.1.4 Особливості арифметичних дій

3.1.4.1 Арифметичні дії над числами в двійковій системі

Знак числа: «+» позначається цифрою 0, а знаком «-» – 1.

Арифметичні операції над двійковими числами (додавання, віднімання, множення, ділення) здійснюються аналогічно до звичних десяткових операцій. Спочатку наведемо в таблиці 3.2 додавання, віднімання і множення найпростіших двійкових чисел.

Таблиця 2.3 – Додавання, віднімання і множення найпростіших двійкових чисел

Додавання	Віднімання	Множення
$0+0=0$	$0-0=0$	$0\times 0=0$
$1+0=1$	$1-0=1$	$1\times 0=0$
$0+1=1$	$1-1=0$	$0\times 1=0$
$1+1=10$ (перенос в старший розряд)	$0-1=1$	$1\times 1=1$

Віднімання представляє собою алгебраїчне додавання.

Додатні числа пишуться в прямому двійковому коді, перед ними ставиться знак 0. Від'ємні числа можуть бути записані в зворотному (інверсному) або додатковому двійковому коді. При цьому старший біт, сьомий, індукує знак (0 «+», 1 «-»).

Цифровий пристрій, на відміну від людини, здійснює операції над числами паралельно, одразу у всіх розрядах, тому вони повинні бути заповнені. Розглянемо процес додавання:

	7	6	5	4	3	2	1	0	
	1	0	0	1	1	0	0	1	
–									
		0	1	1	0	1	0	1	0
1	0	0	0	0	0	0	0	1	1

додаток

результат

Починаючи з четвертого розряду (біта) з'явився перенос (результат підкреслений), який викликав в результаті переповнення розрядної сітки. Така ситуація може викликати хибний результат. Тому цифрові пристрої мають спеціальний пристрій керування, який змінює свій стан при переповненні розрядної сітки і звертає слово стану у додатковому пристрої.

Додавання двох багаторозрядних двійкових чисел проводиться порозрядно з урахуванням одиниць, що переносяться з попередніх розрядів. Розглянемо приклад складання двох чисел десяткової системи, а саме $38+39=77$ D:

$$\begin{array}{r}
 \overset{1}{\curvearrowright} \overset{1}{\curvearrowright} \overset{1}{\curvearrowright} \text{ – одиниці, що переносяться} \\
 + \quad \underline{10110} \\
 \quad \underline{10111} \\
 101101 \quad (38 + 39 = 77)D.
 \end{array}$$

При здійсненні обчислень, звісно, доводиться мати справу не тільки з цілими невід'ємними числами, але також і з від'ємними і дробовими. У програмуванні виділяють два типи чисел: беззнакові та знакові. Всі беззнакові числа вважаються невід'ємними, і всі їх розряди використовуються для задання абсолютної величини числа. Так, за допомогою одного байту можна закодувати цілі беззнакові числа від 0 до 255. Для подання ж від'ємних чисел потрібно виділити один біт для знаку. Як правило, це старший біт. Якщо один біт в числі виділяється під його знак, таке число називається знаковим. Як правило, 0 у старшому (крайньому зліва) біті відповідає додатним числам, а 1 – від'ємним.

Виділяють три основних способи подання від'ємних чисел:

–прямий код, який утворюється з коду відповідного додатного числа шляхом встановлення знакового біта в 1;

–обернений код, який утворюється шляхом заміни значення кожного біта на протилежне;

Виконаємо в двійковій формі таку дію віднімання чисел у десятковій системі числення:

$$83 D - 3 D = + 80 D.$$

На практиці при запису знаковий біт часто виділяють крапкою. А тепер виконаємо протилежне віднімання, тобто:

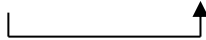
$$3 D - 83 D = - 80 D.$$

$$\begin{array}{r} 0.0000011 \\ + \\ 1.0101100 \\ \hline 1.0101111 \end{array}$$

$$\begin{array}{r} 0.1010011 \\ + \end{array}$$

$$\underline{1.1111100}$$

$$\text{результат } 1 \Leftrightarrow 0.1001111 + 1 = 0.1010000 = 80D$$



Результат записаний в зворотному двійковому коді, але він є від'ємним. Ми отримали суму 79 D та перевели 1 у молодший розряд. Тільки після складання переводу з молодшим розрядом отримується вірний результат. Таким є правило складання в зворотному коді. Нуль в зворотному коді може приймати значення:

$$+0 = 0.0000000 \quad \text{або} \quad -0 = 1.1111111$$

Правило кодування від'ємних чисел у додатковому коді. Число записують у зворотному коді, потім до молодшого розряду додається 1. Це дає можливість складати без переносу зі знакового розряду в молодший. В додатковому коді $-83D$ має вид:

$$\begin{array}{r} 1.0101100 \\ +1 \\ \hline 1.0101101 \end{array}$$

Число $-3D$:

$$\begin{array}{r} 1.1111100 \\ +1 \\ \hline 1.1111101 \end{array}$$

Складання чисел $+83D -3D = 80D$ має вигляд:

$$\begin{array}{r} 0.1010011 \\ + \\ 1.1111101 \\ \hline 1.1010000 \end{array}$$

У цьому випадку суму корегувати не треба.

Множення в двійковій системі робиться послідовним зсувом множимого вліво і складанням його з накопичуємою сумою по такому правилу:

Якщо в розряді множника 1, то множиме складається з накопичуємою сумою і потім зсувається: якщо в розряді множника 0, то множене зсувається на 1 розряд вліво.

Наприклад, перемножити $25,5 D$ і $6,5 D$ в двійковій формі, а саме:

$$\begin{array}{r} 11001.1 \\ \times 110.1 \\ \hline 110011 \\ + 000000 \\ + 110011 \\ + 110011 \\ \hline 10100101.11 \end{array} \quad B = 165.75D$$

Алгоритм ділення заснований на отриманні оберненої величини дільника і множення на цю величину діленого числа: $A/B = A \times 1/B = C$. Найбільш просте ділення реалізується методом віднімання. Після кожного віднімання дільник зсувається вправо по відношенню до діленого. Якщо залишок після віднімання додатний, в розряд частки записують 1, якщо від'ємний – 0. На практиці від'ємний залишок не записують, а дільник зсувають додатково на 1 розряд.

Наприклад, поділити 110111 В на 101 В:

$$\begin{array}{r}
 \begin{array}{r}
 \text{— } 110111 \\
 \underline{101} \\
 \text{— } 111 \\
 \underline{101} \\
 \text{— } 101 \\
 \underline{101} \\
 00
 \end{array}
 \quad \left| \begin{array}{l} 101 \\ \hline 1011 \end{array} \right.
 \end{array}
 \begin{array}{l}
 \text{— результат} \\
 \text{ділення} \\
 \text{— залишок}
 \end{array}$$

Поділити 1000100110 В на 11001 В

$$\begin{array}{r}
 \begin{array}{r}
 \text{— } 1000100110 \\
 \underline{11001} \\
 00100101 \\
 \underline{11001} \\
 0011001 \\
 \underline{11001} \\
 00000
 \end{array}
 \quad \left| \begin{array}{l} 11001 \\ \hline 10110 \end{array} \right.
 \end{array}
 \begin{array}{l}
 \text{— результат} \\
 \text{ділення} \\
 \text{— залишок}
 \end{array}$$

3.1.4.2 Арифметичні дії в вісімковій та шістнадцятковій системах

Арифметичні операції в вісімковій та шістнадцятковій системах не відрізняються від прийнятих в десятковій системі з урахуванням використання символів цієї системи та оснований на порозрядній обробці чисел. Всі правила такі самі, як і для десяткових чисел [16, 23, 27...31, 33, 36].

Наприклад:

1) складання шістнадцяткових чисел:

а) $FH + 1H = 10H = 1 \times 16^1 + 0 \times 16^0 = 16 D$.

$$\begin{array}{r}
 \text{б) } \begin{array}{r} FF \\ \underline{+ 1} \\ 100 \end{array} \quad \begin{array}{r} AB \\ \underline{+ CD} \\ 178 \end{array} \quad \begin{array}{r} AB \\ \underline{+ D} \\ B8 \end{array}
 \end{array}$$

2) складання вісімкових чисел:

$$\begin{array}{rcl}
 417Q & 677Q & \\
 +125Q & +565Q & \\
 \hline
 544Q & 1464Q &
 \end{array}$$

3.2 Завдання на контрольну роботу

Варіанти завдань на контрольну роботу наведені в таблиці 3.2.

Таблиця 3.2 – Варіанти завдань до виконання контрольної роботи №1

Варіант	D (decimal)		B (binary)		Q (octal)		H (hexadecimal)	
1	26	101	0001	00100011	12	1036	70	1AB2
2	37	112	0011	00110010	23	2147	81	A23C
3	48	123	0101	10000001	34	3254	92	FA31
4	59	134	0111	00010111	45	4365	12	35EF
5	61	145	0110	01001000	56	5476	23	7DF1
6	72	156	1000	01110100	67	1123	34	65FF
7	83	167	1100	11000110	13	2134	45	ABCD
8	94	178	1010	10100101	24	3245	56	ACBD
9	25	189	1011	11100100	35	4356	67	CDEF
10	36	190	1111	10011100	46	5467	78	AD7E
11	47	202	1101	01100101	57	1023	89	6AB1
12	58	213	1001	01101001	14	2134	9A	A5C7
13	69	224	1110	01111111	25	3145	13	6CFE
14	70	235	1001	10111101	36	4256	24	BCEF
15	81	246	0110	11011011	47	5367	35	EEFF
16	92	253	0101	11111000	21	2123	46	30AC
17	24	107	1101	01111110	32	3234	57	6F3C
18	35	119	1011	01001001	43	4345	68	E71F
19	46	120	1100	00111010	54	5456	79	FEFF
20	57	132	1001	10100101	65	6567	8A	312C
21	68	143	0111	11011011	76	3201	9B	4516
22	79	155	0110	10010101	11	4312	1C	3892
23	80	169	1010	01110110	21	5423	2D	4516

Продовження таблиці 3.2

Варіант	D (decimal)		B (binary)		Q (octal)		H (hexadecimal)	
24	91	176	1110	01011000	32	6534	E1	1318
25	27	187	0101	00101010	42	7645	FC	318A
26	16	102	0110	01001001	15	7123	A1	3AB2
27	27	113	1001	01101100	26	7234	B2	2BC3
28	38	124	1101	01011010	37	7345	C3	2112
29	49	135	0101	00111100	23	7456	D4	3223
30	50	146	1110	01111010	45	7567	E5	45AB
31	61	157	1010	11010110	56	6012	F6	36EF
32	72	168	0101	10000100	67	6123	7A	4A6F
33	83	179	0100	10100011	31	6234	8B	21D3
34	94	180	1100	10110110	42	5345	9C	4312
35	17	191	0111	10010101	53	4256	0D	2630
36	28	201	1111	01011011	64	3167	AE	37AF
37	39	212	0001	11110111	75	1012	BF	3120
38	40	223	0011	11101100	20	2123	A0	4630
39	51	234	1011	11001010	30	3134	B1	2781
40	62	245	1000	10110101	41	4235	C2	3A6E
41	73	255	0010	00011001	52	4346	D3	3780
42	84	103	0101	11111000	63	5457	E4	8170
43	95	114	1010	10111101	74	1021	F5	9210
44	18	125	1011	10001010	17	2132	AB	8697
45	29	136	1110	10010110	16	3243	BC	7180
46	30	147	1100	00111101	27	4354	CD	7620
47	41	158	0111	01110101	41	5465	DE	7733
48	52	169	1001	10100110	52	6576	EF	2345
49	63	170	1101	01101110	63	1234	BD	3615
50	74	181	0101	11100101	74	2345	EA	3276

3.3 Методичні вказівки

Перевести числа всіх систем числення в інші та провести дії складання та віднімання над числами в межах однієї системи, а також множення та ділення в двійковій системі числення.

4 КОНТРОЛЬНА РОБОТА № 2

ВИВЧЕННЯ ЛОГІЧНИХ ЕЛЕМЕНТІВ І ЦИФРОВИХ ПРИБОРІВ

Мікросхема (інтегральна мікросхема, інтегральна схема (ІС), чип, мікрочип, (англ. integrated circuit) – це напівпровідниковий електронний пристрій, який являє собою набір електронних схем на одній суцільній пластині («підкладці») з напівпровідникового матеріалу, зазвичай кремнію [8, 16, 23, 27...34, 36]. Часто під інтегральною схемою розуміють власне кристал або плівку з електронною схемою, а під мікросхемою – інтегральну схему в корпусі.

Велика кількість крихітних транзисторів, виготовлених за МОП-технологією (метал-оксид-напівпровідник) інтегрується в невелику мікросхему, це призводить до того, що електронні пристрої є на порядки менші, швидші та дешевші, ніж ті, що складаються з дискретних (окремих) компонентів. Масове виробництво інтегральних схем, їх можливості, надійність забезпечили їх швидке впровадження та високу популярність – на сьогодні мікросхеми використовуються практично в усьому електронному обладнанні та зробили революцію у світі електроніки. Комп'ютери, мобільні телефони та інша побутова техніка з електронними пристроями є визначальною ознакою сучасної цивілізації.



Рисунок 4.1 – Мікропроцесор Intel Pentium з тепловідводом [27]

Інтегральні мікросхеми мають дві основні переваги перед електронними пристроями, виконаними з дискретних елементів – вартість і продуктивність. Вартість низька, оскільки мікросхеми з усіма їхніми компонентами виготовляються («друкуються») за допомогою фотолітографії, а не складаються з окремих

транзисторів. Крім того, мікросхеми використовують набагато менше матеріалів, ніж дискретні схеми. Продуктивність висока, оскільки компоненти мікросхеми швидко перемикаються та споживають порівняно мало електроенергії через невеликий розмір і близьке розташування. Основним недоліком інтегральних мікросхем є висока вартість їх проектування та виготовлення необхідних фотошаблонів. Така висока початкова вартість означає, що вони є комерційно вигідними лише при достатньо великих обсягах виробництва.

4.1 Технологія виготовлення

Основним елементом аналогових мікросхем є транзистори (біполярні або польові). Різниця в технології виготовлення транзисторів істотно впливає на характеристики мікросхем. Тому нерідко в описі мікросхеми вказують технологію виготовлення, щоб підкреслити тим самим загальну характеристику властивостей і можливостей мікросхеми. У сучасних технологіях об'єднують технології біполярних і польових транзисторів, щоб добитися поліпшення характеристик мікросхем [8, 16, 23, 27...34, 36].

За технологією виготовлення транзисторів мікросхеми поділяються:

- мікросхеми на уніполярних (польових) транзисторах – найекономніші (за споживанням струму);
- мікросхеми на біполярних транзисторах.

При виготовленні мікросхем використовується метод фотолітографії (проекційної, контактної тощо), при цьому схему формують на підкладці (зазвичай з кремнію), отриманій шляхом різання алмазними дисками монокристалів кремнію на тонкі пластини. Зважаючи на крихту лінійних розмірів елементів мікросхем, від використання видимого світла, і навіть ближнього ультрафіолету, при засвіченні давно відмовилися.

Як характеристики технологічного процесу виробництва мікросхем вказують мінімальні контрольовані розміри топології фотоповторювача (контактні вікна в оксиді кремнію, ширина затворів в транзисторах і т. і.) і, як наслідок, розміри транзисторів (та інших елементів) на кристалі. Цей параметр, проте, знаходиться у взаємозалежності з рядом інших виробничих можливостей: чистотою отриманого кремнію, характеристиками

інжекторів, методами фотолітографії, методами витравлення і напilenня.

4.2 Серії мікросхем

Аналогові і цифрові мікросхеми випускаються серіями. Серія – це група мікросхем, що мають єдине конструктивно-технологічне виконання і призначені для спільного застосування. Мікросхеми однієї серії, як правило, мають однакову напругу джерел живлення, погоджені по вхідних і вихідних опорах, рівнях сигналів. Наприклад, серія 74НС – серія цифрових CMOS мікросхем загального призначення з ТТЛ-сумісними входами та виходами, а серія 54НС – її варіант з розширеним температурним діапазоном військового призначення (також називають підсерією) [1...16, 23, 27...34, 36].

4.3 Цифрові мікросхеми

Цифрові мікросхеми за призначенням виконуваної функції розподіляються на такі [1...16]:

- логічні елементи;
- тригери;
- лічильники;
- регістри;
- буферні перетворювачі;
- шифратори;
- дешифратори;
- цифровий компаратор;
- мультиплексори;
- демультиплексори;
- суматори;
- напівсуматори;
- ключі;
- арифметико-логічні пристрої;
- мікроконтролери;
- (мікро) процесори (у тому числі ЦП для комп'ютерів);
- однокристальні мікрокомп'ютери;
- мікросхеми і модулі пам'яті;
- ПЛІС (програмовані логічні інтегральні схеми).

Цифрові інтегральні мікросхеми мають ряд переваг в порівнянні з аналоговими:

- зменшене енергоспоживання пов'язане із застосуванням в цифровій електроніці імпульсних електричних сигналів. При отриманні і перетворенні таких сигналів активні елементи електронних пристроїв (транзисторів) працюють в «ключовому» режимі, тобто транзистор або «відкритий» – що відповідає сигналу високого рівня (1), або «закритий» – (0), в першому випадку на транзисторі немає падіння напруги, в другому – через нього не йде струм. У обох випадках енергоспоживання близьке до 0, на відміну від аналогових пристроїв, в яких велику частину часу транзистори знаходяться в проміжному (резистивному) стані;

- висока завадостійкість цифрових пристроїв пов'язана з великою відмінністю сигналів високого (наприклад, від 2,5 В до 5 В) і низького (від 0 В до 0,5 В) рівня. Помилка можлива при таких перешкодах, коли високий рівень сприймається як низький і навпаки, що маловірогідно. Крім того, в цифрових пристроях можливе застосування спеціальних кодів, що дозволяють виправляти помилки;

- велика відмінність сигналів високого і низького рівня і досить широкий інтервал їх допустимих змін робить цифрову техніку нечутливою до неминучого в інтегральній технології розкиду параметрів елементів, позбавляє від необхідності підбору і налаштування цифрових пристроїв.

Логічний елемент – це пристрій, призначений для обробки інформації в цифровій формі (послідовності сигналів високого – «1» і низького – «0» рівнів у двійковій логіці, послідовності «0», «1» та «2» – в трійковій логіці, послідовності «0», «1», «2», «3», «4», «5», «6», «7», «8» та «9» – в десятковій логіці). Фізично логічні елементи можуть бути виконані механічними, електромеханічними (на електромагнітних реле), електронними (на діодах і транзисторах), пневматичними, гідравлічними, оптичними та іншими способами.

Тригер (англ. trigger, flip-flop) – це електронна логічна схема, яка має два стійкі стани, в яких може перебувати, доки не зміняться відповідним чином сигнали керування. Напруги і струми на виході тригера можуть змінюватися стрибкоподібно. Тригер – це мультивібратор із двома стабільними станами.

Лічильник (counter) – це пристрій для підрахунку кількості сигналів, які надходять на його вхід.

Двійкові лічильники реалізують відлік вхідних імпульсів у двійковій системі числення. Розряди двійкового лічильника будуються на двоступеневих Т-тригерах або D-тригерах з динамічним керуванням по фронту синхросигналу (в лічильному режимі).

Регістр – це послідовний або паралельний логічний пристрій, який виконує функцію приймання, запам'ятовування і передавання інформації.

Інформація в регістрі зберігається за видом числа (слова), зображеного комбінацією сигналів 0 і 1. Кожному розряду числа, що записаний в регістр, відповідає свій розряд, побудований, як правило, на базі тригерів RS-, D- або JK- типу.

На регістрах можна виконувати операції перетворення інформації з одного виду на інший, наприклад, послідовного коду на паралельний. Регістри можуть використовуватися для виконання деяких логічних операцій, наприклад, логічне порозрядне множення.

Шифратор (англ. encoder) – це логічний пристрій, що виконує логічну функцію перетворення n -розрядного коду в k -розрядний m -ковий (найчастіше двійковий) код.

Двійковий шифратор виконує логічну функцію перетворення k -того однозначного коду в двійковий.

Якщо кількість вхідних даних (входів) рівна кількості можливих комбінацій сигналів на виході, то такий шифратор називається повним, в іншому випадку – неповним.

Дешифратор або декодер (англ. decoder) – це логічний пристрій, який перетворює код числа, що надійшов на вхід, у сигнал на одному з його виходів.

Суматор (англ. adder) – це функціональний вузол комп'ютера, призначений для утворення суми двох операндів; цифрова схема, яка виконує додавання чисел.

Операція віднімання замінюється додаванням слів в оберненому або додатковому кодах. Операції множення та ділення перетворюються на реалізації багаторазового додавання та зсуву. Тому суматор є важливою частиною арифметико-логічного пристрою.

Арифметико-логічний пристрій (АЛП) (англ. arithmetic logic unit, ALU) – це блок процесора, що служить для виконання арифметичних та логічних перетворень над даними, що іменуються операндами [1, 16, 23]. Цей пристрій є фундаментальною частиною будь-якого обчислювача, навіть найпростіші мікроконтролери мають його в складі свого ядра.

Центральний процесор та відеопроцесор можуть мати кілька АЛП, що відрізняються своїм функціональним призначенням або типом оброблюваних даних.

Комп'ютерна пам'ять забезпечує підтримку однієї з найважливіших функцій сучасного комп'ютера – це здатність тривалого зберігання інформації. Центральний процесор і пристрій, що запам'ятовує, є ключовими ланками так званої архітектури фон Неймана, тобто принципу, закладеного в основу більшості сучасних комп'ютерів загального призначення.

Залежно від призначення та особливостей реалізації пристроїв комп'ютерної пам'яті по-різному підходять і до питань їхньої класифікації.

Так, при розгляданні віддаленості і доступності пам'яті для центрального процесорного пристрою розрізняють первинну (ОЗП, англ. RAM – оперативна пам'ять), вторинну і третинну пам'ять.

Здатність або нездатність до зберігання даних в умовах відключення зовнішніх джерел живлення визначають енергонезалежність або енергозалежність пристроїв зберігання даних.

Особливості механізмів читання-запису відрізняють пристрої пам'яті тільки для зчитування (абр. ПЗП, англ. ROM – постійний запам'ятовуючий пристрій), доступні для разового запису і безлічі прочитувань (WORM) або придатні для повноцінного виконання операцій зчитування-запису. Порядок вибірки визначає пам'ять довільного або послідовного доступу з блоковою або файловою адресацією.

Втім, досить часто до питання класифікації підходять простіше, наприклад, розрізняючи пристрої залежно від використовуваного типу носія – напівпровідникова пам'ять, оптична пам'ять, магнітооптична пам'ять, магнітна пам'ять і таке інше.

Різні типи пам'яті мають різні переваги, тому в більшості сучасних комп'ютерів використовуються відразу декілька типів пристроїв зберігання даних.

Мікроконтролер (англ. microcontroller), або однокристальний мікрокомп'ютер – це виконаний у вигляді мікросхеми спеціалізований комп'ютер, що включає мікропроцесор, оперативну та постійну пам'ять для збереження виконуваного коду програм і даних, порти вводу-виводу і блоки зі спеціальними функціями (лічильники, компаратори, АЦП та інші).

Використовується для керування електронними пристроями. По суті, це однокристальний комп'ютер, здатний виконувати прості завдання. Використання однієї мікросхеми значно знижує розміри, енергоспоживання і вартість пристроїв, побудованих на базі мікроконтролерів.

Мікропроцесор (англ. microprocessor) – це інтегральна схема, яка виконує функції центрального процесора (ЦП) або спеціалізованого процесора. Сьогодні слово мікропроцесор є практично повним синонімом слова процесор, оскільки функціональний блок, що на ранніх стадіях розвитку обчислювальної техніки займали цілу плату чи навіть шафу, тепер вміщається в одну невеличку інтегральну схему із сотнями мільйонів транзисторів всередині [8]. Гарним прикладом сьогодення є SoC – «система на чипі / кристалі». Центральні процесорні пристрої деяких суперкомп'ютерів навіть сьогодні є складними комплексами великих (VIC) і надвеликих (NBIC) інтегральних схем.

4.4 Варіанти контрольних завдань

4.4.1. Логічні елементи І-НІ, що виключає АБО.

4.4.2. Логічні елементи АБО, АБО-НІ.

4.4.3. Логічні елементи НІ, І-АБО-НІ.

4.4.4. Шифратор.

4.4.5. Дешифратор 2х4.

4.4.6. Дешифратор 3х8.

4.4.7. Дешифратор 4х16.

4.4.8. RS - тригер.

4.4.9. D-тригер.

4.4.10. JK-тригер.

4.4.11. Лічильник двійковий нереверсивний.

4.4.12. Лічильник десятковий нереверсивний.

4.4.13. Лічильник двійковий реверсивний.

4.4.14. Лічильник десятковий реверсивний.

- 4.4.15. Регістр зсуву нереверсивний.
- 4.4.16. Регістр зсуву реверсивний.
- 4.4.17. Регістр пам'яті.
- 4.4.18. Однорозрядний суматор.
- 4.4.19. ОЗП, ємністю 1024x1 біт.
- 4.4.20. ПЗП, ємністю 1024x8 біт.

4.5 Методичні вказівки

Знайти по довіднику [1...15] мікросхему, що реалізує заданий логічний елемент або цифровий пристрій. Вивчити функціональну схему цього елемента або пристрою, його умовне графічне позначення в електричних схемах, призначення входів і виходів, таблицю істинності або станів і технічні характеристики. Перераховані дані навести в звіті. Вміти по станах на входах елемента визначати логічні рівні на його виходах і навпаки.

5 КОНТРОЛЬНА РОБОТА № 3 РОЗРОБКА ЗАГАЛЬНОСИСТЕМНИХ БЛОКІВ МП СИСТЕМ

5.1 Загальні відомості

В роботі треба розробити мікропроцесорну систему, яка містить процесорний вузол та модуль пам'яті. Процесорний вузол повинен бути побудований на базі МП КР580 ВМ80А. Параметри модуля пам'яті: вид ЗП – ОЗП, ємність – кБайта, початкова адреса – 4000, організація ВІС ЗП – 1024x1 біт.

Оперативні запам'ятовуючі пристрої (ОЗП) призначені для збереження змінної інформації. Вони дозволяють змінювати те, що містять у ході виконання процесором розрахункових операцій з даними. Це означає, що процесор може вибрати з ОЗП код пам'яті і дані (режим зчитування) і після обробки помістити в ОЗП отриманий результат (режим запису). В останній час ОЗП працює у режимі збереження. В якості мікросхеми з організацією 1024x1 біт для ОЗП обирається мікросхема К134 РУ6А. Мікросхема К134РУ6А містить запам'ятовуючі елементи (І²Л венти-лей), які складаються з р-п-р транзистора, який відіграє роль

генератора струму (інжектора), та багатоколекторного п-р-п транзистора, який виконує роль інвертора. І²Л вентиля мають широкий діапазон робочих струмів живлення, що дозволяє забезпечити їх роботу як в мікропотужних, так і в швидкодіючих режимах. Мікросхема К134РУ6А є мікросхемою з повним оточенням. Зміст високої швидкодії, середньої розсіюваної потужності та великої інформаційної місткості дозволяє розробляти на базі цієї мікросхеми високовиробні ОЗП.

Мікросхема конструктивно виконана у 16-выводному планарному корпусі 402.16-11. Структурна схема мікросхеми К134РУ6А при ведена на рисунку 5.1 [8, 16, 23].

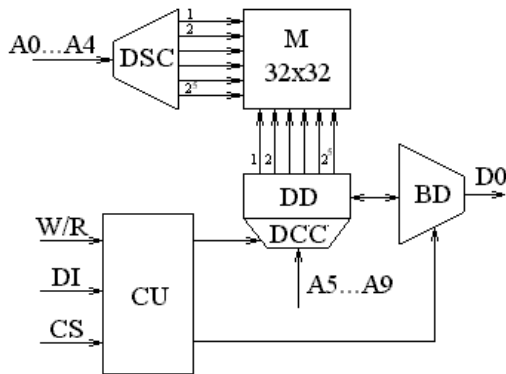


Рисунок 5.1 – Структурна схема мікросхеми К134 РУ6А [8]

Мікросхема К134 РУ6А містить на одному кристалі накопичувач-матрицю М та 1024 запам'ятовуючих елементи (ЗЕ), які складаються з 32 рядків та 32 колонок і схему оточення, яка складається з: шифратора адреси рядків DCS, дешифратора адреси колонок DCC, пристрою керування CU, буфера даних BD, підсилювачів запису зчитування DD.

Біти 10-розрядного коду адреси поділені на адреси рядків A0, A1, A2, A3, A4 та адреси колонок A5, A6, A7, A8, A9 і визначають один з 1024 ЗЕ. Дешифратор рядків DSC обирає один з 32 рядків. Вхідний сигнал адреса колонки не тільки обирає колонку через дешифратор колонок DCC, але й відчиняє відповідні схеми введення-виводу, які містять формувачі сигналів запису та підсилювачі запису-зчитування DD. Наявність одного входу DI і

одного виходу DO вказує на однорозрядну організацію мікросхеми 1024x1 біт. Передбачені два сигнали: $\overline{CS}$ (вибір мікросхеми) та W/R (Запис-зчитування). Керуючий сигнал $\overline{CS}$ є інверсним та дозволяє або заперечує звертання до мікросхеми по входу і виходу. У відповідності з таблицею істинності (таблиця 5.1) наявність сигналу $\overline{CS}$ з рівнем логічної 1 однозначно визначає режим збереження. Умовне графічне позначення – на рисунку 5.2.

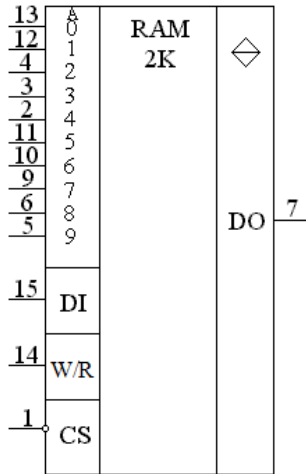


Рисунок 5.2 – Умовне графічне позначення мікросхеми K134 PY6A [8]

При цьому вихід приймає високоомний стан (Z), при якому він електрично відключений від приймача інформації. Маючи на увазі те, що у мікросхемах вихід може знаходитись у одному з двох станів: 0 або 1, то високоомний стан називають третім. Наявність у мікросхемі виходу на три стани вказується в правому верхньому кутку позначкою « $\diamond$ » (рисунок 5.2).

RAM означає мікросхему статичного ОЗП. Для характеристики роботи мікросхем пам'яті широко застосовують часові діаграми, які визначають послідовність адресних та керуючих сигналів, їх довжину та взаємний зсув. Діаграми роботи мікросхеми K134PY6A у режимах запису та зчитування наведені на

рисунку 5.3. У заштрихованих областях сигнали можуть мати різні стани: 0 або 1.

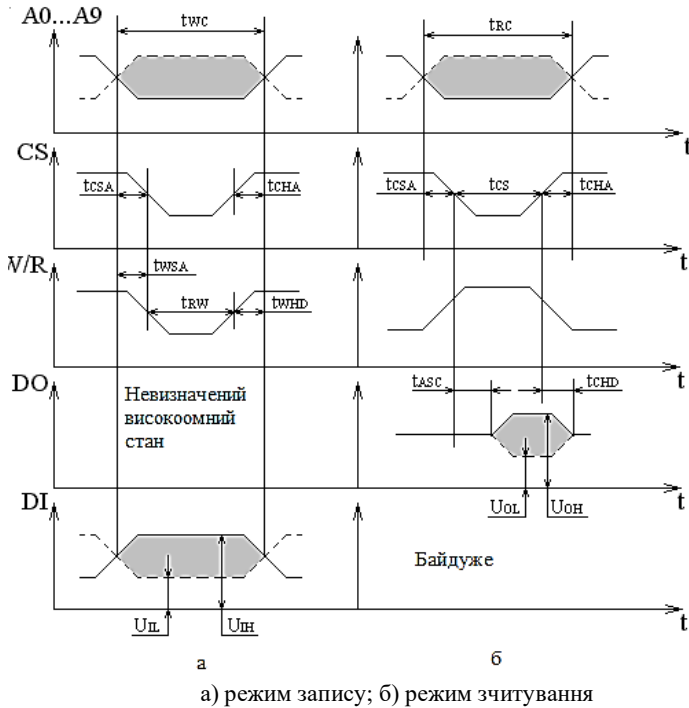


Рисунок 5.3 – Часова діаграма роботи BIC K134PY6A [8]

Таблиця 5.1 – Таблиця істинності мікросхеми K134PY6A
(х – один з двох станів (0 чи 1), Z – високоомний стан, D – дані)

Логічний стан				Режим роботи
$\overline{CS}$	W/R	DI	DO	
1	х	х	Z	збереження
0	0	0	Z	запис 1
0	0	1	Z	запис 0
0	1	х	D	зчитування

У режимах запису до виводів мікросхеми спочатку підводять сигнали коду адреси $A = |A_0 - A_9|$, сигнал запису $W/R = 0$

та інформаційний сигнал DI. Потім встановлюють сигнал $\overline{CS}$ з затримкою у часі t_{CSA} відносно сигналів адреси. Довжину сигналу $\overline{CS}$ визначають по довжині сигналу запису t_{RM} .

Сигнали адреси необхідно зберігати на час t_{CHA} після сигналу CS. На протязі усього циклу запису t_{WC} вихід мікросхеми DO знаходиться у третьому (високоомному) стані. У циклі зчитування порядок подачі сигналу той же, що й при запису, але при умові $W/R = 1$. Час появи та зникнення сигналу на виході DO визначають: час вибірки, відносно $\overline{CS}$ t_{ASC} та час збереження вихідної інформації після сигналу $\overline{CS}$ t_{CHD} . При цьому на вході може бути X, 0 або 1.

Основні електричні та часові параметри мікросхеми K134PY6A зведені у таблицю 5.2.

Таблиця 5.2 – Основні електричні та часові параметри BIC K134PY6A

Напруга живлення U_{CC} , В	4.95-5.05
Вхідна напруга низького рівня U_{IL} , В	≤ 0.4
Вхідна напруга високого рівня U_{IH} , В	≥ 2.4
Вихідна напруга низького рівня U_{OL} , В	≤ 0.45
Вихідна напруга високого рівня U_{OH} , В	≥ 2.4
Вхідний струм низького рівня I_{IL} , мкА	≤ 0.35
Вхідний струм високого рівня I_{IH} , мкА	≤ 20
Вихідний струм низького рівня I_{OL} , мкА	≤ 16
Вихідний струм високого рівня I_{OH} , мкА	≤ 0.8
Вихідна ємність C_o , пФ	≤ 10
Ємність навантаження C_L , пФ	≤ 100
Струм споживання I_{CC} , мА	≤ 80
Час циклу запису t_{WC} , нс	≥ 300
Час зсуву сигналу CS відносно сигналу адреса t_{CSA} , нс	≥ 0

Продовження таблиці 5.2

Час збереження сигналу адреси після сигналу $\overline{CS}$ t_{CHA} , нс	≥ 0
Час зсуву сигналу W/R відносно сигналу адреса t_{WSA} , нс	≥ 100
Довжина сигналу запису t_{RW} , нс	≥ 290
Час збереження вхідної інформації після сигнала запису t_{WHD} , нс	≥ 10
Час цикла зчитування t_{RC} , нс	≥ 300
Довжина сигнал $\overline{CS}$ t_{CS} , нс	≥ 290
Довжина цикла зчитування t_{WW} , нс	≥ 290
Час виборки відносно CS t_{ACS} , нс	≤ 100
Час збереження вихідної інформації після сигналу $\overline{CS}$ t_{CHD} , нс	≤ 120

У зв'язку з тим, що МП КР580 ВМ80А виконує дії над восьми розрядними даними, а ВІС К134 РУ6А запам'ятовує тільки один розряд (біт) даних, то для потрібної розрядності необхідно встановлювати 8 ВІС К134 РУ6А, що дозволяє записувати 1024 біти даних.

Таким чином, субмодуль складається з 8 ВІС ОЗП. Для забезпечення потрібної ємності 2К(2048 байта) необхідно встановити два субмодуля, отже взагалі 16 ВІС ОЗП. Простіше кількість ВІС можна розрахувати згідно з формулою:

$$\text{кількість ВІС} = \frac{\text{ємність ЗП}}{\text{ємність ВІС ЗП}} \cdot \frac{\text{розрядність в МП}}{\text{розрядність в ВІС МП}} = \frac{2048}{1024} \cdot \frac{8}{1} = 16.$$

Електрична функціональна схема наведена на рисунку 5.4. Адресні виходи ($A_0 \dots A_9$) кожної ВІС К134РУ6А з'єднуються між собою паралельно. З'єднані адресні входи кожної з 8 ВІС ОЗП під'єднуються до 8 молодших розрядів шини адреси АВ (кожний з'єднаний адресний вх ід під'єднується до одного розряду шини, 8 старших розрядів шини адреси АВ використовуються для сигналів вибору модулів). З них використовуються тільки два, так

як субмодулей тільки два. Входи DI перших 4-х ВІС ОЗП кожного субмодуля під'єднуються до 4-ох виводів 8-розрядного шинного формувача. Виходи D0 перших 4-ох ВІС ОЗП кожного субмодуля під'єднуються до 4-ох виводів того ж шинного формувача, які залишилися.

Аналогічно під'єднуються виходи DI та виходи D0 решти 4-х ВІС ОЗП до іншого шинного формувача. З кожного шинного формувача по чотири виводи під'єднуються до 8-розрядної шини даних DB. На електричній схемі КР580ВК28 – системний контролер з шинним формувачем, який використовується для виробки системних керуючих пам'яттю сигналів (для шини керування СВ) та буферизації шини даних DB.

Керуючі сигнали за допомогою дешифратора вибору мікросхеми DC здійснюють вибір даної ВІС ОЗП. Генератор тактових імпульсів КР580ГФ24 використовується для виробки тактових імпульсів, а також сигналів початкового встановлення МП. На схемі також показані постійний запам'ятовуючий пристрій ПЗП (ROM), який використовується для постійного збереження констант та програм мікропроцесора та BF – буфер адреси. Шина даних (DB)-двоспрямована 8-розрядна шина, по ній дані можуть спрямовуватись або в МП або із нього. Шина адреси (AB) – одностороння шина, по ній інформація передається тільки від МП до ВІС ОЗП. Вона 16-розрядна.

Шина керування використовується для передачі сигналів, які обумовлюють взаємодію усіх модулів мікропроцесорної системи. Згідно з завданням початкова адреса для ОЗП = 4000. На рисунку 6.5 зображена карта пам'яті. Ємність ОЗП складає $2K = 2048_{10} = 800_{16}$, $4000 + 800 = 4800$. Так як 4000-й байт використовується, то кінцевий байт ОЗП – 47FF.

5.2 Методичні вказівки

Розробити мікропроцесорну систему, що містить процесорний вузол і модуль пам'яті. Процесорний вузол повинний бути побудований на базі МП КР580ВМ80А. Параметри модуля пам'яті взяти з таблиці 5.3 [8, 16, 23].

0000	}	Не використовується
...		
3FFF		
4000	}	ОЗП 2К
...		
47FF		
4800	}	Не використовується
...		
FFFF		

Рисунок 5.5 – Карта пам'яті МП системи.

Звіт повинен містити:

- електричну функціональну схему системи;
- опис ВІС ЗП відповідної організації (тип ВІС, умовне графічне позначення, призначення виводів, основні параметри);
- розраховане значення найбільшої адреси в розробленому ЗП, карту пам'яті.

5.3 Варіанти контрольних завдань

Таблиця 5.3 – Параметри модуля пам'яті

№ варіанту	Вид ЗП	Ємність, байт	Початкова адреса	Організація ВІС ЗП, біт
1	ОЗП	256	0000	64x4
2	ОЗП	256	1000	256x1
3	ОЗП	1024	2000	512x1
4	ОЗП	2К	4000	1024x1
5	ОЗП	1К	2000	1024x1
6	ОЗП	8К	4000	4096x1
7	ОЗП	4К	A000	2048x8
8	ОЗП	16К	1000	16384x1
9	ПЗП	512	3000	256x4
10	ПЗП	512	8000	256x8
11	ПЗП	2К	2000	512x8
12	ПЗП	4К	4000	2048x8
13	ПЗП	16К	2000	8192x8
14	ПЗП	32К	0	16384x8

Продовження таблиці 5.3

№ варіанту	Вид ЗП	Ємність, байт	Початкова адреса	Організація ВІС ЗП, біт
15	ПЗП	2К	5000	2048x2
16	ПЗП	1К	1000	512x2
17	ПЗП	2К	2000	1024x8
18	ПЗП	12К	В000	1024x4
19	ПЗП	4К	С000	2048x4
20	ОЗП	64	0800	16x1

6 КОНТРОЛЬНА РОБОТА № 4 РОЗРОБКА ПРИСТРОЮ, ЩО ЗАДАЄ ЧАС, МП СИСТЕМИ

6.1 Загальні відомості

Для організації часових інтервалів при роботі МП може бути використано будь-який лічильник сигналу, працюючий на складання або віднімання. В якості вхідних імпульсів на лічильник подають будь-які синхросигнали тактового генератора МП ВІС, або сигнали окремого задаючого генератора. Для організації часових інтервалів в МП серії 580 використовується спеціальна ВІС інтервального програмуемого таймера (ПТ) КР580ВИ53. ВІС КР580ВИ53 являє собою програмуємий трьохканальний таймер-лічильник, виробляючий часові інтервали, керуємі програмою. Тривалість сигналів може задаватись програмно в двійковій або двійково-десятьковій формі запису. Процес формування часових інтервалів в кожному каналі може керуватися (починатися, зупинятися або ініціюватися знову) зовнішнім сигналом, який подається на вход дозволу роботи. Робота схеми тактується сигналами зовнішнього генератора з частотою від 0 до 2 МГц [8, 16, 23].

Кожний з каналів може працювати в одному з 6-ти режимів:

- 0 – програмуєма затримка;
- 1 – програмуємий чекаючий мультівібратор;
- 2 – програмуємий генератор тактових імпульсів;
- 3 – генератор прямокутних сигналів;
- 4 – програмно-керуємий строб;
- 5 – апаратно-керуємий строб.

Кожний з каналів містить 16-розрядний лічильник, працюючий на віднімання. Так як лічильник працює на віднімання, то кінцевим числом, на яке він буде реагувати є число «0», а початковим – число М, загрузене в лічильник з шини даних МП за допомогою команд виводу (OUT). Зпрощена структурна схема ПТ приведена на рисунку 6.1.

До складу ПТ входять: буфер даних (BD), який використовується для обміну даними і керуючими словами між МП і ПТ; схема керування читанням-записом (RWCU), яка забезпечує виконання операцій уведення-виводу інформації в ПТ; восьмирозрядні регістри керуючого слова (RGR), які використовуються для запису керуючого слова кожного каналу, задаючого режим роботи лічильника; лічильник каналів (CT0 – CT2).

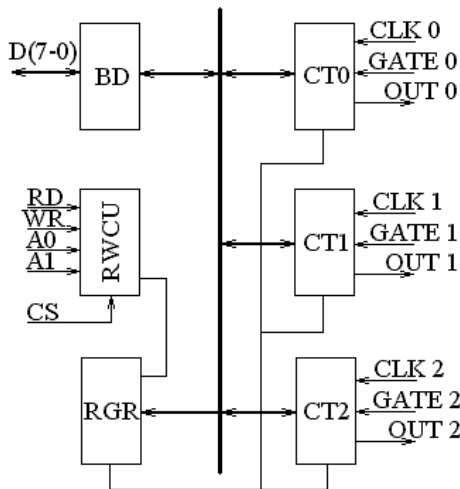


Рисунок 6.1 – Структурна схема ПТ

Керуюче слово записується в програмуємий канал завжди першим командою OUT по шині даних з мікропроцесора і складається з восьмирозрядів: D0 – D7. Керуюче слово задає номер лічильника (D7, D6), послідовність запису лічіння вмісту лічильника (D5, D4), режим роботи (D3, D2, D1), вигляд використовуемого кода D0. В процесі роботи ПТ вміст будь-якого із лічильників можливо прорахувати двома засобами [8, 16, 23]:

1) з зупиненням лічильника. Виробляється за допомогою подачі сигналу на вході GATE низького рівня (знімання сигналу) або блокування тактових імпульсів;

2) без зупинки лічильника. Вміст лічильника читається двома командами. Призначення вхідних, вихідних і керуючих сигналів ПТ показано в таблиці 6.1.

Підключення ПТ до шин МП показано на рисунку 6.2.

На рисунку 6.2 прийняті наступні позначення:

AB – шина адреси, CB – шина керування, DB – шина даних. Операції обміну інформацією між ПТ і МП, які задаються сигналами керування та адресними входами, наведені в таблиці 6.2.

Таблиця 6.1 – Описання виводів ПТ

Позначення вивода	Номер контакта	Призначення вивода
D(7-0)	1; 2; 3; 5; 6; 7; 8	Канал даних
RD	22	Сигнал “читання”
WR	23	Сигнал “запис”
A0, A1	19, 20	Адресні входи, які вибирають один із каналів ПТ або керуючий регістр
CS	21	Вибір мікросхеми
CLK0-CLK2	9; 15; 18	Входи синхронізації лічильників
GATE0-GATE2	11; 14; 16	Входи керування лічильників
OUT0-OUT2	10; 13; 17	Вихідні сигнали лічильників
U _{CC}	24	Напруга живлення (+5В)
GND	12	Напруга живлення (0В)

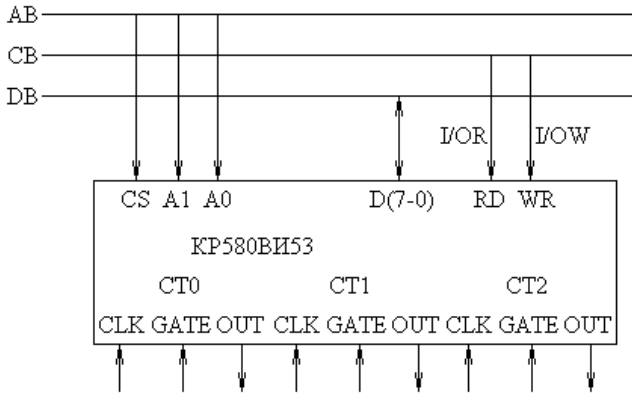


Рисунок 6.2 - Підключення ПТ к шинам МП

Таблиця 6.2 - Операції обміну інформацією між ПТ і МП

Операція	Сигнали керування				
	WR	RD	CS	A1	A0
Запис керуючого слова в ре- гістр керуючого слова з МП	0	1	0	1	1
Завантаження СТ0 CD (7-0)	0	1	0	0	0
Завантаження СТ1 CD (7-0)	0	1	0	0	1
Завантаження СТ2 CD (7-0)	0	1	0	1	0
Читання СТ0 CD (7-0)	1	0	0	0	0
Читання СТ1 CD (7-0)	1	0	0	0	1
Читання СТ2 CD (7-0)	1	0	0	1	0
Відключення ПТ від D (7-0)	1	1	0	x	x
Теж саме	1	0	0	1	1
Теж саме	x	x	1	x	x

В таблиці 6.2 позначення «х» – це стан байдужості.

Схема підключення ПТ до МП зображена на рисунку 6.3 (з урахуванням того, що за умовою номер лічильника є 0) [8, 16, 23].

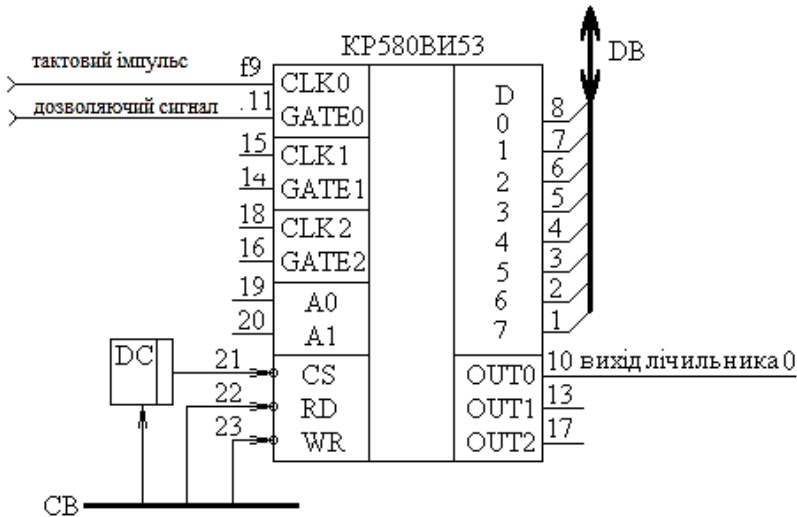


Рисунок 6.3 – Підключення ПТ до МП

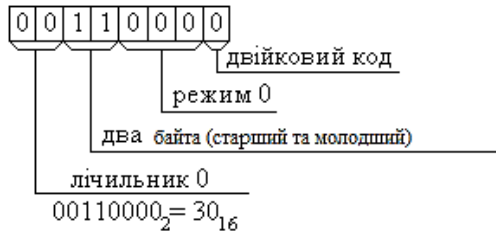
Вхід CS (вибір мікросхеми) підключений до шини керування СВ через дешифратор DC. Карта пам'яті (з урахуванням адресного пристрою модулів пам'яті) МП – система зі значенням адреси регістрів ПТ зображена на рисунку 6.4.

За умовою завдання частота генератора тактових імпульсів $f_{cx} = 20$ КГц, тривалість затримки $t_3 = 300$ мс. Період синхронізуючих імпульсів $T_{cx} = 1/f_{cx} = 1/20$ мс. Кількість імпульсів затримки (коефіцієнт перерахунку) розраховується як [8, 16, 23]

$$K_n = \frac{t_3}{T_{cx}} = \frac{300 \cdot 10^{-3}}{1/20 \cdot 10^{-3}} = 6000_{10} = 1771_{16}.$$

Для лічильника СТО згідно з умовами завдання необхідно ввести керуюче слово в двійковому коді в регістр RGR (див. рисунок 6.1).

Таким чином, початковий код, який заноситься в лічильник 0, має інформацію як в старшому, так і в молодшому байтах. Внаслідок цього керуюче слово буде мати вигляд [8, 16, 23]:



0000	Лічильник 0	адресний простір лічильника
0001	Лічильник 1	
0002	Лічильник 2	
0003	Регістр кер. слова	
0004	Не використовується	
...		
3FFF		
4000	ОЗП 2К	
...		
47FF		
4800	Не використовується	
...		
FFFF		

Рисунок 6.4 –Карта пам'яті МП системи

При роботі в режимі 0 (програмуєма затримка) з моменту запису числа $6000_{10} = 1771_{16}$ у лічильник 0 до закінчення відліку на виході OUT 0 тримається сигнал L-рівня (низький рівень). Після закінчення відліку на виході OUT 0 тримається сигнал H-рівня (високий рівень) та зберігається таким до наступного завантаження лічильника.

Відлік (зменшення вмісту лічильника) починається при H-рівні сигналу дозволу GATE 0. L-рівень цього сигналу забороняє лічення. Перезавантаження лічильника у час лічення молодшим байтом числа зупиняє поточний відлік, а завантаження старшим байтом числа запускає лічильник з початку.

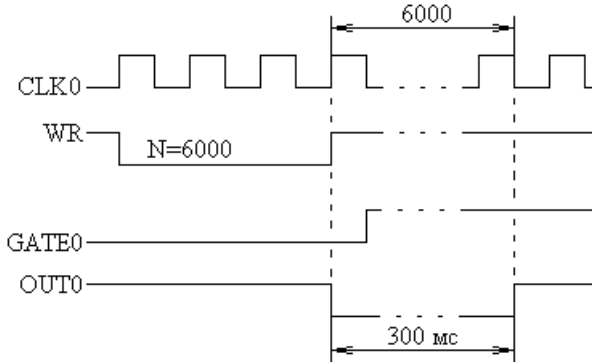


Рисунок 6.5 – Часові діаграми роботи МП у режимі програмуємої затримки

Таблиця 6.3 – Програма ініціалізації ПТ [8, 16, 23...26]

Команда	Код	Коментар
LXI H, 0003	21 03 00	Завантажити регістрову пару HL адресою регістра керуючого слова
MVI A, 30	3E 30	Завантажити в регістр A керуюче слово
MOV M, A	77	Переслати вміст регістру A в комірку пам'яті M, адреса якої записана в HL
LXI H, 0000	21 00 00	Завантажити в HL адрес лічильника 0
MVI A, 71	3E 71	Завантажити в A молодший байт K_n
MOV M, A	77	Переслати вміст A в M по адресу HL
MVI A, 17	3E 17	Завантажити в A старший байт K_n
MOV M, A	77	Переслати вміст A в M по адресу HL

6.2 Варіанти контрольних завдань

Таблиця 6.4 – Параметри пристрою, що задає час

Варі- ант	Реалізуєма функція	Номер т-л	Частота синхр. $f_{сх}$, кГц	Тривалість затримки t_z , мс	Час- тота, f , кГц
1	Програму- єма затри- мка	0	10,0	500	
2		1	12,5	400	
3		2	15,0	600	
4		0	20,0	300	
5		1	25,0	200	
6		2	30,0	500	
7		0	40,0	250	
8		1	50,0	125	
9		2	60,0	300	
10	Мультивіб- ратор, що чекає	0	100,0	500	
11		1	10,0	250	
12		2	12,5	200	
13		0	20,0	75	
14		1	25,0	40	
15		2	30,0	50	
16		0	40,0	150	
17		1	50,0	200	
18		2	60,0	250	
19		0	125,0	60	
20		1	250,0	125	
21		2	-	10	
22	Генератор тактових імпульсів	0	-	0,010	10,0
23		1	-	0,010	12,5
24		2	-	0,007	15,0
25		0	-	0,005	20,0
26		1	-	0,004	25,0
27		2	-	0,003	30,0
28		0	-	0,002	50,0
29		1	-	0,001	100,0

Продовження таблиці 6.4

Варіант	Реалізуєма функція	Номер т-л	Частота синхр. f _{сх} , кГц	Тривалість затримки t _з , мс	Частота, f, кГц
30	Генератор тактових імпульсів	2	-	0,001	125,0
31		0	-	0,00	60,0
32		1	-		10,0
33		2	-		12,5
34		0	-		15,0
35		1	-		20,0
36		2	-		25,0
37		0	-		50,0
38		1	-		60,0
39		2	-		100,0
40		0	-		125,0

6.3 Методичні вказівки

Доповнити розроблену в контрольній роботі № 3 мікропроцесорну систему таймером-лічильником КР580 ВІ53. При цьому адресний простір таймера-лічильника не повинний перекриватися з адресним простором модулів пам'яті [8, 16, 23...26]. Реалізувати програмно-апаратними засобами функції із таблиці 6.4.

Звіт повинен містити:

- електричну схему підключення таймера-лічильника до розробленої системи;
- карту пам'яті з вказівкою адреси регістрів таймера-лічильника;
- розрахунок констант визначальної частоти і тривалості вихідних сигналів із вказівкою похибки перетворення;
- програму ініціалізації таймера-лічильника на мові асемблера із коментарями;
- часові діаграми, опис роботи таймера-лічильника у заданому режимі.

7 КОНТРОЛЬНА РОБОТА № 5

РОЗРОБКА МОДУЛЯ СПОЛУЧЕННЯ З ОБ'ЄКТОМ КЕРУВАННЯ

7.1 Варіанти контрольних завдань

Таблиця 7.1 – Варіанти об'єктів і алгоритмів керування

Вари- ант	Порт KP580BB55 для підключення об'єкта				Умова виходу із циклу			
1	A0	A2	B1	B3	X=Y=Z=W=1			
2	A2	A4	B3	B5	X=Y=1, Z=W=0			
3	A4	A6	B5	B7	X=Y=Z=W=0			
4	A0	B0	C0	C4	X=Y=1, Z=W=0			
5	A1	B1	C1	C5	X=0, Y=Z=W=1			
6	B0	B2	C0	C1	X ∧ Y=0, Z=W=1			
7	B3	B4	C2	C5	X ∨ Y=1, Z=W=0			
8	B1	B3	A4	C3	X ∨ Y=1, Z=1, W=0			
9	C1	A1	B7	A2	X ∨ Y ∨ Z=1, W=1			
10	C7	B1	B2	A3	Z ∧ W=0, X=1, Y=0			
					Ключі замикання на етапах циклу			
					1	2	3	
11	A7	A6	B0	B1	XY	ZW	XY	ZW
12	A5	A4	B2	B3	XZ	YW	XZ	YW
13	C0	C1	A1	A2	X	XY	XYZ	XYZW
14	C2	C3	B7	B6	XYZW	XYZ	XY	X
15	C4	C5	A1	B1	XYZ	W	XYZ	Z
16	C6	C7	B2	A2	XY	YZ	ZW	WX
17	B0	A0	C1	C2	Y	XZ	W	YX
18	B1	B2	A1	A0	Z	XYW	Z	XYW
19	B3	B7	C3	C7	X	X	Z	XYW
20	A3	A4	C0	B5	W	XYZ	W	X

Примітки:

*Для варіантів 1-10 об'єктами для керування є дискретні датчики X,Y,Z,W, що виробляють сигнал логічного «0» у замкнутому стані і логічної «1» у розімкнутому. Мікропроцесорна

система повинна виконувати циклічне уведення інформації з датчиків до виконання заданої умови.

******Для варіантів 11-20 об'єктами керування є транзисторні ключі X,Y,Z,W. Сигнал логічного «0» на вході ключа відповідає його розімкненому стану, а логічна «1» - замкненому. Мікропроцесорна система повинна виконувати циклічне вмикання заданих комбінацій транзисторних ключів.

*******Часові параметри циклів уведення і виводу інформації не нормуються.

7.2 Методичні вказівки

Доповнити розроблену в контрольних роботах № 3 та 4 мікропроцесорну систему ВІС, що програмується, паралельного інтерфейсу КР580 ВВ55. При цьому адресний простір 12121 не повинен перекриватися з адресним простором інших модулів системи [8, 16, 23...26]. Реалізувати програмно-апаратними засобами функції з таблиці 7.1.

Звіт повинен містити:

- електричну схему підключення ПРІ до розробленої системи та об'єкта керування;
- карту пам'яті із вказівкою адреси регістрів ПРІ;
- опис констант для ініціалізації ПРІ та виконання заданої функції;
- програму ініціалізації ПРІ і уведення (виведення) інформації в (з) об'єкт(а) керування;
- часові діаграми. Опис роботи ВІС ПРІ в заданому режимі.

ПЕРЕЛІК ДЖЕРЕЛ ПОСИЛАННЯ

1. https://uk.wikipedia.org/wiki/Арифметико-логічний_пристрій
2. <https://led-stars.com.ua/ua/g5876122-155-seriya-mikroshem>
3. <https://org2.knuba.edu.ua/mod/book/tool/print/index.php?id=32482>
4. <https://uk.wikipedia.org/wiki/Комп%27ютер>
5. https://uk.wikipedia.org/wiki/Лічильник_імпульсів
6. https://uk.wikipedia.org/wiki/Логічні_елементи
7. <https://uk.wikipedia.org/wiki/Мікроконтролер>
8. <https://uk.wikipedia.org/wiki/Мікропроцесор>
9. <https://uk.wikipedia.org/wiki/Мікросхема>
10. <https://uk.wikipedia.org/wiki/ПЛІС>
11. [https://uk.wikipedia.org/wiki/Регістр_\(цифрова_техніка\)](https://uk.wikipedia.org/wiki/Регістр_(цифрова_техніка))
12. <https://uk.wikipedia.org/wiki/Суматор>
13. <https://uk.wikipedia.org/wiki/Тригер>
14. https://uk.wikipedia.org/wiki/Цифровий_компаратор
15. <https://uk.wikipedia.org/wiki/Шифратор>
16. Lecture OMPT.pdf [Електронний ресурс] – Режим доступу: <https://moodle.zp.edu.ua/mod/assign/view.php?id=96396>
17. Бойко, В.І. Основи схемотехніки електронних систем підручник [Текст]:/ Бойко В.І., Гуржій А.М., Жуйков В. Я. та ін. – К.: Вища шк., 2004. – 527 с.: іл.
18. Болюх, В. Ф. Основи електроніки та мікропроцесорної техніки: навч. посібник / В. Ф. Болюх, В. Г. Данько. – Харків : НТУ "ХПІ", 2011. – 257 с. [Електронний ресурс] – Режим доступу: <https://repository.kpi.kharkov.ua/items/b8236fc7-4f0c-4ab2-b925-f8f0eafd9f3d>
19. Бондаренко, І.М. Мікропроцесорні системи контролю та керування: Навч. посібник для студентів ЗВО / І. М. Бондаренко, О. В. Бородин, В. П. Карнаушенко. – Харків: ХНУРЕ, 2020. – 244 с.
20. Гришук, Ю. С. Мікропроцесорні пристрої: Навчальний посібник. – Харків НТУ «ХПІ», 2007. – 280 с. [Електронний ресурс] – Режим доступу: <http://web.kpi.kharkov.ua/ea/wp-content/uploads/sites/25/2013/04/Mikroprotsesorni-pristroyi.pdf>

21. Електронний посібник з дисципліни «Мікропроцесорні системи». [Електронний ресурс] – Режим доступу: <https://ms.ptngu.com/index.html>

22. Колонтаєвський, Ю. П. Конспект лекцій з дисципліни «Мікропроцесорна техніка» (для студентів, які навчаються за напрямом 6.050701 – Електротехніка та електротехнології всіх форм навчання) / Ю. П. Колонтаєвський. – Харків: ХНУМГ ім. О. М. Бекетова, 2016. – 78 с.

23. Лекції OMPT 2022.pdf [Електронний ресурс] – Режим доступу: <https://moodle.zp.edu.ua/mod/assign/view.php?id=96396>

24. Методичні вказівки до виконання лабораторних робіт студентами всіх форм навчання при вивченні дисципліни «Основи мікропроцесорної техніки» для підготовки бакалаврів за спеціальністю 141 «Електроенергетика, електротехніка та електромеханіка» з подальшим навчанням за освітніми програмами «Електричні та електронні апарати» та «Електромеханічне обладнання енергоємних виробництв». Частина 1 / уклад.: Л. Б. Жорняк, М. В Антонова. Запоріжжя: ЗНТУ, 2019. – 72 с. [Електронний ресурс] – Режим доступу: <http://eir.zntu.edu.ua/handle/123456789/4107>

25. Методичні вказівки до виконання лабораторних робіт студентами всіх форм навчання при вивченні дисципліни «Основи мікропроцесорної техніки» для підготовки бакалаврів за спеціальністю 141 «Електроенергетика, електротехніка та електромеханіка» з подальшим навчанням за освітніми програмами «Електричні та електронні апарати» та «Електромеханічне обладнання енергоємних виробництв». Частина 2 / Л. Б. Жорняк, М. В Антонова. Запоріжжя: ЗНТУ, 2019. – 38 с. [Електронний ресурс] – Режим доступу: <http://eir.zntu.edu.ua/handle/123456789/4108>

26. Методичні вказівки до виконання лабораторних робіт студентами з англійською мовою навчання при вивченні дисципліни «Основи мікропроцесорної техніки» для підготовки бакалаврів за спеціальністю 141 «Електроенергетика, електромеханіка та електромеханіка» з подальшим навчанням за освітньою програмою «Електричні машини і апарати» / Л. Б. Жорняк, Г. А. Рябенко - Запоріжжя : ЗНТУ, 2016. – 66 с. [Електронний ресурс] – Режим доступу: <http://eir.zntu.edu.ua/handle/123456789/3330>

27. Мікропроцесор [Електронний ресурс] – Режим доступу: <https://uk.wikipedia.org/wiki/Мікропроцесор>

28. Мікропроцесорна техніка: Навчальний посібник з дисципліни для всіх форм навчання та студентів іноземців напряму підготовки 6.050701 «Електротехніка та електротехнології»/ В. В. Кирик.-К.: ІВЦ «Видавництво «Політехніка», 2014.- 183 с.

29. Огородник, К. В. Мікропроцесорна техніка: навчальний посібник / К. В. Огородник, Б. П. Книш. – Вінниця: ВНТУ, 2018. – 106 с.

30. Основи інформатики. Складові частини мікропроцесорних систем [Електронний ресурс] – Режим доступу: https://elprivod.nmu.org.ua/ua/interesting/components_mp_systems.php

31. Основи мікропроцесорної техніки. [Електронний ресурс] – Режим доступу: <http://vozom.ho.ua/MP/page11.html>

32. Основні терміни. Структура та функціонування мікропроцесорної системи [Електронний ресурс] – Режим доступу: <https://studfile.net/preview/7075014/page:3/>

33. Поджаренко, В. О. Основи мікропроцесорної техніки. Навчальний посібник. / В. О. Поджаренко, В. Ю. Кучерук, В. М. Севастьянов – Вінниця: ВНТУ, 2006. – 226 с. [Електронний ресурс] – Режим доступу: <https://core.ac.uk/download/pdf/52159035.pdf>

34. Структура і принципи роботи мікропроцесорної системи [Електронний ресурс] – Режим доступу: https://stud.com.ua/28301/tovaroznnavstvo/struktura_printsipi_roboti_mikroprotsesornoyi_sistemi

35. Терлецький, А. І. Будова та програмування 8-розрядного мікропроцесора. Методичні рекомендації до виконання лабораторних робіт з дисципліни «Архітектура комп'ютерів» (2-й семестр) для студентів напряму «Комп'ютерна інженерія» / А. І. Терлецький, О. Б. Фрик. – Івано-Франківськ, 2012. – 88 с.

36. Ткачов, В.В. Мікропроцесорна техніка: навч. посібник/В.В. Ткачов, Г. Грулер, Н. Нойбергер та ін. – Д.: Національний гірничий університет, 2012. – 188 с. [Електронний ресурс] – Режим доступу: <https://library.kre.dp.ua/Books/2-4%2.pdf>

37. Що таке мікропроцесор, мікроконтролер та програмований логічний контролер [Електронний ресурс] – Режим доступу: <https://elprivod.nmu.org.ua/ua/interesting/>