

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
Запорізький національний технічний університет

**ОСНОВИ ЕЛЕКТРОНІКИ В ТЕЛЕКОМУНІКАЦІЇ
І СИСТЕМАХ ТЕХНІЧНОГО ЗАХИСТУ ІНФОРМАЦІЇ**

Навчальний посібник
для студентів вищих навчальних закладів,
які навчаються за напрямом підготовки «Інформаційні мережі
зв'язку» та «Кібербезпека»

Запоріжжя • ЗНТУ • 2019

УДК 621.38:621.391.3:004.056(075.8)

Д53

*Рекомендовано до друку вченою радою
Запорізького національного технічного університету
(протокол № 10 від 03 червня 2019 року).*

Рецензенти:

Конін В.В., доктор технічних наук, професор кафедри
аеронавігаційних систем

Національного авіаційного університету.

Піза Д.М., доктор технічних наук, професор кафедри радіотехніки
Запорізького національного технічного університету.

Дмитренко В. П.

Д53

Основи електроніки в телекомунікації і системах
технічного захисту інформації: навчальний посібник для
студентів вищих навчальних закладів / В. П. Дмитренко, С. М.
Романенко, Л. М. Карпуков – Запоріжжя: ЗНТУ, 2019. – 192 с.
ISBN 978-617-529-233-4

Навчальний посібник присвячено викладенню основ аналогової та цифрової електроніки в технічному захисту інформації та телекомунікаціях. Викладення ведеться послідовно – від розгляду елементної бази до принципів дії основних схематехнічних вирішень цієї галузі техніки на базі біполярних та уніполярних транзисторів, в тому числі, виготовлених за сучасними технологіями. Окремо розглянуто питання по застосуванню такого схематехнічного підходу, як введення зворотніх зв'язків для отримання потрібних властивостей розглядуваних пристроїв.

Призначено для студентів бакалаврату за напрямами навчання «Кібербезпека» та «Інформаційні мережі зв'язку», для яких електроніка за обсягом навчального навантаження не є профільною дисципліною, але в той же час закладає основи професіонального підходу до майбутнього фаху.

УДК 621.38:621.391.3:004.056(075.8)

ISBN 978-617-529-233-4

© Дмитренко В. П.,

© Запорізький національний
технічний університет (ЗНТУ),
2019

Перелік скорочень

АХ - амплітудна характеристика
АЧХ - амплітудно-частотна характеристика
БЕТ - багатомітерний транзистор
БЕТШ - багатомітерний транзистор з діодами Шотткі
БК - база-колектор
БТ - біполярний транзистор
БТІЗ - БТ з ізольованим затвором
ВАХ - вольт-амперна характеристика
ВДХ - вихідна динамічна характеристика
ВЗЗ - від'ємний зворотній зв'язок
ДЗЗ - додатний зворотній зв'язок
ДЛ - диференціальний ланцюг
ДНФ - диз'юнктивна нормальна форма
ДПСС - диференціальний ПСС
ДХ - динамічна характеристика
ДШ - діод Шотткі
ЕБ - емітер-база
ЕЛ -електронний ланцюг
ЕП - емітерний повторювач
ЕМП - електромагнітне поле
ЕРС - електрорушійна сила
ЗБ - загальна база
ЗЕ - загальний емітер
ЗЗ - зворотній зв'язок
ЗК - загальний колектор
ІДЛ - ідеальний диференціальний ланцюг
ІЛ - ідеальний інтегровальний ланцюг
ІІ - інтегровальний ланцюг
ІНП - інвертувальний підсилювач
ІС - інтегральна схема
ККД - коефіцієнт корисної дії

КМОН - комплементарні МОН
КНФ - кон'юнктивна нормальна форма
КЦП - комбінаційні цифрові пристрої
ЛЕ - логічний елемент
ЛЗС - лінійно-змінний сигнал
ЛС - логічна схема
ЛФ - логічна функція
ЛФЛ - лінійний формувальний ланцюг
МВ - мультивібратор
МДН - метал-діелектрик -напівпровідник
МОН - метал-окисел-напівпровідник
НЕІ - наростаючий експоненційний імпульс
НІП - неінвертувальний підсилювач
НП - напівпровідник
ОП - операційний підсилювач
ПЕ - підсилювальний елемент
ПСС - підсилювач сталого струму
ПТ - польовий транзистор
ПТКП - ПТ з керувальним переходом
ПТІЗ - ПТ з ізольованим затвором
ПЦП - послідовнісні цифрові пристрої
СВП - система високих потенціалів
СЕІ - спадаючий експоненційний імпульс
СНП - система низьких потенціалів
СТ - стабілізатор струму
ТД - тунельний діод
ТТЛ - транзисторно-транзисторна логіка
ТШ - транзистор Шоттки
ФЛ - форсувальний ланцюг
ФЧХ - фазо-частотна характеристика
ЦІС - цифрова інтегральна схема

ВСТУП

В ХХ-му сторіччі людство навчилося створювати, переробляти та передавати інформацію на будь-якій відстані, бо «хто володіє інформацією, той володіє світом». Обмін інформацією - це одна з нагальних потреб як окремої людини, так і суспільства в цілому; в свою чергу, задоволення цієї потреби зумовило появу галузі телекокомунікації. Бурхливий розвиток цієї галузі буквально спонукав до життя появу нового підходу в інформаційних мережах зв'язку, який можна характеризувати, як інформаційні технології. Це настільки широке поняття, що тільки його опис буде вимагати самостійного дослідження, вивчення та опанування.

Але, як казав відомий герой не менш відомого твору «якщо в країні ходять хоч якісь гроші, то повинні існувати ті люди, у яких їх багато». Пропозиція народжує попит, а тому завжди існують особи, які охочі несанкціоновано отримати інформацію, а особливо конфіденційного типу. Інформацію треба захищати і в цьому плані треба виділити технічні аспекти її захисту. Питання захисту інформації тісно переплетено з питаннями її створення, переробки та передачі і їх треба вирішувати сумісно. Все це призвело до змін і в галузі підготовки фахівців з відповідних напрямів. Це в першу чергу такі напрями підготовки, як «Інформаційні мережі зв'язку» та «Кібербезпека».

Навчальний посібник присвячено викладенню основ схемотехніки, бо, в відповідності до навчального плану, спеціалізовані питання (мікропроцесори і інші) викладаються пізніше в відповідних дисциплінах. Посібник складається з 9 розділів, які орієнтовані, в першу чергу, на розгляд фізичних процесів в електронних схемах. Розділи 1, 2, 3, 4 написані Романенко С.М., розділи 5 і 6 – Карпуковим Л.М., розділи 7, 8 і 9 –Дмитренко В.П.

1 ПАСИВНІ І АКТИВНІ ЕЛЕМЕНТИ СХЕМОТЕХНІКИ

1.1 Електронні ланцюги і принципові схеми

Електронний ланцюг (ЕЛ) утворюється шляхом з'єднання простих елементів:

- опорів (резисторів) з активним опором R ;
- конденсаторів з ємністю C ;
- котушок індуктивності з індуктивністю L ;
- трансформаторів;
- напівпровідникових приборів (VD , VT);
- джерел енергії (джерела живлення);
- джерел сигналів;
- приборів, які перетворюють неелектричні величини (освітленість, тиск, ...) в електричні сигнали (приклад – фотодіод);
- приборів, які перетворюють електричні величини в неелектричні (приклад – світлодіод).

Іноді в якості найпростіших елементів розуміють і інтегральні схеми.

ЕЛ зображують у вигляді принципових схем, на яких за допомогою умовних знаків і правил вказується спосіб з'єднання елементів ланцюга між собою, і наводяться (не завжди) необхідні відомості про елементи (їх параметри). Сполучними лініями на схемах є дроти і інші сполучні елементи (наприклад, доріжка на друкованій платі). На принципових схемах відображається найбільш істотне в ланцюзі і опускаються конструктивні особливості; ці особливості відображаються в монтажних (і інших) схемах.

Поняття ЕЛ, як сукупності з'єднаних між собою окремих елементів засновано на спрощеному підході до фізичних процесів в окремих елементах. Ці процеси підкоряються

законам ЕМП – $f(t, r)$, але якщо розміри елементів $l \ll \lambda$, то час затримки $t_3 \rightarrow 0$, тобто зміни передаються миттєво. При цьому будь-який пристрій - це ланцюг з зосередженими елементами (параметрами) і його можна описувати I і U на окремих ділянках. Однак при цьому доводиться мати справу з великим різномаяттям елементів, які відрізняються своїми характеристиками, принципом дії, конструкцією і т.і. За цієї причини зазвичай приймаються подальші спрощення: реальні елементи представляються за допомогою порівняно невеликої кількості ідеальних елементів і їх з'єднань, які і представляють у вигляді принципової схеми.

Таким чином, схема являє собою геометричну абстракцію ланцюга, яка відображає її структуру і характер елементів, які до неї входять, з урахуванням режиму роботи та постановки задачі дослідження.

1.2 Лінійні, параметричні і нелінійні елементи і схеми

Якщо I і U на полюсах (затисках) елемента зв'язано лінійними рівняннями (наприклад $U = I \cdot R$ – закон Ома), то коефіцієнти цих рівнянь (опір R для закону Ома) повністю характеризують поведінку елемента і їх називають його параметрами. Параметри можуть бути:

1) постійними величинами ($R = \text{const}$);

2) деякими функціями часу ($R = R(t)$);

3) нелінійними залежностями ($R = f_1(u)$, $R = f_2(I)$), або в більш загальному вигляді ($I = f_3(u)$, $U = f_4(I)$).

У випадку 1 схеми описуються лінійними рівняннями з постійними коефіцієнтами; в випадку 2 – лінійними рівняннями зі змінними коефіцієнтами; в випадку 3 – нелінійними рівняннями.

Відповідно розрізняють три типи схем:

1. Лінійні схеми (лінійні рівняння зі сталими коефіцієнтами);
2. Параметричні схеми (лінійні рівняння зі змінними коефіцієнтами);
3. Нелінійні схеми (нелінійні рівняння).

Лінійні рівняння вирішуються значно простіше, ніж нелінійні. Тому там, де це можливо, прагнуть звести задачу дослідження ланцюга до розгляду лінійних схем. Для цього вводять відповідні моделі (часто спрощені) елементів. Розглянемо класифікацію елементів (їх спрощених моделей), які найбільш часто зустрічаються. Їх зазвичай поділяють, в першу чергу, на активні і пасивні.

1.3 Активні елементи

До активних елементів належать джерела енергії (живлення) і джерела сигналів. У схемах вони представляються ідеальними джерелами напруги і струму.

Ідеальне джерело напруги характеризується заданою напругою, величина і форма якої не залежать від величини струму, який віддається цим джерелом в ланцюг. Звідси випливає, що його внутрішній опір $R_e = 0$, що і знайшло своє відображення на умовному позначенні цього елемента; воно наведено на рисунку 1.1.

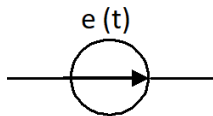


Рисунок 1.1 – Ідеальне джерело напруги

Тут стрілкою показано напрямок відданого в ланцюг струму.

Ідеальне джерело струму характеризується заданим струмом $j(t)$, величина і форма якого не залежать від значення напруги на його затисках. Звідси випливає, що його внутрішній опір $R_j \rightarrow \infty$, що і знайшло своє відображення на умовному позначенні цього елемента – рис. 1.2.

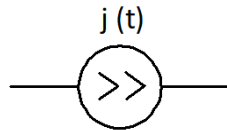


Рисунок 1.2 – Ідеальне джерело струму

Реальні джерела можуть наближатися за своїми властивостями до ідеальних, але в них завжди є внутрішні втрати енергії. Це враховується на схемах введенням пасивних елементів, які і являють собою внутрішні опори джерел (рис. 1.3).

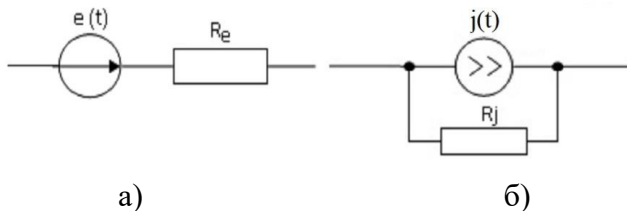


Рисунок 1.3 – Реальні джерела напруги (а) і струму (б).

1.4 Пасивні елементи (пасивні двополюсники) і їх властивості

До пасивних двополюсників відносяться ідеальні елементи:

- опір R (або провідність $G = \frac{1}{R}$);
- ємність C (конденсатор з ємністю C);
- індуктивність L (котушка індуктивності).

Їх умовні позначення наведено на рисунку 1.4.

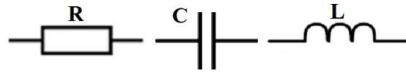


Рисунок 1.4 – Пасивні елементи ланцюгів

Напруги U_R, U_C, U_L на ідеальних двухполюсниках R, C, L зв'язано з протікаючими по ним струмами i_R, i_C, i_L співвідношеннями:

$$U_R = R \cdot i_R; \quad (1.1)$$

$$U_C = \frac{1}{C} \int i_C dt; \quad (1.2)$$

$$U_L = L \cdot \frac{di_L}{dt}. \quad (1.3)$$

Зворотні співвідношення мають вигляд:

$$i_R = G \cdot U_R; \quad (1.4)$$

$$i_C = C \cdot \frac{du_C}{dt}; \quad (1.5)$$

$$i_L = \frac{1}{L} \int U_L dt \quad (1.6)$$

У загальному випадку властивості лінійного пасивного двополюсника можна описати лінійними рівняннями

$$U = Z \cdot I, \quad (1.7)$$

або

$$I = Y \cdot U. \quad (1.8)$$

Взаємодоповнюючі та взаємообернені величини Z і Y є параметрами двополюсника, а величини I і U представляють в цих рівняннях, відповідно, струм і напругу на двополюсниках, додатні напрямки яких домовилися приймати як зазначено на рис. 1.5.

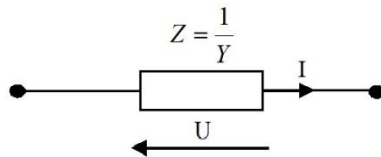


Рисунок 1.5 – Прийняті напрямки напруги і струму

Вибір додатних напрямків I і U носить умовний характер і не впливає на остаточний результат. Необхідно тільки весь час в процесі розрахунку дотримуватися прийнятого варіанта.

Питання для самоперевірки

1. З яких найпростіших елементів складаються електричні ланцюги?

2. Як співвідносяться електричний ланцюг і принципова схема?
3. У чому різниця між ланцюгами із зосередженими та розподіленими параметрами?
4. Які спрощення вводяться для кіл із зосередженими параметрами?
5. В чому різниця між описами процесів в лінійних, параметричних і нелінійних елементах і схемах?
6. Ідеальні джерела напруги і струму. Які їх властивості?
7. Якими властивостями відрізняються ідеальні і реальні джерела?
8. Пасивні елементи і їх властивості. Які співвідношення між I і U ?

2 ЕЛЕКТРИЧНІ СИГНАЛИ ТА ЇХ ПАРАМЕТРИ

2.1 Гармонійний сигнал

Гармонійний сигнал описується функцією

$$A(t) = A_m \cdot \cos(\omega t - \varphi_0),$$

де A_m – амплітуда,

$\omega = 2\pi f$ – кутова частота,

$f = \frac{1}{T}$ – циклічна частота,

T – період,

φ_0 – початкова фаза.

На рисунку 2.1 зображено графіки гармонійних функцій при $A_m = 1$ і деякому $\varphi_0 > 0$ (пунктиром), і $\varphi_0 = 0$ (суцільна лінія).

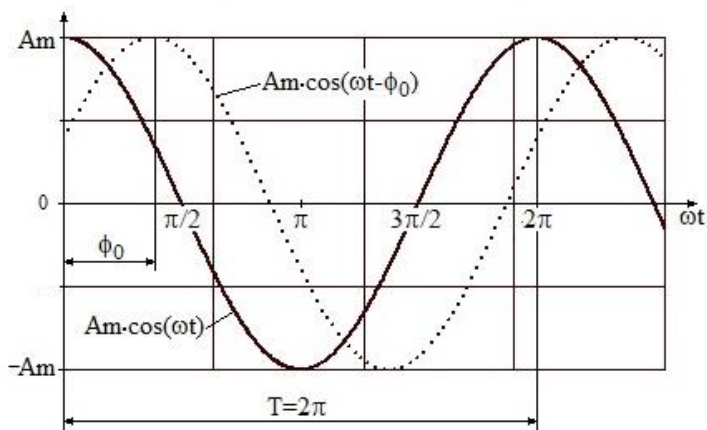


Рисунок 2.1 – Графіки гармонійних функцій

Діюче (ефективне) значення гармонійної функції:

$$A_g = \sqrt{\frac{1}{T} \int_0^T A^2(t) dt} = \frac{Am}{\sqrt{2}}$$

2.2 Одиничний стрибок (функція вмикання Хевісайда)

Одиничний стрибок (функцію вмикання Хевісайда) позначають, як $A(t) = 1 \cdot (t - t_0)$, а математичний запис має вигляд

$$A(t) = \begin{cases} 0, & t < t_0 \\ 1, & t \geq t_0 \end{cases} .$$

Графік наведено на рис.2.2.

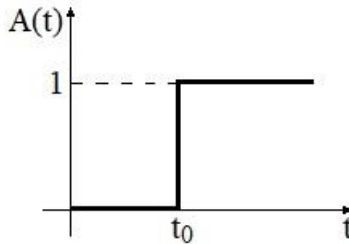


Рисунок 2.2 – Одиничний стрибок

2.3 Дельта-функція (функція Дірака)

Дельта-функцію (функцію Дірака) позначають, як $\delta(t - t_0)$. Умовно графік дельта-функції наведено на рис.2.3.

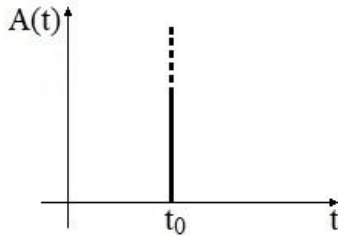


Рисунок 2.3 – Дельта-функція Дірака

Математичний запис має вигляд

$$\delta(t) = \begin{cases} 0, & t < t_0 \\ \rightarrow \infty, & t = t_0 \\ 0, & t > t_0 \end{cases} .$$

Дельта-функція є похідною за часом від одиничного стрибка

$$\delta(t_0) = \left. \frac{\partial 1(t)}{\partial t} \right|_{t=t_0} \quad (2.1)$$

2.4 Ідеальний прямокутний імпульс додатної полярності

Математичний опис цього сигналу має вигляд

$$A(t) = \begin{cases} 0, & t < t_1 \\ U_m, & t_1 \leq t \leq t_2 ; \\ 0, & t > t_2 \end{cases}$$

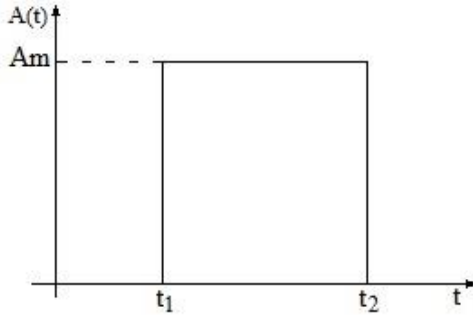


Рисунок 2.4 – Ідеальний прямокутний імпульс

Ідеальний прямокутний імпульс додатної полярності можна описати сукупністю одиничних стрибків, як

$$A(t) = A_m \cdot [1(t - t_1) - 1(t - t_2)],$$

де A_m – амплітуда;

$t_i = t_2 - t_1$ – тривалість імпульсу.

2.5 Періодична послідовність ідеальних прямокутних імпульсів

Періодичну послідовність ідеальних прямокутних імпульсів наведено на рис. 2.5. Тут

A_m – амплітуда;

t_i – тривалість імпульсу;

t_n – тривалість паузи;

T_{II} – період повторення.

Параметри цього сигналу:

– частота повторення

$$F = \frac{1}{T_{\Pi}}, \quad (2.2)$$

– скважність

$$Q = \frac{T_{\Pi}}{t_i}, \quad (2.3)$$

– середнє за період значення

$$A_{cp} = \frac{1}{T_{\Pi}} \int_0^{T_{\Pi}} A(t) dt = A_m \cdot \frac{t_i}{T_{\Pi}} = \frac{A_m}{Q}. \quad (2.4)$$

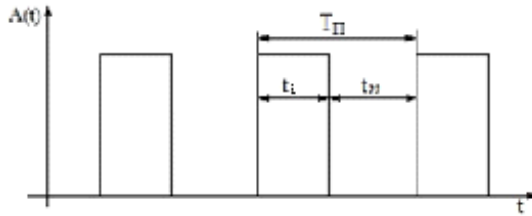


Рисунок 2.5 – Періодична послідовність імпульсів

Реальні імпульсні сигнали відрізняються за формою від ідеальних. Одним з наближень, яким часто користуються для опису імпульсів в реальних ланцюгах, є трапецієвидний імпульс.

2.6 Трапецієвидний імпульс

Трапецієвидний імпульс наведено на рис. 2.6. Його параметри:

– тривалість фронту $t_{\phi} = t_1$;

- тривалість вершини імпульсу $t_i = t_2 - t_1$;
- тривалість зрізу імпульсу (заднього фронту) $t_{zp} = t_3 - t_2$;
- амплітуда імпульсу A_m .

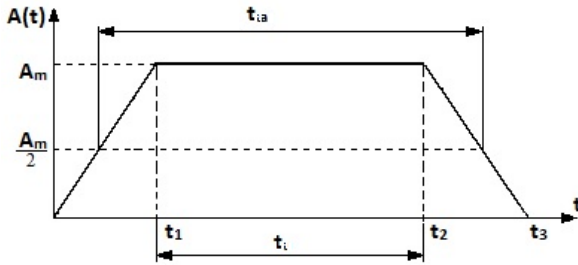


Рисунок 2.6 – Трапецієвидний імпульс

Іноді використовується поняття активної тривалості імпульсу t_{ia} , яке визначається за рівнем $0,5 \cdot A_m$.

2.7 Лінійно змінний сигнал

Лінійно змінний сигнал (ЛЗС) описується, як

$$A = \begin{cases} k \cdot t, & 0 < t < t_0 \\ A_m = k \cdot t_0, & t > t_0 \end{cases}$$

Графік ЛЗС наведено на рис.2.7.

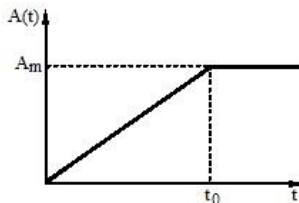


Рисунок 2.7 – ЛЗС

2.8 Наростаючий експоненційний імпульс

Наростаючий експоненційний імпульс (НЕІ) описується наступною функцією $A(t) = A_m \cdot (1 - e^{-\frac{t}{\tau}})$.
Графік наведено на рис.2.8. Параметри імпульсу:

- амплітуда A_m (асимптота);
- стала часу τ , яка визначається, як інтервал часу, на протязі якого миттєве значення збільшується від $A(0) = 0$ до

$$A(\tau) = A_m \cdot (1 - e^{-\tau/\tau}) = 0.63A_m$$

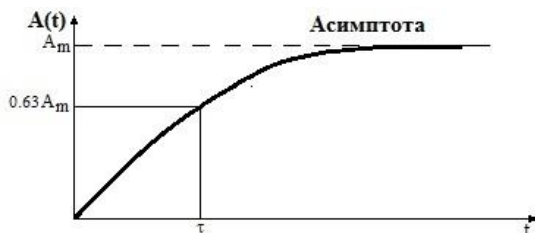


Рисунок 2.8 – Графік НЕІ

2.9 Спадаючий експоненційний імпульс

Спадаючий експоненційний імпульс (СЕІ) описується наступною функцією $A(t) = A_m \cdot e^{-\frac{t}{\tau}}$. Графік наведено на рис. 2.9. Його параметри:

- амплітуда A_m ;
- стала часу τ , яка визначається як інтервал часу, протягом якого миттєве значення зменшується від $A(0) = A_m$ до $A(\tau) = A_m \cdot e^{-\tau/\tau} \approx 0.37A_m$.

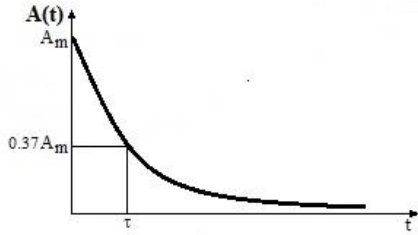


Рисунок 2.9 – Графік СЕІ

2.10 Реальний трапецієвидний імпульс

З введенням НЕІ і СЕІ трапецієвидний імпульс в реальному ланцюзі представляється в більш точній формі – рис.2.10 і описується виразом (2.5).

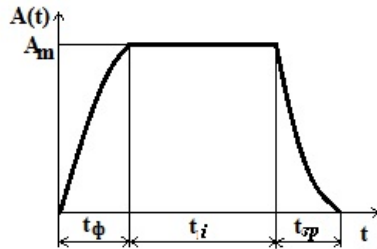


Рисунок 2.10 – Реальний трапецієвидний імпульс

$$A = \begin{cases} A_m \cdot \left(1 - e^{-t/\tau}\right), & 0 < t < t_\phi \\ A_m, & t_\phi < t < t_i + t_\phi \\ A_m \cdot e^{-t/\tau}, & t > t_i + t_\phi \end{cases} \quad (2.5)$$

Питання для самоперевірки

1. Гармонійний сигнал. Які його властивості і параметри?
2. Як вводиться діюче (ефективне) значення для гармонійного сигналу?
3. Що таке одиничний стрибок та δ -функція?
4. Як записати ідеальний прямокутний імпульс, використовуючи опис сукупністю одиничних стрибків?
5. Періодична послідовність ідеальних прямокутних імпульсів. Які її параметри?
6. Експоненційні імпульси. Які їх різновиди і як визначаються їх параметри?
7. Ідеальний трапецієвидний імпульс. Які його параметри, що таке активна тривалість імпульсу?
8. Якими функціями описується реальний трапецієвидний імпульс?
9. Яке співвідношення між одиничним стрибком та дельта-функцією?

3 ЛІНІЙНІ ФОРМУВАЛЬНІ ЛАНЦЮГИ (ЛФЛ)

До ЛФЛ відносяться:

- диференціальні ланцюги (ДЛ);
- інтегральні ланцюга (ІЛ);
- форсувальні ланцюги (ФЛ);

До ЛФЛ можна віднести і ланцюги зв'язку між каскадами, зокрема, резисторно-ємнісні ланцюги зв'язку.

3.1 Диференціальні ланцюги (ДЛ)

Ідеальний ДЛ (ІДЛ, рис. 3.1) виконує перетворення вхідного сигналу $U_{вх}(t)$ у вихідний $U_{вих}(t)$ згідно із законом

$$U_{вих}(t) = K \cdot \frac{dU_{вх}(t)}{dt}, \quad (3.1)$$

де K – деяка константа, значення якої від часу не залежить.

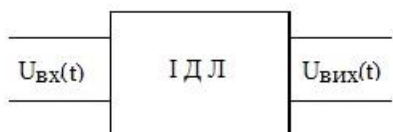


Рисунок 3.1 – Ідеальний ДЛ

Нехай на вході – ідеальний прямокутний імпульс

$$U_{вх}(e) = U_m \cdot 1(t - t_1) - U_m \cdot 1(t - t_2), \quad (3.2)$$

де U_m – амплітуда;

$t_i = t_2 - t_1$ – тривалість імпульсу.

Підставимо (3.2) в (3.1) і, з врахуванням (2.1), отримаємо

$$U_{\text{вх}}(t) = U_m \cdot \delta(t_1) - U_m \cdot \delta(t_2),$$

де $\delta(t_0)$ – δ -функція, яка існує при $t = t_0$.

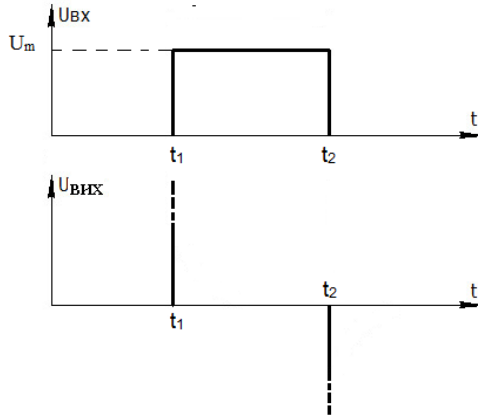


Рисунок 3.2 – Диференціювання ідеального прямокутного імпульсу

Аналогічно, якщо на вході – ідеальний трапецієвидний імпульс – рис.3.3.

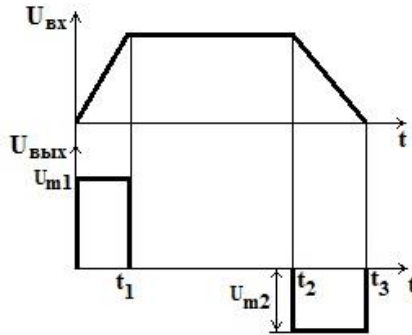


Рисунок 3.3 – Диференціювання трапецієвидного імпульсу

Питання: Чому дорівнюють амплітуди імпульсів U_{m1} , U_{m2} на виході? Відповісти самостійно.

Реальний ДЛ (RC-ланцюг), зображено на рис.3.4.

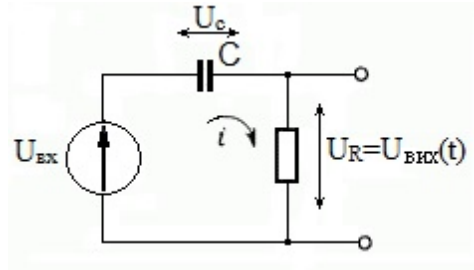


Рисунок 3.4 – RC-ланцюг

Нехай на вході ідеальний прямокутний імпульс з амплітудою E при $t_1 < t < t_2$. Хай при $t_1 < t$ конденсатор було не заряджено, тобто $U_c = 0$ (Рис.3.5).

За другим законом Кірхгофа, для будь-якого моменту часу матимемо:

$$U_{\text{вх}}(t) = U_c(t) + U_R(t) \text{ або } U_{\text{вх}}(t) = U_c(t) + U_{\text{вих}}(t).$$

Тоді, якщо покласти, що $U_{\text{вих}}(t) = U_R(t) \ll U_{\text{вх}}(t)$,

отримаємо що $U_c \cong U_{\text{вх}}$, а $U_R = i \cdot R$, але оскільки

$$i = c \cdot \frac{dU_c}{dt}, \text{ тоді } U_{\text{вих}} \cong RC \cdot \frac{dU_{\text{вх}}}{dt}.$$

На рис.3.5 наведені часові діаграми, які ілюструють ці процеси.

Для того, щоб виконувалася умова $U_{\text{вих}} \ll U_{\text{вх}}$, необхідно, щоб виконувалася нерівність

$$\tau = RC \ll t_i = t_2 - t_1. \quad (3.3)$$

Відзначимо, що чим сильніше виконується нерівність (3.3), тим форма імпульсу на виході ближче до δ -функції, як і повинно бути в результаті ідеального диференціювання.

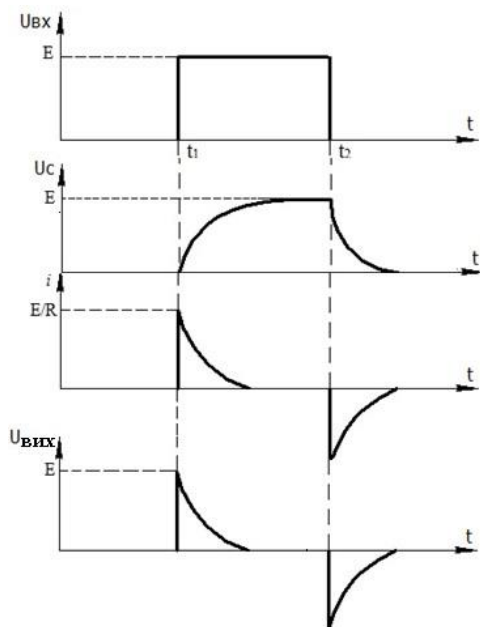


Рисунок 3.5 – Часові діаграми роботи ДЛ

3.2 Інтегрувальні ланцюги

а) Ідеальний інтегрувальний ланцюг ІЛ – рис.3.6 (ідеальний інтегратор) повинен виконувати перетворення вхідного сигналу $U_{ex}(t)$ в вихідний за законом

$$U_{вих}(t) = K \cdot \int_0^t U_{ex}(t) dt, \quad (3.4)$$

де K – деяка константа, яка від часу не залежить.

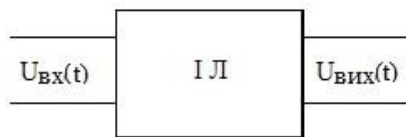


Рисунок 3.6 – Ідеальний ланцюг

Нехай на вході ідеальний прямокутний імпульс (рис.3.7) з амплітудою E , тоді, з урахуванням (3.2), отримаємо

$$U_{вих} = \begin{cases} K \cdot (t - t_1), & t_1 < t < t_2 \\ K \cdot (t_2 - t_1), & t > t_2 \end{cases},$$

причому, на рисунку $U_m = K \cdot (t_2 - t_1) < E$.

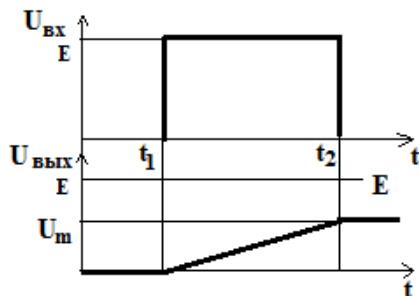


Рисунок 3.7 – Часові діаграми роботи ідеального інтегратора

Відзначимо, що ідеальний інтегратор можна розглядати як генератор лінійно змінної напруги (ЛЗН).

б) Реальний ІЛ (RC-ланцюг) – схема на рис. 3.8; часові діаграми – на рис.3.9. Нехай $U_{вих}(0) = U_c(0) = 0$, тобто в

початковому стані конденсатор не заряджено. Оскільки за другим законом Кірхгофа $U_{ex} = U_R + U_C$, значить $U_R = U_{ex} - U_C = U_{ex} - U_{вих}$. При виконанні нерівності $U_{вих} \ll U_{ex}$ отримаємо $U_R \approx U_{вих}$ і тоді значення струму i буде визначатися тільки опором резистору R , тобто $i = \frac{U_{ex} - U_C}{R} \approx \frac{U_{ex}}{R}$.

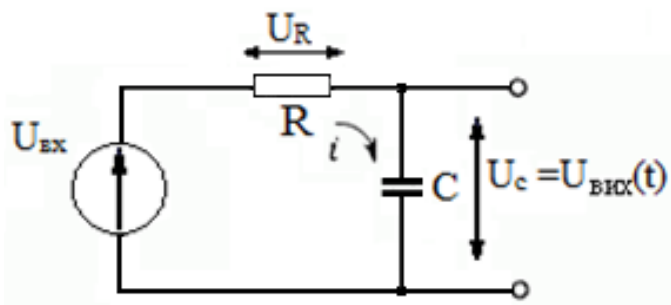


Рисунок 3.8 – Реальний інтегратор

Відповідно до (1.2) напруга на ємності:

$$U_c = \frac{1}{C} \int_0^t i_c dt = \frac{1}{RC} \int_0^t U_{ex} dt = U_{вих} \quad (3.5)$$

Для того щоб виконувалася умова $U_{вих} \ll U_{ex}$ необхідно, щоб

$$\tau = RC \gg t_2 - t_1 = t_i. \quad (3.6)$$

Це є умова точного інтегрування.

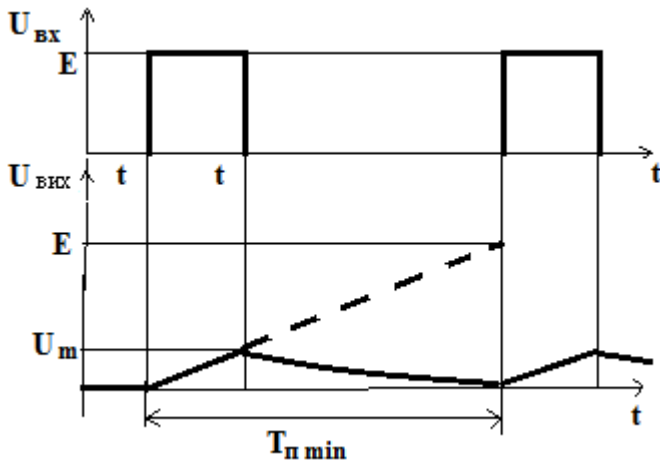


Рисунок 3.9 – Часові діаграми роботи ІЛ

в) Особливості ІЛ.

Відзначимо три обставини:

1. Щоб виконати умову $U_c(0) = 0$, необхідно щоб період слідування імпульсів на вході $T_{п min} \geq 3\tau$, тобто щоб конденсатор встиг розрядитися до моменту початку наступного імпульсу – рис.3.9.

2. Якщо не виконується умова (3.6) $RC \gg t_i$ тобто $\tau \sim t_i$, то вплив ІЛ зводиться до явища затягування фронту і зрізу імпульсу на виході, тобто імпульс на виході розширюється $t_{i\text{вих}} > t_{i\text{вх}}$ (рис.3.10). Це явище необхідно враховувати, якщо в якості конденсатора ІЛ виступають паразитні вхідні та вихідні ємності наступного каскаду.

3. Якщо в ланцюг заряду (розряду) конденсатора ввести стабілізатор струму (СТ), то цей струм $i_1(t) = I_0 = const$, а напруга $U_c(t)$, відповідно до (1.2), буде

$$U_c(t) = \frac{1}{C_0} \int i_0 dt = \frac{i_0}{C} \cdot t = K \cdot t.$$

Таким чином, це буде генератор ЛЗН (ГЛЗН) – рис.3.11.

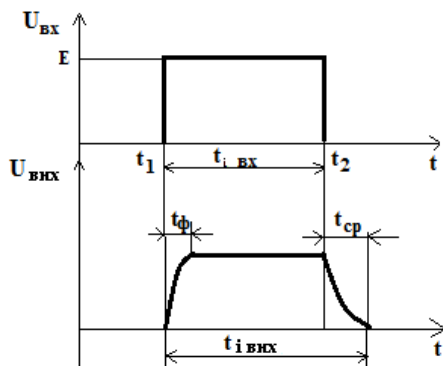


Рисунок 3.10 – Часові діаграми при $\tau \sim t_i$

За цим принципом будують всі ГЛЗН з часозадавальним RC-ланцюгом.

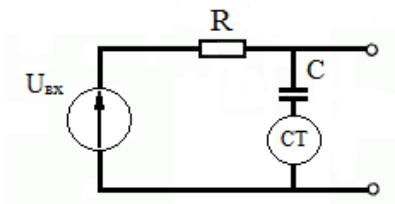


Рисунок 3.11 – Вмикання стабілізатора струму

3.3 Ланцюги зв'язку між каскадами

При побудові багатокаскадних пристроїв часто необхідно забезпечити розв'язку за сталим струмом (сталою напругою) між сусідніми каскадами. З цією метою між ними найчастіше включають розділовий конденсатор з ємністю C_p – рис 3.12. Тоді цей конденсатор разом з входним опором R_{ex} $j+1$ -го каскаду утворює розділовий RC-ланцюг або ланцюг зв'язку, схема якого відповідає схемі ДЛ, але задача зовсім інша.

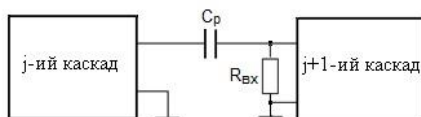


Рисунок 3.12 – Схема вмикання розділового конденсатору

ДЛ повинен забезпечити перетворення типу (3.1), а задача ланцюгу зв'язку – передати сигнал без спотворення його форми. Для вирішення цієї задачі необхідно вибрати ємність C_p так, щоб при заданому (або розрахованому) R_{ex} виконувалося нерівність $\tau_p = C_p \cdot R_{ex} \gg t_i$. Часові діаграми на рис. 3.14 демонструють цю властивість.

Іноді з метою розв'язки застосовують трансформаторний зв'язок – рис.3.13.

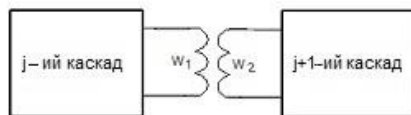


Рисунок 3.13 – Ланцюг зв'язку трансформаторного типу,
 w_1, w_2 – число витків обмоток 1 і 2

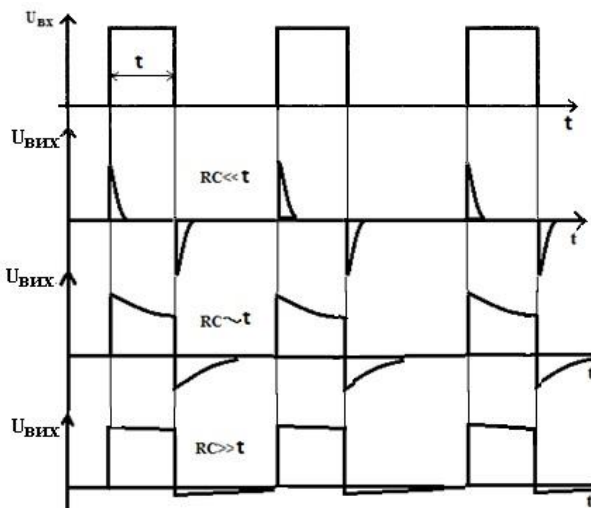


Рисунок 3.14 – Діаграми роботи ланцюгу зв'язку при різних значеннях τ

3.4 Форсувальні ланцюги

У схемотехніці (особливо інтегральній цифровій) часто використовується безпосередній зв'язок між каскадами. Але у статичному режимі зазвичай значення $U_{вих j}$ в 3 ... 10 разів перевищує $U_{вх j+1}$, а тому для обмеження вхідного струму наступного $j+1$ -го каскаду $I_{вх j+1}$ вмикають обмежувальний резистор з опором $R_{зв}$. Таким чином отримуємо резистивний зв'язок (рис.3.15).

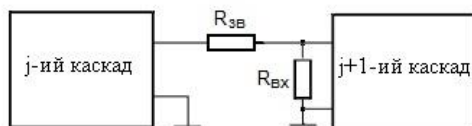


Рисунок 3.15 – Резистивний зв'язок між каскадами

Але для швидкого перемикання $j+1$ каскаду з одного стану в інший необхідно на інтервалі перехідного процесу забезпечити «потужний» імпульс струму, тобто на час проходження фронту (або зрізу) так би мовити, «обійти» резистор $R_{зв}$, який обмежує величину цього імпульсу. З цією метою включають форсувальний конденсатор C (рис.3.16).

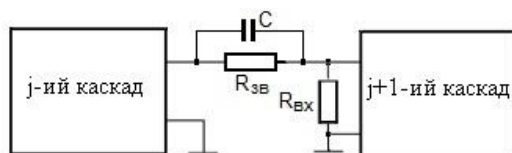


Рисунок 3.16 – Вмикання форсувального конденсатору C

Під час проходження «стрибка» напруги $U_{вихi}$, ємність C , так би мовити, «закорочує» опір резистора $R_{зв}$, а в статичному режимі ємність C не впливає на роботу (режим) ланцюга зв'язку.

Питання для самоперевірки

1. Які функції в ланцюгах виконує ДЛ?
2. Як перетворює форму сигналу ідеальний ДЛ?
3. Які функції в ланцюгах виконує ІЛ?
4. Як перетворює форму сигналу ідеальний ІЛ?
5. Яким електронним ланцюгом реалізувати реальний ДЛ?
6. За рахунок яких процесів в реальному ДЛ виконується диференціювання сигналу?
7. Яким електронним ланцюгом реалізувати реальний ІЛ?
8. За рахунок яких процесів в реальному ІЛ виконується інтегрування сигналу?

9. Які особливості інтегровальних ланцюгів в реальних схемах?
10. Які завдання в електронних ланцюгах виконують ланцюги зв'язку між каскадами?
11. Як вибрати параметри RC-ланцюга зв'язку між каскадами для мінімізації спотворень передаваних імпульсів?
12. Які завдання виконують форсувальні ланцюги між каскадами?
13. Яка схема форсувального ланцюга між каскадами?

4 НАПІВПРОВІДНИКОВІ ПРИБОРИ

НП прибори, які застосовуються в електроніці, діляться на наступні групи:

1. НП резистори;
2. НП діоди;
3. Біполярні транзистори;
4. Уніполярні (польові) транзистори;
5. Силові НП прибори (діністори, тиристори, сімістори та ін.)

4.1 НП резистори

НП резистори мають два вихідних електрода. Вони діляться на лінійні і нелінійні. У лінійних НП резисторів питомий електричний опір не залежить від прикладеної напруги. Їх позначення умовне графічне наведено на рис. 4.1.

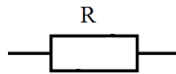


Рисунок 4.1 – Лінійний НП резистор.

Ці елементи виготовляються на основі НП матеріалів p- або n-типу і використовуються в ІС.

а) нелінійні резистори (варистори) – це такі НП резистори у яких питомий опір залежить від прикладеної напруги – рис.4.2.

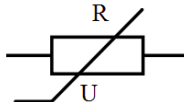


Рисунок 4.2 – Нелінійний НП резистор (варистор).

Варистори характеризуються ВАХ – $I = f(U)$; ВАХ варистора є симетричною (рис. 4.3).

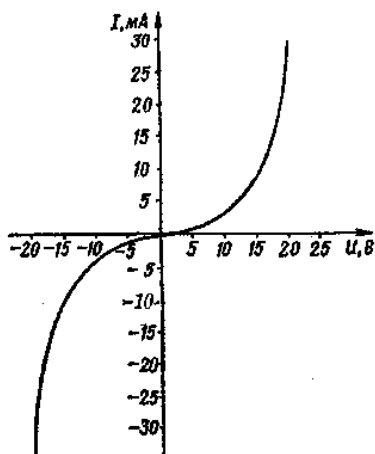


Рисунок 4.3 – ВАХ варистора

Існують НП резистори, у яких опір різко залежить від температури. Це терморезистори (рис.4.4).

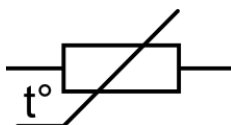


Рисунок 4.4 – Позначення терморезистора.

Вони підрозділяються на термістори, у яких $R \downarrow$ при $\uparrow t^\circ$ і позистори, у яких $R \uparrow$ при $\uparrow t^\circ$. Позистори виготовляють на основі сегнетоелектриків.

Термістори і позистори використовуються, як датчики температури.

б) фоторезистори (умовне графічне зображення – рис.4.5)

У фоторезисторів опір залежить від ступеня освітленості і їх використовують в якості датчиків світла в пристроях автоматики.

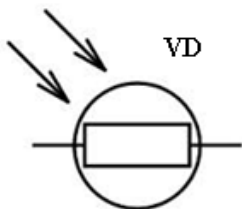


Рисунок 4.5 – Позначення фоторезистора

4.2 НП діоди


НП діоди – це НП прилади, виготовлені на основі двошарових НП структур (рис.4.6) і використовують властивості р-п переходу. Шар р-типу - анод, шар n-типу - катод.



Рисунок 4.6 – Структура р-п переходу.

Найбільш поширені різновиди НП діодів, наведено в табл.4.1
Загальне літерне позначення – VD. Для більшості НП діодів основною характеристикою є ВАХ – це залежність $i = f(U)$.

Таблиця 4.1 – Різновиди НП діодів

№	Тип діода	Умове позначення
1	випрямний	
2	діод Шотткі	
3	стабілітрон	
4	стабістор	
5	тунельний діод	
6	ВЧ детектори	
7	імпульсний	
8	діод Ганна	
9	p-i-n діод	
10	фотодіоди	
11	світлодіод	
12	варикап	

Розглянемо особливості деяких з цих НП діодів.

4.2.1 Випростувальні НП діоди

а) Принцип дії.

Їх дія заснована на використанні вентиляльних властивостей р-п-переходу. Вентильні властивості р-п переходу зручно продемонструвати на його гідравлічній моделі (рис.4.7а). Ця модель являє собою гідравлічний пружинний клапан (вентиль), який має властивість одностороннього пропускання потоку рідини в залежності від напрямку тиску (в діоді напруга – це тиск, а струм – потік рідини). Схему найпростішого випростувача наведено на рис. 4.7б, де $I_{пр} \gg I_{зв}$. Тут діод є автоматичним ключем, стан якого (відкрито чи закрито) визначається полярністю прикладеної напруги – $U_{пр}$ чи $U_{зв}$.

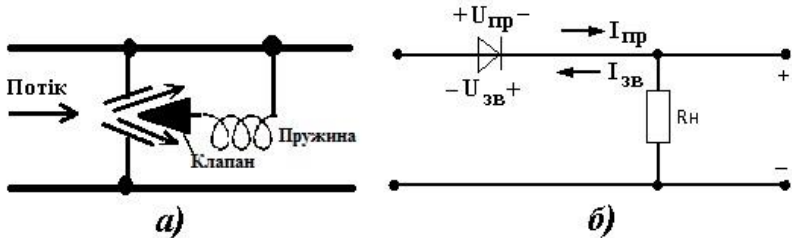


Рисунок 4.7 – До розгляду роботи найпростішого випростувача

б) ВАХ випростувального діоду. Параметри.

ВАХ наведено на рис. 4.8. Тут $I_{пр} \gg I_{зв}$, $U_{пр} \ll U_{зв}$.

Параметри НП діоду:

$I_{пр}$ – граничне діюче значення середнього прямого струму (0,1 ... 3200) А;

$I_{\text{пр макс}}$ – максимально допустимий прямий імпульсний струм.
Зазвичай $I_{\text{пр макс}} = (10 \dots 50) I_{\text{пр}}$.

$U_{\text{пр}}$ – пряме падіння напруги на діоді при проходженні через нього струму $I_{\text{пр}}$.

$U_{\text{зв макс}}$ – максимально допустима зворотна напруга, для діодів
 $U_{\text{зв макс}} = (50 \dots 10000) \text{ В}$.

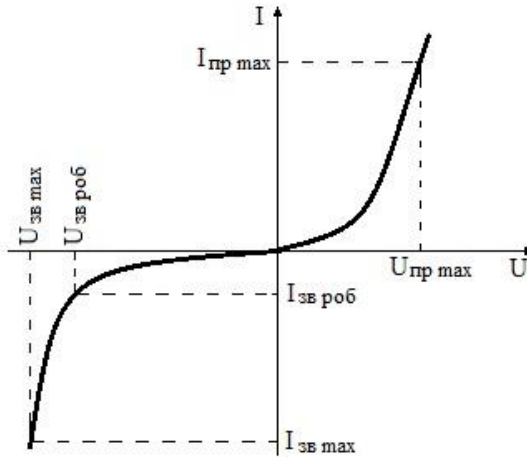


Рисунок 4.8 – ВАХ випрямного (випростувального) НП діоду

$R_{\text{диф}} = \frac{\Delta U}{\Delta i}$ – диференційний опір в прямому напрямку;

$C_{\text{д}} = C_{\text{диф}} + C_{\text{бар}}$ – паразитна ємність діоду.

$C_{\text{бар}}$ – бар'єрна ємність (враховується при $U_{\text{зв}}$),

$C_{\text{диф}}$ – дифузійна ємність (враховується при $U_{\text{пр}}$).

в) Перехідні процеси при перемиканні НП діодного ключа.

Схема випробування – однонапівперіодний випростувач з резистивним навантаженням $R_{\text{н}}$, який живиться від

ідеального джерела напруги U_K імпульсної прямокутної форми – рис. 4.9. Тут U – напруга на р-п переході НП діоду, I – величина струму через НП діод.

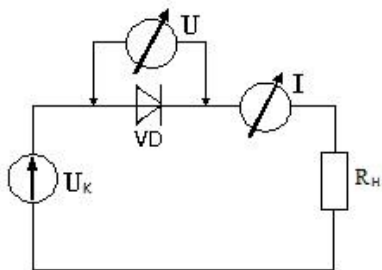


Рисунок 4.9 – Схема вимірювання

1. Процес вмикання. Часові діаграми наведено на рис. 4.10.

Нехай в момент t_0 напруга U_K стрибком змінилося з $U_K=0$ до $U_K=U_m$. Тривалість процесу вмикання $t_{вм}$ можна розбити на два етапи:

- на етапі затримки вмикання $t_{звм} = t_1 - t_0$ струм не протікає внаслідок перезарядження паразитних ємностей;
- на етапі накопичення $t_n = t_2 - t_1$ струм починає змінюватися, але не миттєво, внаслідок інерційності дифузного процесу, напруга на діоді U падає до значення $U_{пр}$, а струм збільшується до $I_{пр} = U_m / R_n$.

Таким чином, загальний час вмикання $t_{вм} = t_{звм} + t_n$.

2. Процес вимикання починається в момент t_3 , коли напруга U_K стрибком змінює знак (рис.4.10). Тривалість процесу вимикання $t_{вим}$ також розділяється на два етапи:

- $t_p = t_4 - t_3$ – розсмоктування зарядів в об'ємі р-п переходу;
- $t_{від} = t_5 - t_4$ – відновлення зворотного опору. Таким чином, загальна тривалість часу вимикання буде $t_{вим} = t_p + t_{від}$.

Тоді мінімальний період проходження імпульсів перемикання T_{\min} буде складати $T_{\min} = t_{\text{ВМ}} + t_{\text{ВІМ}}$, а звідси і максимальна частота їх повторення буде $F_{\max} = 1/T_{\min} = 1/(t_{\text{ВМ}} + t_{\text{ВІМ}})$ (рис.4.11).

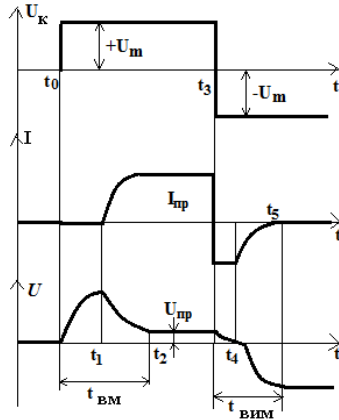


Рисунок 4.10 – Часові діаграми перехідного процесу перемикання напівпровідникового діода

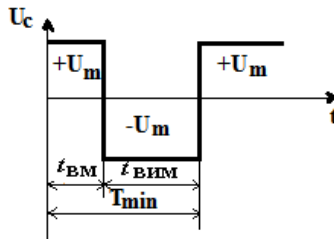


Рисунок 4.11– До визначення T_{\min}

4.2.2 Діоди Шотткі (ДШ). Транзистор Шотткі (ТШ)

У ДШ використовується не р-п перехід, а перехід між НП і металом (Мо або Al). Якщо НП n-типу, то перехід

виникає за рахунок переміщення електронів з НП в метал. Тоді іони донорної домішки створюють в прикордонному шарі позитивний потенціал, тобто виникає контактна різниця потенціалів – аналог р-п переходу, але $U_{пр}$ тут буде менше ($\approx 0,3В$), тому що одним з матеріалів переходу є метал з малим опором.

Головні переваги ДШ:

1. Відсутній етап розсмоктування носіїв в металі при перемиканні діодного ключа (при вимиканні). З цієї причини швидкодія ДШ істотно вище, ніж у звичайних діодів з р-п переходом (частота перемикання десятки ГГц).

2. $U_{пр}^{ДШ} < U_{пр}^{р-п}$ Ця властивість використовується для забезпечення обмеження напруги на р-п переході транзистора. Наприклад, щоб не допустити можливість переходу транзистора в режим насичення, використовують схему рис. 4.12.

3. Таку структуру називають транзистором Шотткі (ТШ). Частота перемикання ТШ більше, ніж у звичайних транзисторів.

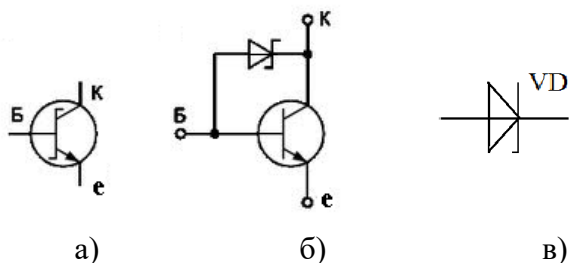


Рисунок 4.12 – Діод і транзистор Шотткі; а) – графічне позначення ТШ; б) – еквівалентна схема; в) – позначення ДШ

4.2.3 Стабілітрони. Параметричний стабілізатор напруги

НП діод, у якого напруга $U_{ЗВ}$ в зоні електричного пробою майже не залежить від струму, називають стабілітроном. Їх використовують для стабілізації напруги. ВАХ на рис. 4.13. Основні параметри: $U_{СТ}$, $I_{СТ\text{ мін}}$, $I_{СТ\text{ макс}}$.

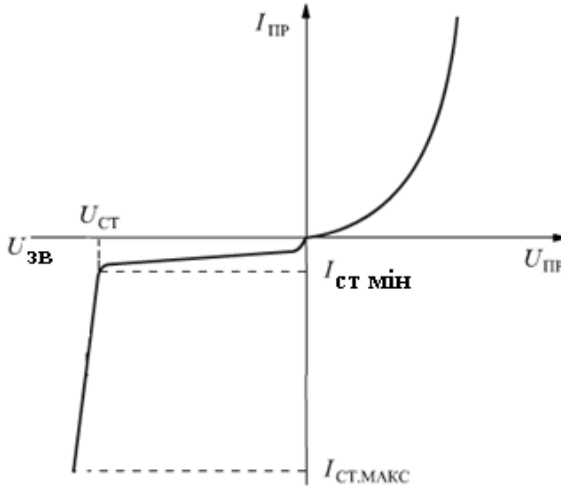


Рисунок 4.13 – ВАХ стабілітрону

$R_d = \frac{\Delta U_{cm}}{\Delta i_{cm}}$ – динамічний опір на ділянці стабілізації (2 ... 5 до 20 ... 50) Ом.

Найпростішу схему параметричного стабілізатору наведено на рис. 4.14.

Тут $i = i_d + i_n$ і коли $U_{ex} \uparrow \rightarrow i_d \uparrow \rightarrow i \uparrow \rightarrow -\uparrow U_{R_r} = i \cdot R_\sigma$ тоді отримаємо $U_{cm} = U_{ex} - U_{R_\sigma} \rightarrow const$

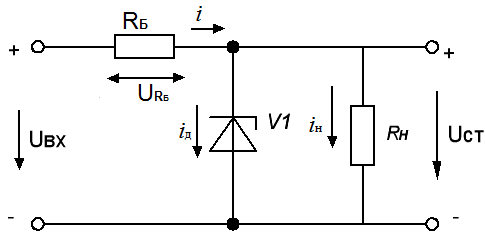


Рисунок 4.14 – Параметричний стабілізатор напруги

4.2.4 Тунельний діод

Це НП прибор, у якого специфічний тунельний ефект призводить до появи на ВАХ при прямій напрузі ділянки від'ємної провідності – $\alpha\beta$. ВАХ тунельного діоду наведено на рис. 4.15 а, а позначення умовне графічне – на рис. 4.15 б.

Основні параметри:

– струм піку I_n , (0,1 ... 100) мА;

– струм западини I_β , або відношення $\frac{I_n}{I_\beta} = (5 \dots 20)$.

Це швидкодіючі НП прибори, які застосовуються в генераторах, підсилювачах, перемикачах на ВЧ і навіть на НВЧ.

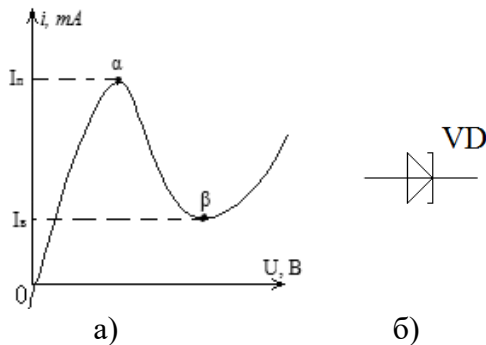


Рисунок 4.15 – ВАХ (а) і позначення (б) для ТД

4.2.5 Фотодіоди

Це фотоелектронні прибори з внутрішнім фотоелементом, який полягає в тому, що під дією світлової енергії відбувається іонізація атомів основної молекули НП і домішки (донорної або акцепторної). В результаті струм при зворотному вмиканні зростає.

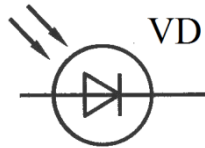


Рисунок 4.16 – Фотодіод

На основі фотодіодів створюють сонячні генератори (сонячні батареї). До деякого часу їх застосовували в основному, як джерела енергії космічних об'єктів. З розвитком технології і зменшенням вартості сонячних батарей, вони стали застосовуватися в побуті, народному господарстві і навіть в автомобілях. Особливість – необхідний акумулятор.

4.2.6 Світлодіоди і лазери

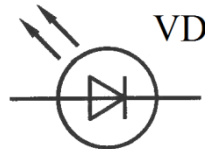


Рисунок 4.17 – Світлодіод

Перетворюють енергію електричного поля в нетеплове оптичне випромінювання. При протіканні струму через діод з AsGa (арсенід галію) рекомбінація носіїв заряду

супроводжується не тільки виділенням тепла (як у кремнієвих діодів), а ще й квантів світла. Відзначимо, що це випромінювання спрямоване (характеризується діаграмою спрямованості $A = f(\theta)$), некогерентне і немонохроматичне. Дуже тонкий промінь когерентного випромінювання отримують за допомогою НП лазера (принцип роботи лазера кардинально відрізняється від світлодіода). Тут для збільшення кута огляду використовують вбудовані розсіювальні лінзи.

Світлодіоди бувають червоного (R), зеленого (G), жовтого (J), і синього (B) світіння. Комбінація RGB дає біле світло. Це прибори струмові – для їх роботи необхідно забезпечити певні значення струму через прибор.

З розвитком технології з'явилися потужні, компактні випромінювальні прибори, коефіцієнт корисної дії яких в 5 разів вище, ніж у ламп розжарювання і галогенних. Приклад: світлодіод з сірникову головку має потужність 5 Вт при струмі 1,5А і $U_{np} \approx (2,8 - 12)$ В, забезпечуючи інтенсивність випромінювання 200 Лм. Застосування: ліхтарі, світлофори, підсвічування фасадів, рекламні щити і т.і. Додаткова перевага: термін служби в десятки разів більше, ніж ламп розжарювання при постійному зниженні ціни.

Інжекційний лазер – це діод з монохроматичним когерентним випромінюванням. Ці властивості забезпечуються стимульованою фотонною рекомбінацією, яка виникає при інжекції носіїв заряду при певному струмі. Напівпровідникові лазери інфрачервоного діапазону ($\lambda > 0,8$ мкм) знайшли широке застосування в оптоволоконній техніці в якості джерела когерентного монохроматичного оптичного променя.

4.2.7 Варикапи

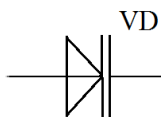


Рисунок 4.18 – Позначення умовне графічне для варикапа

Це електрично керована ємність зворотньозміщеного р-п переходу. Характеризується вольт-фарадною характеристикою $C = f(U_{зз})$ – рис.4.19.

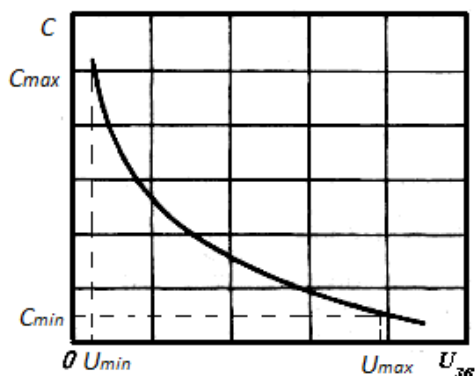


Рисунок 4.19 – Вольт-фарадна характеристика варикапа

Застосовуються для автоматичного настроювання контурів в генераторах (гетеродинах) на необхідну частоту.

4.3 Транзистори

Термін транзистор є поєднанням двох англ. слів – TRANSfer resISTOR – перетворення опору. Таким чином, це електроперетворювальний прибор, який має один або кілька р-п переходів, три або більше виводів і здатний підсилювати потужність електричного сигналу.

Якщо потужність сигналу на вході $P_{вх}$, а потужність підсиленого сигналу $P_{вих}$, то $P_{вих} = K_P \cdot P_{вх}$, де K_P - коефіцієнт підсилення за потужністю. Важливо розуміти, що надбавка потужності не може з'являтися «з нічого», ця дія має відбутися за рахунок енергії деякого джерела. Для того, щоб зрозуміти, як відбувається підсилення потужності електричного сигналу, розглянемо принцип роботи елементарної схеми гіпотетичного підсилювача і з'ясуємо вимоги до її підсилювального елемента (ПЕ).

4.3.1 Гіпотетичний підсилювач. ВАХ для ПЕ

а) Принцип роботи. Вхідна ВАХ.

Структурну схему гіпотетичного підсилювача наведено на рис. 4.20.

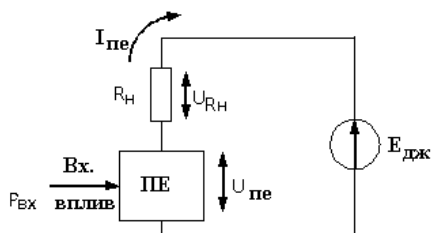


Рисунок 4.20 – Структурна схема для демонстрації підсилення

Вона складається з навантаження з опором R_n , джерела живлення $E_{дж}$ і деякого гіпотетичного підсилювального елемента ПЕ.

Малопотужний вхідний вплив (вх. вплив $P_{вх}$) змінює параметри ПЕ так, щоб ця зміна була пропорційною вхідному впливу ($P_{вх}$), тоді потужність, яка виділяється в R_n за рахунок $E_{дж}$, буде пропорційною $P_{вх}$. Таким чином, добавка до потужності вхідного впливу ($P_{вх}$) відбувається за рахунок тієї

частини потужності джерела живлення, яка виділяється в опорі навантаження за рахунок проходження по ньому вихідного струму ПЕ (або зміни напруги на ньому) – I_{ne} . В якості ПЕ добре б мати, наприклад, електронний прибор з вхідною ВАХ, яку наведено на рис. 4.21. Тоді при $I_{ex3} > I_{ex2} > I_{ex1}$ отримаємо $U_{ex3} > U_{ex2} > U_{ex1}$. Вхідна ВАХ – це залежність $i_{ex} = f(U_{ex})$. Якщо ця залежність лінійна, то зміні U_{ex} (вхідного впливу) будуть відповідати пропорційні зміни I_{ex} . Це повинно забезпечити пропорційне реагування ПЕ на зміну вхідної дії, тобто відсутність спотворень вхідного сигналу.

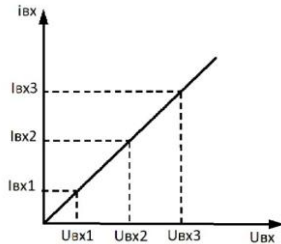


Рисунок 4.21 – Вхідна ВАХ гіпотетичного ПЕ

б) Вихідні ВАХ. Лінія навантаження

Вихідні ВАХ, тобто залежності $I_{vix}=f(U_{vix})$ при $I_{vx}=const$ наведено на рис. 4.22.

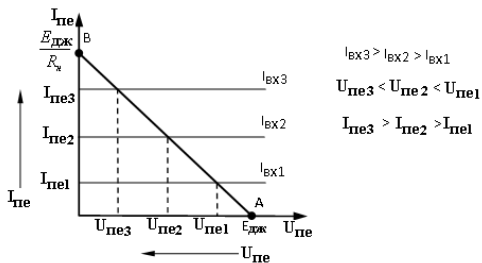


Рисунок 4.22 – Сімейство вихідних ВАХ. Побудова лінії навантаження

З них виходить, що з $\uparrow i_{ex} \rightarrow \uparrow i_{вих}$, Причому струм I_{ne} в його силовому ланцюзі не залежить від величини U_{ne} при $i_{ex} = const$. Але за другим законом Кірхгофа

$$E_{дж} = U_{ne} + U_{R_n} = U_{ne} + I_{ne} \cdot R_n, \text{ звідки}$$

$$I_{ne} = (E_{дж} - U_{ne}) / R_n, \text{ або } U_{ne} = E_{дж} - I_{ne} \cdot R_n.$$

Цим співвідношенням відповідає пряма лінія АВ на рис.4.22.

Тут в точці А: $I_{ex} = 0$, значить $I_{ne} = 0$ і $U_{ne} = E_{дж}$;

в точці В: $I_{ex} \rightarrow \infty$, $I_{ne} \rightarrow I_{ne \max}$. Це означає, що внутрішній опір ПЕ $R_{вн \text{ пе}} \rightarrow 0$, напруга на ньому U_{ne} не падає, тобто $U_{ne} = 0$, а звідси $I_{ne} = E_{дж} / R_n$. Пряма АВ називається лінією навантаження. Її можна тлумачити, як динамічну (тобто при зміні вхідного впливу) вихідну характеристику ПЕ.

4.3.2 Принцип підсилення. Біполярні і уніполярні транзистори

Принцип підсилення – перетворення енергії джерела сталої за часом напруги $E_{дж}$ (джерела живлення) в енергію змінного вихідного сигналу шляхом зміни провідності (опору) ПЕ за тим законом, який зумовлено формою вхідного сигналу. Таким чином, якщо I_{ne} (або U_{ne}) перевищує за величиною I_{ex} (або U_{ex}), то отримаємо підсилувач, який відтворює в R_n всі зміни вхідного впливу (з підсиленням). При цьому, якщо в якості вхідного впливу мається на увазі вхідний струм I_{ex} , то в якості ПЕ доцільно використовувати біполярний транзистор (БТ), а якщо використовувати вхідну напругу U_{ex} , то уніполярний (польовий) транзистор (ПТ).

БТ складається з двох взаємодіючих між собою р-п переходів. Термін «біполярний» підкреслює, що процеси в цих транзисторах пов'язано з взаємодією носіїв заряду двох

типів: електронів і дірок. З цієї причини БТ – це «струмовий» прилад, тобто керується струмом.

Принцип роботи ПТ ґрунтується на використанні носіїв тільки одного знаку (або електронів, або дірок). Керування струмом в силовому ланцюзі ПТ (в ланцюзі навантаження) здійснюється шляхом зміни провідності каналу (по якому протікає силовий струм) під впливом поля. Це поле – результат впливу вхідної напруги. ПТ – це «польовий» прилад, керований напругою. Характерна риса: дуже великий вхідний опір – $10^8 \dots 10^{14}$ Ом.

4.3.3 Біполярні транзистори. Структура.

Принципи роботи

а) Устрій і принцип дії.

БТ – це тришарова структура з чергуванням р і n - шарів.

Залежно від порядку чергування шарів з р і n електропровідністю БТ діляться на два класи: n-p-n і p-n-p типу, як показано на рисунках 4.23 і 4.24. На кордоні шарів утворюються р-n переходи (два VD).

Центральний шар БТ називається «база». Зовнішній зліва, який є джерелом носіїв заряду (електронів або дірок) і, головним чином, створює струм приладу, називається «емітером». Правий зовнішній шар, який приймає заряди від емітера, називається «колектором».

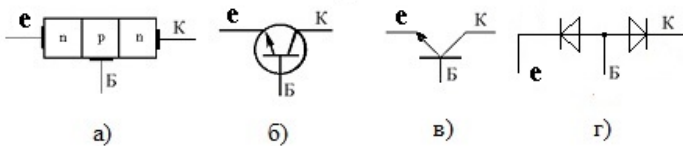


Рисунок 4.23 – БТ типу n-p-n: а) – структура; б) – дискретний; в) – інтегральний; г) – еквівалентна схема

На рис. 4.23, 4.24 наведено і еквівалентні схеми у вигляді двох діодів, які ввімкнуто зустрічно; з цієї схеми видно, що без взаємодії р-п переходу «емітер – база» і р-п переходу «база – колектор» БТ взагалі непрацездатний, тому що наскрізний струм протікати не може. Взаємодія переходів забезпечується технологічними особливостями виконання цієї тришарової структури – товщиною шарів і кількістю домішок в них (концентрацією носіїв заряду).

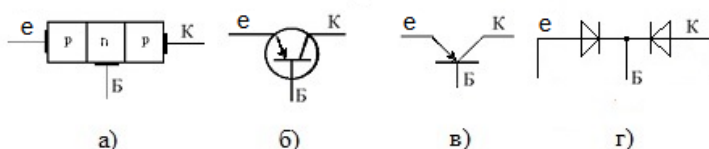


Рисунок 4.24 – БТ типу р-п-р: а) – структура; б) – дискретний; в) – інтегральний; г) – еквівалентна схема

Роботу БТ засновано на управлінні струмами електродів в залежності від прикладених до його переходів напруг. Коли $U_{\delta e} > 0$, перехід ЕБ відкритий і через нього протікає струм бази I_{δ} .

Протікання струму бази призводить до інжекції (впорскування) зарядів з області колектора в область бази, тобто до появи струму колектору I_k , причому

$$i_k = \beta \cdot i_{\delta}, \quad (4.1)$$

де β – коефіцієнт передачі струму бази.

Оскільки $\beta \gg 1$ (10...100), то струм в силовому ланцюзі

$$i_k \gg i_{\delta}.$$

б) Співвідношення між струмами в БТ.

Рівняння для струмів транзистора в стаціонарному режимі має вигляд:

$$i_e = i_{\bar{o}} + i_k. \quad (4.2)$$

Зв'язок між i_e і i_k характеризується коефіцієнтом передачі струму емітера α , який показує, яка частина повного струму через перехід е-б досягає колектора

$$\alpha = \frac{i_k}{i_e}. \quad (4.3)$$

Для сучасних транзисторів $\alpha = 0,9 \dots 0,995$.
Зв'язок між α і β визначено виразом:

$$\beta = \frac{\alpha}{1 - \alpha}. \quad (4.4)$$

Приклад: $\alpha = 0,97$ тоді $\beta = \frac{0,97}{1 - 0,97} \cong 32,3$.

4.3.4 Режими роботи транзистора

Залежно від полярності напруг, прикладених до електродів транзистора, розрізняють наступні режими його роботи (робочі режими):

- відсічення;
- лінійний (підсилювальний);
- насичення;
- інверсний.

Окрім цих режимів (робочих), можливий ще один режим, який є не робочим, а аварійним – це режим пробою. В цьому режимі транзистор виходить з ладу.

а) рис. 4.25, режим відсічення (БТ типу n-p-n, звернути увагу на полярності прикладених ЕРС).

ЕБ – закритий, тому що $U_{e\bar{o}} > 0$

БК – закритий, тому що $U_{k\bar{o}} > 0$

Коли $E_E = 0$, то $U_{eб} = 0$ – це границя режиму відсічення (пасивне відсічення).

$i_k = I_{ко}$ – тепловий (зворотний) струм переходу БК.

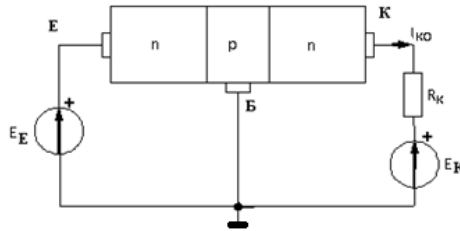


Рисунок 4.25 – БТ в режимі відсічення

б) рис. 4.26, активний режим (БТ типу n-p-n, звернути увагу на полярності прикладених ЕРС)

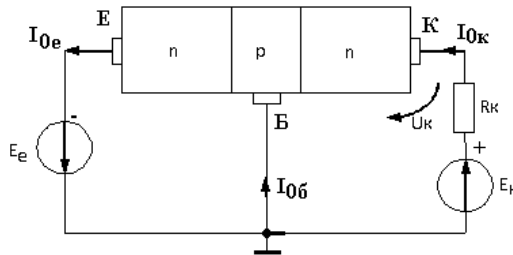


Рисунок 4.26 – БТ в активному режимі

ЕБ – відкритий, тому що $U_{eб} < 0$,

БК – закритий, тому що $U_{кб} > 0$.

I_{0e} , $I_{0б}$, $I_{0к}$ – струми спокою (робоча точка, струм спокою колектору в активному режимі транзистору $I_{0к}$ не можна асоціювати зі зворотним струмом I_{r0})

$i_k = \beta \cdot i_b$ – активний режим.

Для забезпечення цього режиму треба правильно обрати режим точки спокою. З цією метою застосовують відповідні схемні вирішення.

в) рис. 4.27, режим насичення (БТ типу n-p-n, звернути увагу на полярності прикладених ЕРС).

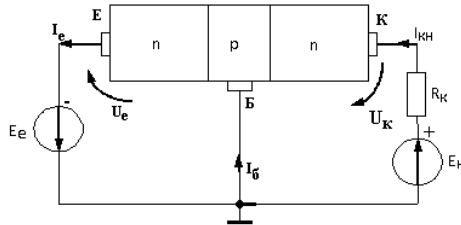


Рисунок 4.27 – БТ в режимі насичення

ЕБ – відкритий, тому що $U_{eб} < 0$,

БК – повинен бути відкритим.

Для цього струм бази необхідно збільшити настільки, щоб різниця потенціалів $U_{кб} \rightarrow 0$, тобто опір ділянки $r_{кб} \rightarrow 0$. У цьому випадку струм в колекторному ланцюзі обмежується тільки опором резистора R_k ; це струм насичення колекторного ланцюга

$$I_{кн} = \frac{E_k}{R_k} \quad (4.5)$$

В цьому режимі струм колектора не керується зміною струму бази.

г) Інверсний режим.

БК – відкритий, ЕБ – закритий. По суті справи Е і К міняються місцями. Цей режим використовується в двоспрямованих ключах.

Особливості режимів БТ (загальні):

1. В підсилювачі активний режим є основним, а режими відсічення і насичення – його границі.

2. У цифрових (і імпульсних) пристроях стаціонарний стан відповідає або режиму насичення (логічний 0) або режиму відсічення (логічна 1). В активному режимі транзистор знаходиться при перемиканні (переході) схеми з 0 в 1, або з 1 в 0; тобто це перехідний режим. Його ще називають ключовим режимом.

3. БТ типу р-п-р діє аналогічно, тільки струм через прибор, який обумовлено, головним чином, дірками, а полярність вмикання джерел живлення змінюється на протилежну.

4.3.5 Основні схеми вмикання БТ

Як елемент електронного ланцюга, транзистор зазвичай використовується так, що один з його електродів є вхідним, другий вихідним, а третій – загальним щодо входу і виходу. У ланцюг входу вмикається джерело вхідного змінного сигналу (його треба посилити за потужністю), а в ланцюг вихідного - навантаження, де виділяється посилена потужність (змінного сигналу). Залежно від того, який електрод є загальним, відрізняють схеми вмикання з загальною базою ЗБ, загальним емітером ЗЕ і загальним колектором ЗК (рис. 4.28).

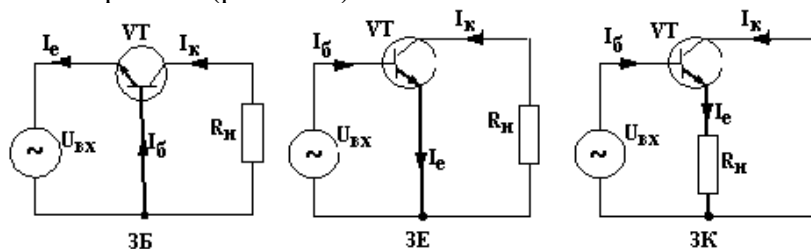


Рисунок 4.28 – Схеми вмикання БТ

Слід особливо підкреслити, що схеми вмикання БТ розглядаються для сигналу напруги змінного струму

(джерело сигналу – ідеальне джерело напруги – генератор U_{ex}).

Різні схеми вмикання характеризують коефіцієнтами передачі за струмом в статичному

$$K_{ict} = \frac{I_{вих}}{I_{ex}}, \quad (4.6)$$

і динамічному

$$K_{iдин} = \frac{\Delta I_{вих}}{\Delta I_{ex}} \quad (4.7)$$

режимах. Наприклад, в статичному режимі:

- для схеми ЗБ маємо $I_{ex} = i_e, I_{вих} = i_k, K_{ict}^{зб} = \frac{i_e}{i_k} = \alpha;$

- для схеми ЗЕ маємо $I_{ex} = i_{\sigma}, I_{вих} = i_k, K_{ict}^{зе} = \beta;$

- для схеми ЗК буде

$$I_{ex} = i_{\sigma}, I_{вих} = i_k, K_{ict}^{зк} = \frac{i_e}{i_k} = \frac{i_{\sigma} + i_k}{i_k} = \beta + 1.$$

Як видно з цих співвідношень, схеми ЗЕ і ЗК забезпечують підсилення за струмом.

4.3.6 Статичні ВАХ для БТ

Ці ВАХ статичні в тому розумінні, що для БТ задаються фіксовані значення напруги між електродами (або струму в одному з ланцюжків) і знаходяться відповідні їм значення струму в іншому ланцюзі (або напруги між іншими електродами).

В основному використовуються вхідні і вихідні ВАХ.

$$i_{ex} = f(U_{ex}) / U_{вих} = const \quad ; \quad i_{вих} = f(U_{вих}) / i_{ex} = const$$

Наприклад, для схеми ЗЕ це будуть

$$\text{вхідна: } i_{\bar{o}} = \frac{f(U_{\bar{o}e})}{U_{ke}} = \text{const} \quad ,$$

$$\text{вихідна: } i_k = \frac{f(U_{ke})}{i_{\bar{o}}} = \text{const} \quad .$$

Підставляючи відповідні значення параметрів (U_{ke} або $I_{\bar{o}}$), отримаємо сімейства вхідних і вихідних ВАХ.

Порівнюючи статичні ВАХ для БТ (за схемою ЗЕ) з ВАХ гіпотетичного ПЕ (рис. 4.21, 4.22), ми бачимо, що БТ далеко не ідеальний ПЕ за причинами:

1. Вхідна ВАХ – не пряма, а скоріше ближче до експоненти. Це виключає можливість посилення сигналів з малою амплітудою.

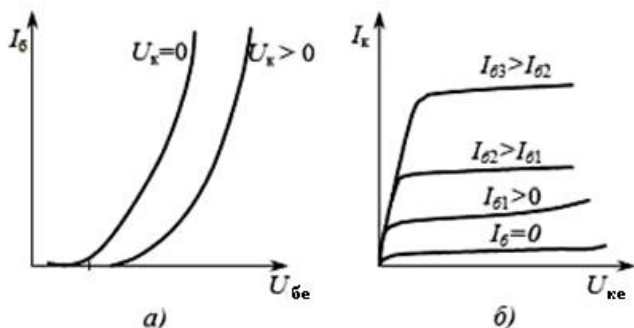


Рисунок 4.29 – ВАХ для БТ за схемою з ЗЕ: а) вхідні; б) вихідні

2. Вихідні ВАХ починаються не від вісі I_k , за цією причиною при малих значеннях U_{ke} струм $i_k \neq \beta \cdot i_{\bar{o}}$, тобто БТ втрачає керованість зміною струму бази. Це режим насичення (БЕ і БК – відкриті, тому що $U_{\bar{o}k} \rightarrow 0$).

3. Параметри БТ (значить і розташування його ВАХ) істотно залежать від температури.

І все ж БТ знайшли найширше застосування в електроніці, а їх неідеальність компенсується до необхідних значень відповідними схемотехнічними прийомами (найчастіше використанням зворотних зв'язків за сталим і змінним струмом і напругою).

4.3.7 Робота БТ за схемою з ЗЕ в різних режимах

а) Призначення елементів і побудова ліній навантаження. Розглянемо схему на рис. 4.30. Тут резистор R_{δ} необхідний для обмеження струму бази, тобто забезпечення $I_{\delta} < I_{\delta доп}$.

Резистор R_k виконує дві функції:

- навантаження в силовому (колекторному) ланцюгу;
- обмеження колекторного струму, тобто забезпечення $I_k < I_{k доп}$.

Величини $I_{k доп}$ і $I_{\delta доп}$ – це паспортні параметри транзистора.

Тут для будь-якого режиму (за другим законом Кірхгофа)

$$i_{\delta} = \frac{U_{\delta} - U_{\delta e}}{R_{\delta}} \quad (4.7)$$

$$U_{вих} = U_{ке} = E_k - I_k \cdot R_k \quad (4.8)$$

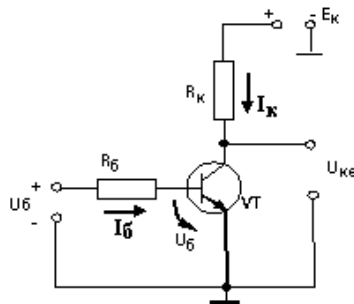


Рисунок 4.30 – Схема для дослідження (ЗЕ)

Розглянемо вихідні ВАХ і побудуємо за рівнянням (4.8) лінію навантаження (рис. 4.31) за методикою, викладеною під час розгляду ідеального підсилювального елемента.

Розглянемо більш уважно окремі ділянки побудованої вихідної динамічної характеристики БТ.

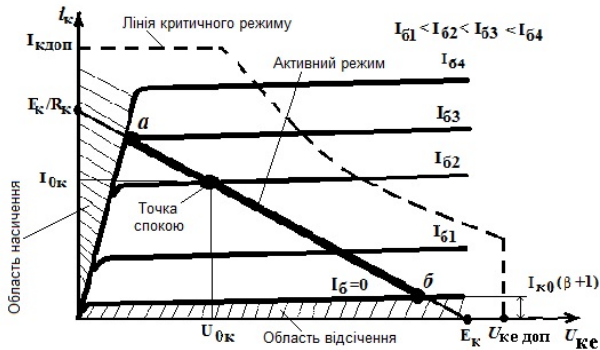


Рисунок 4.31 – Вихідна динамічна характеристика БТ

б) Активний (підсилювальний) режим. Робоча точка.

В цьому режимі силовий струм I_k зв'язано зі струмом $I_б$ співвідношенням $i_k = \beta \cdot i_б$ – формула 4.1. Підставимо (4.1) в (4.8) і отримаємо:

$$U_{вих} = U_{ке} = E_k - \beta \cdot i_б \cdot R_k. \quad (4.9)$$

Співвідношення (4.9) характеризує зв'язок $U_{вих}$ з вхідним струмом $I_б$ і називається вихідною динамічною характеристикою (лінією навантаження) – ВДХ.

Точка перетину ВДХ з будь-якою ВАХ називається робочою точкою. Наприклад, якщо $U_б$ таке – див. (4.7), що $i_б = I_б2 = I_бб$ то в цій робочій точці $I_k = I_ок$ і $U_{ке} = U_ок$.

Якщо робоча точка лежить в межах відрізка ab , транзистор працює в активному режимі. В цьому режимі він є керованим, тобто зміна I_{δ} викликає пропорційні зміни I_k , причому $i_k = \beta \cdot i_{\delta}$ (відзначимо ще раз, що ця властивість є характерною тільки для активного режиму).

в) Режими відсічення і насичення (ключовий режим).

Якщо робочу точку спробувати задати нижче точки b , то транзистор переходить в режим відсічення, коли силовий струм відсікається і через транзистор протікають струми зворотно зміщених р-п переходів. Для забезпечення цього режиму необхідно виконати умову $I_{\delta} = 0$, для чого достатньо забезпечити $U_{\delta} = 0$. Це режим пасивного відсічення.

Якщо ж забезпечити $I_{\delta} > I_{\delta 3}$, то БТ перейде в режим насичення. Режимом насичення називають такий режим, коли подальше збільшення струму бази не призводить до пропорційного збільшення струму колектора. Таким чином, в режимі насичення транзистор стає некерованим.

У цьому режимі $i_k = I_{kn} = \frac{E_k}{R_n}$ – співвідношення (4.5). Точка

a одночасно належить і активному режиму і режиму насичення, тому для неї ще є справедливим співвідношення (4.1) $i_k = \beta \cdot i_{\delta}$. На цій підставі можна ввести поняття – струм бази на границі режиму насичення

$$I_{\delta n} = \frac{I_{kn}}{\beta}. \quad (4.10)$$

Тоді, якщо $i_{\delta} \approx \frac{U_{\delta}}{R_{\delta}} > I_{\delta n}$, то БТ переходить в режим насичення, який характеризується коефіцієнтом насичення

$$q = \frac{I_{\bar{o}}}{R_{\bar{o}}} \approx \frac{U_{\bar{o}}}{R_{\bar{o}} \cdot I_{\bar{o}}} = \frac{U_{\bar{o}} \cdot \beta}{R_{\bar{o}} \cdot I_{nn}} = \frac{U_{\bar{o}}}{E_k} \cdot \frac{R_k}{R_{\bar{o}}} \cdot \beta. \quad (4.11)$$

В активному режимі $q < 1$.

При глибокому насиченні БТ в базі накопичується велика кількість неосновних носіїв, які затримують процес вимикання БТ (затримка вимикання).

4.3.8 Підсилення напруги в каскаді за схемою з ЗЕ

Відзначимо особливості ВАХ в активній області:

1. $\Delta i_k = \beta \cdot \Delta i_{\bar{o}}$;
2. I_k майже не залежить від U_{ke} ;
3. $U_{\bar{o}}$ майже не залежить від U_k , а внаслідок того, що $U_k = E_k - \beta \cdot i_{\bar{o}} R_k$, то слабо залежить і від струму бази.

З цього випливає, що для приростів струму бази транзистор можна замінити джерелом струму колектора, керованого струмом бази. При цьому, якщо знехтувати падінням напруги $U_{\bar{o}e}$, то перехід ЕБ можна вважати короткозамкненим і для цього режиму використовувати найпростішу модель БТ, як на рис 4.32.

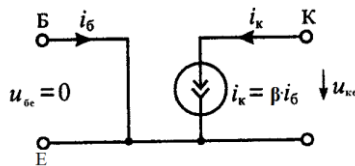


Рисунок 4.32 – Найпростіша модель БТ (за змінним струмом, тобто для приростів струму бази)

Розглянемо підсилювальний каскад на рис. 4.33. Це схема за змінним струмом, де пунктиром позначено джерела зміщення E_E і живлення силового ланцюга E_k .

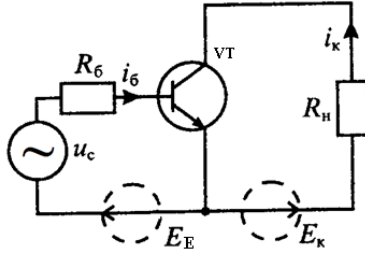


Рисунок 4.33 – Спрощена схема підсилювального каскаду

Замінімо транзистор VT його моделлю і отримаємо еквівалентну схему, яку наведено на рис. 4.34.

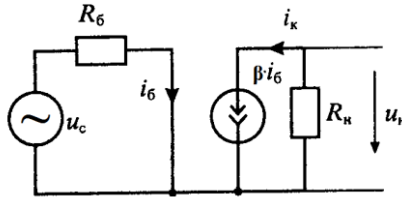


Рисунок 4.34 – Еквівалентна схема підсилювача (за змінним струмом)

Тут $i_{\sigma} = \frac{U_c}{R_{\sigma}}$, $i_k = \beta \cdot i_{\sigma}$, $U_k = i_k \cdot R_n = \beta \cdot i_{\sigma} \cdot R_n$ тоді, після підстановки сюди значення струму бази, отримаємо

$$U_k = \frac{U_c}{R_{\sigma}} \cdot \beta \cdot R_k.$$

Введемо коефіцієнт підсилення, як $K_u = \frac{U_k}{U_c}$ і тоді

$$K_u = \frac{R_k}{R_{\sigma}} \cdot \beta. \quad (4.12)$$

Якщо необхідно зробити більш точний розрахунок, то треба застосовувати більш точну модель транзистора з введенням в неї тих параметрів, які не враховувалися в моделі на рис. 4.34. Для цього застосовується система h -параметрів.

4.3.9 Перехідні процеси при перемиканні БТ

а) Особливості перемикання БТ.

При перемиканні БТ з режиму відсічення в режим насичення (вмикання) і навпаки (вимикання) перехід ЕБ поводитьсь приблизно таким же чином, як звичайний НП діод, тобто

$$t_{вм} = t_{звм} + t_n, \quad (4.13)$$

$$t_{вим} = t_p + t_{відн}. \quad (4.14)$$

Це параметри процесу зміни струму в переході ЕБ.

Але при розгляді перехідного режиму в БТ необхідно враховувати, що струм I_b керує струмом I_k . Слід особливо відзначити, що при вимиканні транзистора, незважаючи на зміну напрямку струму бази (на етапі t_p – розсмоктування накопиченого заряду), транзистор протягом інтервалу t_p залишається ввімкнутим, струм I_k не змінює свого значення ($I_k = I_{кн} = E_k / R_k$). Спад струму I_k починається тільки тоді, коли I_b стане $I_b < I_{бн}$ – див. рис. 4.35. Звернемо увагу, що на вході імпульс має тривалість $t_{i_{вх}} = t_0$, а на виході $t_{i_{вих}} = t_0 + t_p$, значить тривалість імпульсу збільшується, тобто імпульс видовжується $t_{i_{вих}} > t_{i_{вх}}$. Цю зміну форми імпульсу треба сприймати, як його спотворення.

Тривалість етапу t_p (розсмоктування) сильно залежить від ступеня насичення q транзистора перед його вимиканням. Часові діаграми перехідного процесу при вимиканні БТ наведено на рис. 4.35.

Для прискорення процесу вимикання ($\downarrow t_{3 \text{ вим}} \rightarrow \downarrow t_p$) треба під час подачі перепадів напруги U_c (фронт і зріз) подати в базу «потужні» струмові імпульси з відповідними амплітуди і напрямками струмів (I_{δ}^+ і I_{δ}^-). Цього можна досягти застосуванням замість резистора R_{δ} форсувального ланцюга (ФЛ).

б) Застосування ФЛ для прискорення перемикання БТ.
Схему вмикання ФЛ на вході наведено на рис. 4.36.

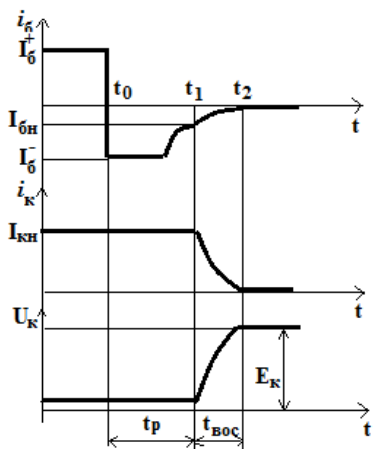


Рисунок 4.35 – Перехідні процеси при вимиканні БТ

ФЛ утворюють паралельно ввімкнутими резистором R і конденсатором C .

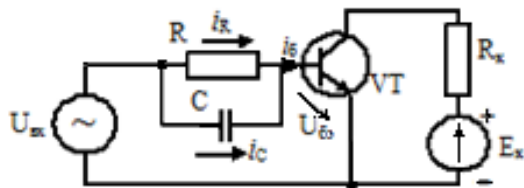


Рисунок 4.36 – Вмикання ФЛ

Розглянемо роботу ФЛ. Часові діаграми наведено на рис. 4.37. За першим законом Кірхгофа в будь-який момент часу маємо $i_{\bar{o}} = i_R + i_c$.

Нехай U_{ex} змінюється за законом ідеального прямокутного імпульсу з амплітудою U_m . При $t < t_1$ напруга $U_{ex} = 0$, $U_{\bar{o}e} = 0$, БТ закритий, $i_{\bar{o}} = i_R = i_c = 0$.

Коли U_{ex} стрибком змінюється від $U_{ex}(t_1 - 0) = 0$ до $U_{ex}(t_1 + 0) = U_m$ то за першим законом комутації напруга на ємності $U_c(t_1 - 0) = 0$ стрибком змінюватися не може, тобто $U_c(t_1 + 0) = 0$, тобто ємність, так би мовити,

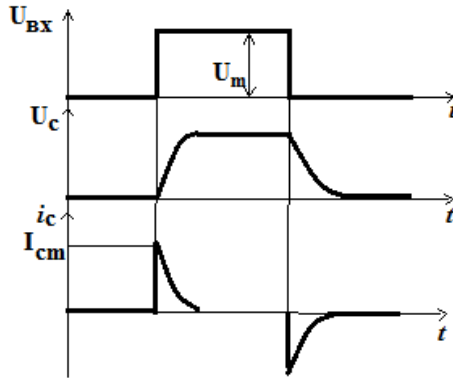


Рисунок 4.37 – Часові діаграми роботи ФЛ

закорочує резистор R під час проходження фронту (або спаду) вхідного імпульсу. У цьому інтервалі

$$i_{\bar{o}} = i_c = I_{mc} = \frac{U_m}{R_{ex}} \quad (\text{Тут } R_{ex} \text{ – вхідний опір транзистора}).$$

Таким чином, під час проходження фронту або зрізу $U_{ex}(t)$ в базу подається «потужний» струмовий імпульс, який прискорює процеси накопичення і розсмоктування.

4.3.10 Динамічні властивості БТ в активному режимі

Динамічні властивості БТ в активному режимі прийнято характеризувати не часом перемикання, а частотними залежностями його параметрів, тобто $\alpha(\omega)$ або $\beta(\omega)$. Внаслідок впливу паразитних ємностей переходів БЕ (це C_e) і БК (це C_k) ці коефіцієнти на ВЧ стають комплекснозначними функціями частоти. У цьому випадку вводять модуль $|\dot{\beta}(\omega)|$ і фазу $\varphi(\omega)$. Для аналізу $|\dot{\beta}(\omega)|$ і $\varphi(\omega)$ зручно застосовувати схему заміщення Джиаколетто і апроксимацію залежностей $|\dot{\beta}(\omega)|$ і $\varphi(\omega)$. Типову частотну залежність $|\dot{\beta}(\omega)|$ наведено на рисунку 4.38.

Її апроксимація:

$$|\dot{\beta}(\omega)| = \frac{\beta_0}{\sqrt{1 + \left(\frac{\omega}{\omega_\beta}\right)^2}}. \quad (4.15)$$

Тут ω_β – частота, на якій $\beta(\omega_\beta) = \frac{\beta_0}{\sqrt{2}}$.

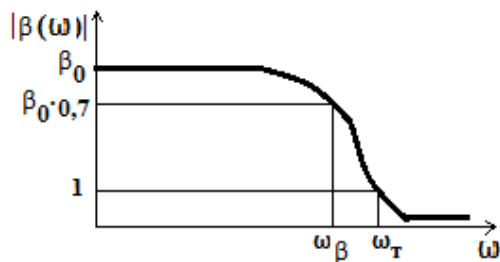


Рисунок 4.38 – Частотна залежність $|\dot{\beta}(\omega)|$

Якщо $\omega > 3\omega_\beta$, то можна застосовувати просте наближення:

$$|\dot{\beta}(\omega)| \approx \frac{\beta_0 \cdot \omega_\beta}{\omega} = \frac{\omega_T}{\omega}, \quad (4.16)$$

де $\omega_T = \omega_0 \cdot \beta$ – гранична частота, яка визначається з умови $\beta(\omega_T) = 1$.

Частота ω_β (або ω_T) наводиться в паспорті на БТ.

Фазовий зсув $\arg(\beta(\omega))$, тобто фаза вихідного сигналу, апроксимується функцією

$$\varphi_\beta = \arctg \frac{\omega}{\omega_\beta}. \quad (4.17)$$

Оскільки φ_β залежить від частоти, то сигнали з широким спектром будуть додатково спотворюватися за рахунок фазового зсуву гармонік.

4.4 Уніполярні (польові) транзистори (ПТ)

4.4.1 Визначення ПТ. Різновиди ПТ. Особливості

Уніполярними транзисторами називаються НП прилади, у яких регулювання струму в силовому ланцюзі проводиться зміною провідності провідного каналу (n- або p-типу) за допомогою керувального електричного поля, яке є перпендикулярним до напрямку струму.

Особливості:

- струм в каналі створюється носіями тільки одного знаку (p- або n-), а звідси і назва «уніполярні»;
- струм в каналі керується електричним полем, а звідси і назва «польові».

Електроди, які підключено до каналу, називаються витоком (B, Source) і стоком (C, Drain), а керуючий електрод називається затвором (З, Gate). Керуюча напруга, яка створює поле в каналі, прикладається між З і В. Залежно від способу виконання затвору, ПТ підрозділяються на дві групи:

- з керувальним p-n переходом (ПТКП);
- з ізольованим затвором (ПТІЗ).

Конструктивно ПТІЗ можуть мати структуру «метал-діелектрик НП», (це МДН транзистори) або «метал-окисел-НП» (це МОН транзистори).

4.4.2 Устрій і принцип дії ПТКП

Устрій ПТКП з каналом n-типу і умовні позначення наведено на рис. 4.39.

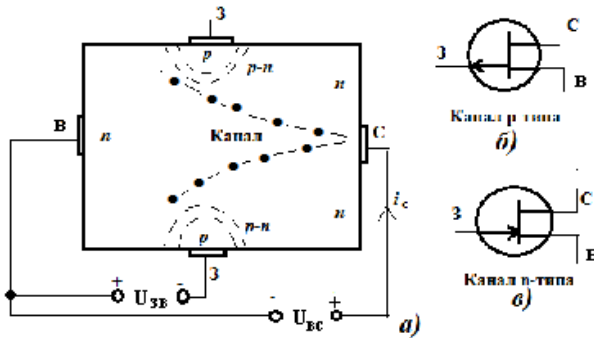


Рисунок 4.39 – Устрій ПТКП з каналом n-типу і умовні позначення

У цьому ПТ затвор виконано у вигляді двох зворотно зміщених р-п переходів, між якими розташовано канал. Канал з'єднується з виток і сток. На позначенні ПТКП наявність вбудованого каналу позначається вертикальною рисою, а напрямок стрілки затвора (затвор завжди зміщено до виток) вказує тип провідності каналу.

Принцип дії полягає в тому, що при зміні входньої напруги $U_{зв}$ змінюється ширина р-п переходів в області затвору, тобто зменшується площа перетину каналу, а значить і його провідність, а звідси і струм в каналі.

Особливість: при малій напрузі U_{ce} ($U_{зв} \sim U_{ce}$) обидві напруги істотно впливають на провідність каналу.

Збільшення зворотної напруги на затворі призводить до зменшення провідності каналу, тому ПТКП працюють тільки на збіднення каналу носіями зарядів. Коли р-п переходи змикаються, струм $i_c \rightarrow 0$, ПТКП закривається, бо канал переривається.

4.4.3 Устрій і принцип дії ПТІЗ

Устрій ПТІЗ наведено на рис. 4.40.

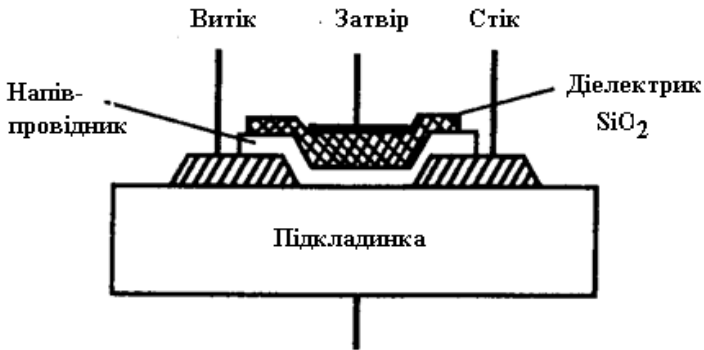


Рисунок 4.40 – Устрій ПТІЗ

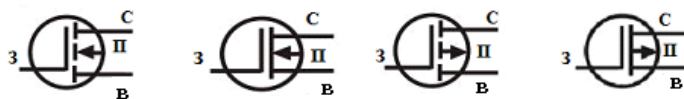
У ПТІЗ електрод затвора Z ізольовано від НП каналу за допомогою шару ізолятора. Таким чином, конструктивно це структура «метал-ізолятор-НП». Якщо в якості ізолятора використовується шар кремнію Si , то отримуємо МДН-структуру. Найчастіше використовується шар оксиду кремнію SiO_2 , тоді це МОН-структура.

Електроди витоку B і стоку C розташовуються по обидва боки затвора Z і мають контакт з НП каналом. Струм

затвору надзвичайно малий ($10^{-8} \dots 10^{-9}$ А) навіть при підвищених температурах. НП канал може бути або збіднений носіями, або збагачений ними. При збідненому каналі електричне поле затвора підвищує його провідність, тому канал називають індукованим. Якщо канал збагачено носіями, то він називається вбудованим. Електричне поле затвора в цьому випадку призводить до збіднення каналу (зменшення провідності) носіями заряду. Провідність каналу може бути n- або p-типу (електронна або діркова). Відповідно, n-канал або p-канал. Відзначимо, що найбільш часто використовуються (особливо в ІС і БІС) МОН-структури з індукованим каналом, тому що вони найбільш технологічні.

Таким чином, ПТІЗ (частіше МОН) можуть бути чотирьох типів: з каналом n- і p-типів, кожен з яких може бути з індукованим або вбудованим каналом.

Позначення умовні графічні для всіх різновидів ПТІЗ наведено на рис. 4.41.



індукований канал n-типу вбудований канал p-типу індукований канал p-типу вбудований канал n-типу

Рисунок 4.41 – Позначення умовні графічні ПТІЗ (МОН)

Відзначимо, що умовні графічні позначення максимально інформативні.

4.4.4 ВАХ для ПТ

1. Передавальні ВАХ для ПТ. Крутизна ВАХ.

Основним типом ВАХ для ПТ є стокзатворна ВАХ

$i_c = f(U_{зв})/U_{св} = const.$ Це передавальні ВАХ, які для всіх шести різновидів ПТ наведено на рис. 4.42. Користуючись цими ВАХ, можна встановити полярність керувальної напруги ($U_{зв}$), напрямку струму в каналі і діапазон зміни керувальної напруги $U_{зв}$.

Відзначимо, що з усіх наведених різновидів ПТ сучасним станом не випускаються тільки МОН з вбудованим каналом р-типу. (ВАХ зображено пунктиром на рис.4.42).

Особливості ВАХ:

а) ВАХ для ПТ з каналом n-типу розташовані у верхній півплощині, яка відповідає додатній напрузі, для каналу р-типу – навпаки;

б) ВАХ для ПТКП при $U_{зв} = 0$ має максимальне значення $i_c = I_{с\text{ поч}}$. При збільшенні напруги канал збіднюється носіями, i_c зменшується і при $U_{зв} = U_{від}$ струм $i_c \approx 0$;

в) ВАХ для МОН з індукованим каналом при $U_{зв} = 0$ мають $i_c = 0$. Струм стоку з'являється при $|U_{зв}| > |U_{пор}|$ (тобто, коли з'являється, тобто індукується канал).

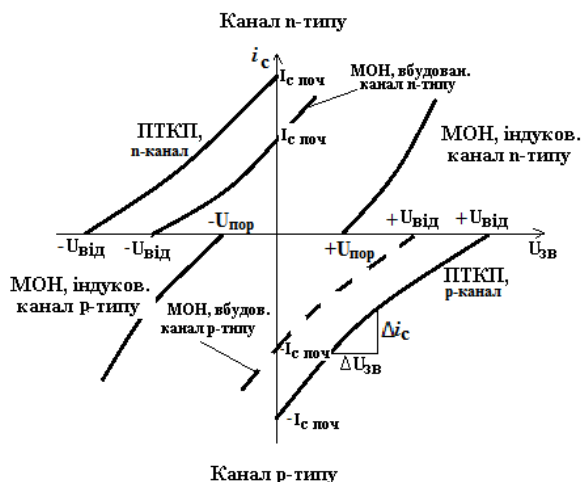


Рисунок 4.42 – Передавальні ВАХ для ПТ

Далі, коли $|U_{зв}| \uparrow \rightarrow i_c \uparrow$;

г) ВАХ для МОН з вбудованим каналом при $U_{зв} = 0$ мають початкове значення $i_c = I_{c\text{поч}}$. Ці ПТ можуть працювати і в режимі збагачення ($i_c \uparrow$) і в режимі збіднення ($i_c \downarrow$).

Основним параметром передавальної ВАХ для ПТ будь-якого типу є крутизна S , яка визначається, як наведено на рис. 4.42:

$$S = \frac{\Delta i_c}{\Delta U_{зв}} / U_{св} = const.$$

Приклад визначення S наведено на ВАХ для ПТКП з р-каналом. Параметр S наводиться в довідниках.

2. Вихідні ВАХ для ПТ (стокові)

Вихідні або стокові ВАХ – це залежності $i_c = f(U_{св}) / U_{зв} = const$.

Розглянемо їх на прикладі ПТКП з n-каналом – рис. 4.43.

На ділянці 1 (0а) маємо суттєву залежність i_c від $U_{св}$. Для роботи ПТКП в підсилювальному режимі це неробоча ділянка.

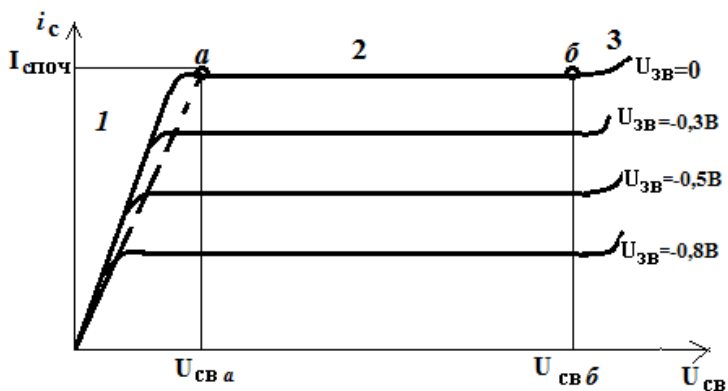


Рисунок 4.43 – Стокові ВАХ для ПТКП з каналом n-типу

В цьому режимі ПТКП використовується в якості резистора з електрично керованим опором.

На ділянці 2 (аб) залежність $i_c = f(U_{ce}) \approx const$. Це робоча ділянка для роботи ПТКП в режимі підсилення.

Ділянка 3 відповідає пробією прибору.

Точці а відповідає початок змикання р-п переходів (напруга $U_{св а}$), причому при $U_{зб} = 0$ ПТКП повністю відкритий, а при $|U_{зб}| \uparrow$ р-п переходи змикаються все більше. Та напруга на затворі, при якій $i_c = 0$, називається напругою змикання або напругою відсічення $U_{зб від}$. Числове значення $U_{зб від} = U_{св а}$ (див. рис. 4.43). Таким чином ПТКП може працювати і в ключовому режимі. Для ПТ інших типів вид стоків ВАХ практично не відрізняється від розглянутого, змінюються лише знаки і чисельні значення U та I в характерних точках.

4.4.5 Підсилювач напруги на ПТ

Вхідний опір ПТ становить $R_{вх нт} \sim (10^7 \dots 10^{14}) \text{ Ом}$, тому на найпростішій схемі заміщення вхідний ланцюг ПТ можна представити розімкнутим ланцюгом. Вихідний ланцюг в режимі підсилення для такого сигналу $\Delta U_{зб}$ представимо у вигляді джерела струму стоку Δi_c , керованого напругою $\Delta U_{зб}$. Тоді найпростіша схема заміщення для режиму підсилення малого сигналу буде мати вигляд, як на рис. 4.44а. Знайдемо коефіцієнт підсилення найпростішого каскаду з ПТ, наведеного на рис. 4.44б. Замінімо ПТ його еквівалентною схемою (рис. 4.44 а), отримаємо найпростішу еквівалентну схему підсилювача, яку наведено на рис. 4.44в.

Знайдемо напругу U_n на R_n за схемою на рис. 4.44 в. $U_n = -i_c \cdot R_n$, де струм стоку i_c , відповідно до визначення крутизни S , буде $i_c = S \cdot U_{зб}$;

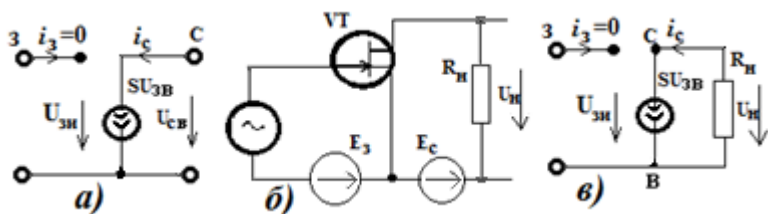


Рисунок 4.44 – До знаходження підсилення каскаду на ПТ

тоді $U_n = -S \cdot U_{3B} \cdot R_n$.

За визначенням, коефіцієнт підсилення за напругою $K_n = \frac{U_n}{U_{ex}}$, а за схемою на рис. 4.44в маємо $U_{3B} = U_{ex}$, тоді

$$K_u = \frac{U_n}{U_{ex}} = \frac{S \cdot U_{3B} \cdot R_n}{U_{ex}} = \frac{S \cdot U_{3B} \cdot R_n}{U_{3B}} = S \cdot R_n. \quad (4.18)$$

Для отримання більш точної формули необхідно використовувати більш точну (детальну) еквівалентну схему ПТ.

4.4.6 Динамічні характеристики (ДХ) для ПТ

ДХ для ПТ по різному описують їх поведінку в ключовому і в лінійному (підсилювальному) режимах роботи. У підсилювальному режимі ПТ працює при малих рівнях сигналів і, відповідно, розглядають його малосигнальну схему заміщення, за якою визначають частотні залежності (АЧХ, ФЧХ) для струмів, напруг, крутизни $S(\omega) = |S(\omega)| \cdot e^{j\varphi_s(\omega)}$, а з них визначаються гранична частота ω_s за критерієм спаду $|S(\omega)|$ до значення $\frac{S_0}{\sqrt{2}}$ (аналогічно БТ). У ключовому режимі досліджують спотворення форми і параметрів імпульсів, тобто $t_{вм}$, $t_{вим}$, а звідси і максимальну частоту (f_{max}) його комутації (перемикання). АЧХ і ФЧХ для ПТ практично нічим не відрізняються від їх аналогів на БТ, а

особливості перехідних процесів розглянемо на прикладі ключової схеми на МОН- транзисторі з індукованим каналом n-типу – рис. 4.45. Тут пунктиром показано паразитні ємності $C_{зв}$, $C_{зс}$. Еквівалентну схему ключа наведено на рис. 4.46.

Подамо на вхід прямокутний імпульс (момент t_1 , рис.4.47). На інтервалі t_2-t_1 , ємність $C_{зв}$ заряджається через $R_{дж}$ та, поки $U_{зв} = U_{сзв} < U_{пор}$, ПТ закритий, $i_c = 0$, $U_{св} = E_c$. Це час затримки вмикання.

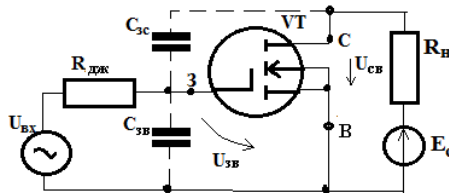


Рисунок 4.45 – Ключ на n-МОН транзисторі з індукованим каналом

У момент t_2 напруга $U_{зв} = U_{пор}$ і до $t = t_3$ ПТ в активному режимі (підсилювальному), його $K_u = S * R_n$, а вхідна ємність $C_{вх}$ різко збільшується

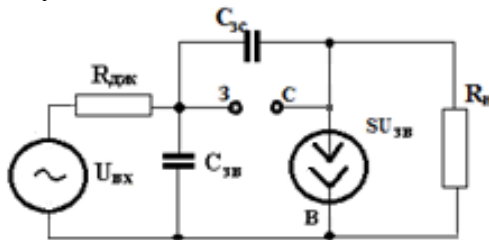


Рисунок 4.46 – Еквівалентна схема ключа на n-МОН транзисторі

до значення $C_{вх} = C_{зи} + (1 + K_u) * C_{зс}$, а це значить, що швидкість зростання напруги різко зменшиться, стримуючи зростання i_c та, відповідно, спаду напруги $U_{св}$.

2. Інтервал $t_\theta = t_3 - t_2$ – це час вмикання. Критерій – рівність $i_c(t_3) = I_{cm}$. Тут $I_{cm} = E_c/R_H$ – максимально можливе значення i_c (для даного режиму). До моменту $t = t_3$ напруга U_c досягає лінійної області і ПТ втрачає підсилювальні властивості, значить $C_{\text{вх}}$ зменшиться і знову буде $C_{\text{вх}} \approx C_{3\theta}$.

3. Інтервал $t_4 - t_3 = t_{\text{вст}}$ – встановлення напруги $U_{3\theta}$.

Таким чином загальна тривалість вмикання ПТ буде $t_{\text{вкл}} = t_{3\text{вкл}} + t_\theta + t_{\text{вст}}$, а тривалість фронту імпульсу на виході $t_\phi \approx t_\theta$.

Аналогічно протікають процеси при вимиканні

$t_{\text{вим}} = t_{3\text{вим}} + t_{\text{в}} + t_{\text{вст}}$, а $t_{3\theta} \approx t_{\text{в}}$.

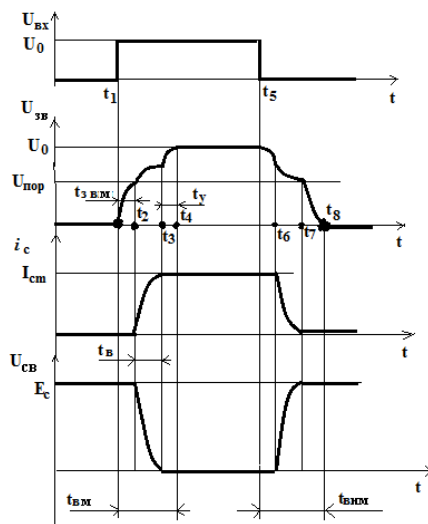


Рисунок 4.47 – Часові діаграми перехідних процесів

4.5 Різновиди транзисторів

4.5.1 Багатоемітерний транзистор (БЕТ)

Ці транзистори використовуються тільки в інтегральних схемах ТТЛ (транзисторно - транзиторної логіки) для реалізації вхідної логічної функції (2І, 3І, 4І, ...). Позначення наведено на рис. 4.48а. БЕТ відрізняється від звичайного БТ тим, що він має кілька емітерів, розташованих так, що пряма взаємодія між ними усувається.

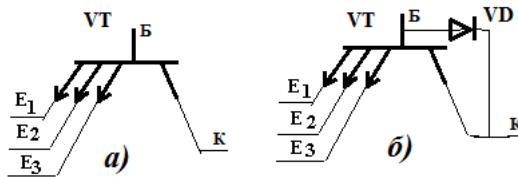


Рисунок 4.48 – Позначення БЕТ

Таким чином, переходи БЕ БЕТ можна розглядати як паралельно ввімкнені незалежні діоди. Для усунення насичення БЕТ застосовуються ДШ – рис. 4.48б з малим падінням напруги в прямому напрямку (технологія БЕТШ).

4.5.2 Складені транзистори (БТ) за схемою Дарлінгтона

Схема (рис. 4.49) складається з двох БТ з однаковим типом провідності. Тут $i_{вх}=i_{б1}$. Після підсилення в β_1 раз він подається в базу VT_2 , де підсилюється ще в β_2 рази.

Таким чином, загальний коефіцієнт підсилення за струмом буде

$$\beta = \beta_1 \cdot \beta_2.$$

Приклад: транзистор КТ 829 (складений) $\beta \geq 750$.

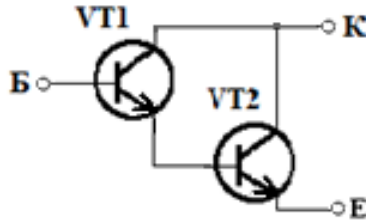


Рисунок 4.49 – Складений транзистор за схемою Дарлінгтона

4.5.3 Складений транзистор (БТ) за схемою Шіклаї

Це комплементарна пара; рис.4.50. Тут VT1 – типу p-n-p, а VT2 – типу n-p-n. Особливість схеми: тип провідності схеми в цілому визначається типом провідності БТ VT1. У схемі на рис.4.50 ми маємо еквівалент транзистора типу n-p-n, незважаючи на те, що на виході транзистор типу p-n-p,

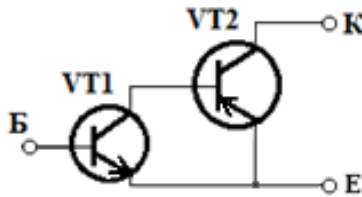


Рисунок 4.50 – Складений транзистор за схемою Шіклаї

але його емітер буде колектором, а колектор – емітером складеного транзистора.

Завдання: визначити β цієї схеми.

4.5.4 Комплементарна пара МОН транзисторів

Схему електронного ключа на КМОН наведено на рис.4.51. Вихід КМОН (схеми в цілому) транзисторним ключем на VT1 під'єднується до шини живлення (+E_c), а ключем на VT2 – до нульової шини (-E_c). Тут або VT1 або

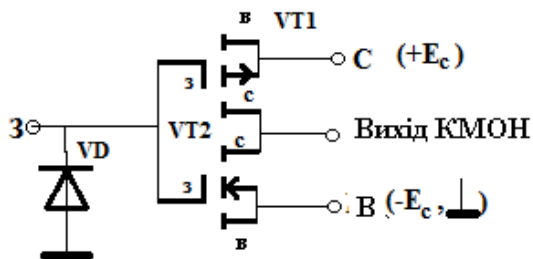


Рисунок 4.51 – Комплементарна пара МОН - транзисторів

VT2 (в залежності від напруги на затворі) працюють, як резистори, тому що опір їхнього каналу становить від десятків до сотень Ом. Діод VD виконує захисну функцію.

Загальна особливість комплементарних пар – мале споживання потужності від джерела живлення в стаціонарному режимі; або VT1, або VT2 в стаціонарному режимі закриті. Потужність споживається тільки в режимі перемикання.

Елементи КМОН прості у виготовленні (значить дешеві), мають велику заводо захищеність в порівнянні з БТ, а за частотним властивостями наближаються до них.

Перевага КМОН – збереження працездатності в широкому діапазоні зміни напруги живлення (від 3 до 15В). Звернути увагу, що в схемі КМОН витік VT1 розташовано зверху, а не знизу.

4.6 Силкові НП прибори

4.6.1 Визначення. Вимоги. Різновиди

До силових НП приборів відносяться керовані прибори, які використовуються в силових пристроях: електропривод, джерела живлення, потужні перетворювачі і

т.і. Для зниження втрат ці прибори в основному працюють в ключовому режимі.

Звідси основні вимоги:

- малі втрати при комутації;
- велика швидкість перемикання (мале t_{em} і t_{eum});
- мала потужність споживання по ланцюгу керування;
- великі значення комутованого струму і робочої напруги.

Спеціально для цілей силової електроніки розроблено потужні 4-х шарові прибори – діністори, тиристори, сімістори, а потім і фототиристори, фотосімістори (СІТАК). Останні досягнення – розробка нових типів транзисторів зі статичної індукцією (СІТ) і БТІЗ. У БТІЗ на вході – МОН структура (малий вхідний струм), а на виході – БТ. Ці транзистори можуть комутувати струми понад 500А при напрузі до 2000 В.

4.6.2 Діністори

Це 4-шарові структура – рис. 4.52а. Тут J_1, J_2, J_3 – це р-п переходи.

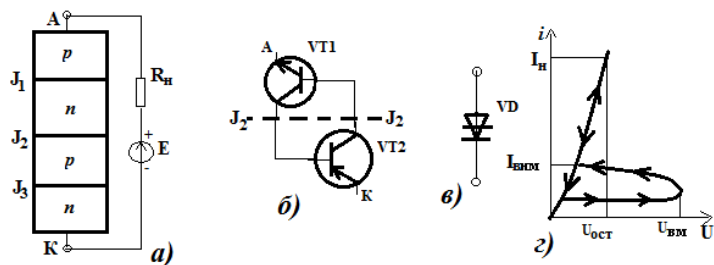


Рисунок 4.52 – Діністор: а) – структура, б) – схема заміщення, в) – позначення, г) – ВАХ

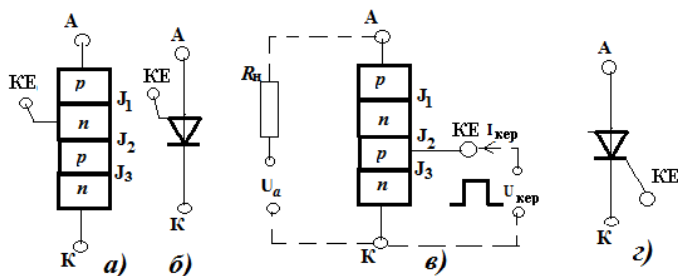
На рис. 4.52 б наведено схему заміщення діністора. З неї видно, що всередині приладу є ДЗЗ, тому що $I_{к1} = I_{б2}$ і $I_{к2} =$

$I_{б1}$. При \uparrow ЕРС E один з транзисторів входить в насичення при $U \approx U_{вм}$ (див. ВАХ на рис.4.52 г), за рахунок ДЗЗ виникає лавиноподібний процес, поки обидва ($VT1$ і $VT2$) не перейшли в режим насичення і при цьому струм через диностор обмежується тільки опором резистора R , тобто $i = I_n \approx E/R$.

Вимкнути діностор можна, знизивши струм в ньому до значення $I_{вм}$ або помінявши полярність напруги на аноді. Основний недолік: примусове вимикання (складні схеми з L).

4.6.3 Тиристор (керований діод, триністор)

Це 4-шарова структура, в якій або від бази $VT1$, або від бази $VT2$ робиться вивід керувального електроду (КЕ) – див. рис. 4.53.



а), б) – анодне управління, в), г) – катодне управління

Рисунок 4.53 – Структури тиристорів (а, в) і позначення (б, г)

Якщо КЕ виконано з області бази $VT1$ – це анодне керування, якщо з бази $VT2$ – катодне керування (див. рис. 4.53 б). Розглянемо схему живлення тиристора з катодним керуванням (рис. 4.53 в – штрихові лінії). Подаючи між КЕ і катодом пряму напругу $U_{кер}$ (змінюючи струм керування $I_{кер}$) можна регулювати значення напруги вмикання (див. рис.4.52г). Цю властивість тиристора демонструє його ВАХ–

рис.4.54, де U_{np} – пряма напруга.

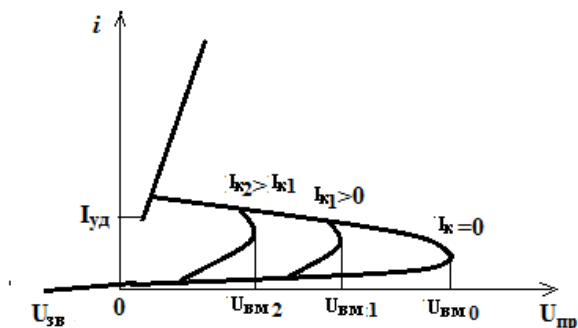
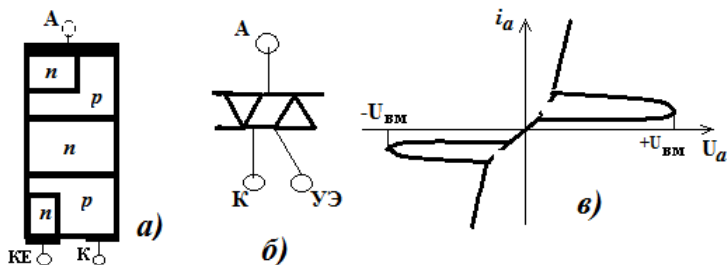


Рисунок 4.54 – ВАХ тиристора

Якщо подати на ланцюг управління додатний імпульс, тиристор вмикається і залишається ввімкнутим коли $U_{кер} = 0$. Вимкнути тиристор можна тільки зменшенням струму в його анодному ланцюзі нижче значення $i = I_{уд}$ – див. ВАХ. Це роблять шляхом зміни знаку анодної напруги з U_{np} на $U_{зв}$.

4.6.4 Сімістор (симетричний тиристор)

Сімістор (рис.4.55) призначено для комутації або регулювання в ланцюгах змінного струму.



а) – структура; б) – позначення; в) – ВАХ

Рисунок 4.55 – Сімістор

Сімістор можна замінити двома зустрічно паралельно ввімкнутими тиристорами із загальним КЕ.

Розгляд ВАХ сімістора показує, що його можна розглядати, як два зустрічно ввімкнутих динистора, що і дозволяє використовувати такий елемент, як комутатор в ланцюгах змінного струму.

4.6.5 Фототиристри і фотосімістри

Це тиристри і сімістри з фотоелектронним керуванням, в яких КЕ замінено на оптронну пару (світлодіод–фотодіод зі схемою керування). Такий прибор споживає по входу керування струм близько 1,5 мА (фірма «Сіменс», прилад СІТАК) і комутує в вихідному ланцюзі струм до 0,3 А, при напрузі до 600 В. Мале споживання струму керування дозволяє під'єднувати СІТАК безпосередньо до ТТЛ, МОН-логіки (ЛС на рис.4.56) або мікропроцесора (МП на рис.4.56). Приклад схеми – на рис.4.56.

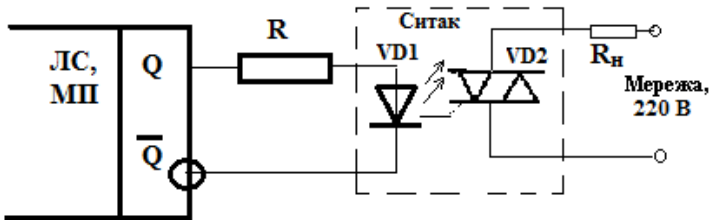


Рисунок 4.56 – Схема вмикання приладу СІТАК

Головна перевага – повна (гальванічна) розв'язка ланцюга керування (логічної схеми) і силової виконавчої мережі (мережа 220 В і більше).

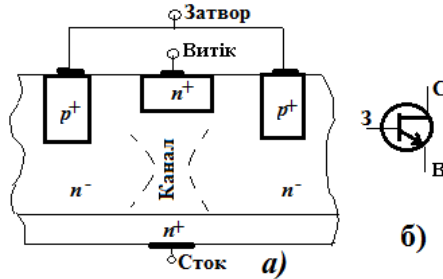
4.6.6 СІТ - транзистори (ПТ із статичною індукцією)

Створено У. Шеклі (США) і Німізава (Японія) в ≈ 1975 р. Структуру СІТ-транзистору наведено на рис. 4.57а. За сутністю це ПТКП, але з вертикальним розташуванням каналу.

Особливості:

1. При $U_{зв} > 0$ ($I_3 > 0$) ця структура працює як БТ;
2. При $U_{зв} < 0$ ($I_3 = 0$) працює як ПТ.

Вихідні ВАХ наведено на рис. 4.58.



а) – структура, б) – позначення з каналом типу n
Рисунок 4.57 – СІТ - транзистор

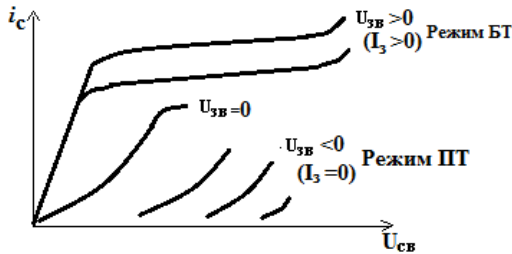


Рисунок 4.58 – Вихідні ВАХ для СІТ - транзистора.

На одному кристалі розміщують велику кількість таких структур і при паралельному з'єднанні $I_c \sim 500A$, тобто це вже

силовий електронний прибор, який можна використовувати в енергетичній електроніці.

4.6.7 БТ з ізольованим затвором (БТІЗ). IGBT (фірма Semikron (Німеччина) і TOSHIBA Semiconductor – Японія)

БТІЗ виконують, як поєднання вхідного МОН транзистору і вихідного БТ зі структурою n-p-n. Є багато різновидів, але найбільшого поширення набули прилади IGBT (Insulated Gate Bipolar Transistor), де до БТІЗ додано ще БТ зі структурою p-n-p, рис. 4.59.

Тут структуру з двох БТ ($VT1, VV2$) охоплено глибоким ДЗЗ за рахунок чого різко збільшується крутизна (приклад: для BUP 402 отримано значення крутизни $S = 15 A/B$).

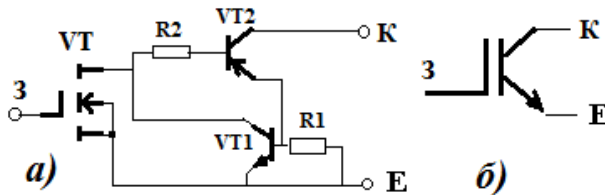


Рисунок 4.59 – Структура і позначення транзистору IGBT

В основі IGBT знаходяться МОН з індукованим каналом, тому необхідно $U_{ze} > U_{nop}$ (див. ВАХ для БТ ІЗ на рис.4.42).

Питання для самоперевірки

1. Які функції виконують НП резистори в ланцюгах?
2. Варістори. Їх різновиди. Які функції виконують

фоторезистори в електронних ланцюгах?

3. Як класифікуються НП діоди?

4. Яка фізика роботи випрямного НП діода, його ВАХ і параметри? Як працює однонапівперіодний випростувач?

5. Які явища спостерігаються при розгляді перехідних процесів перемикання діода? Як зменшити тривалість перемикання НП діоду?

6. Якими властивостями і параметрами діод Шоттки відрізняється від НП діода? Що таке транзистор Шоттки?

7. Яка ВАХ і властивості стабілітрону і як працює параметричний стабілізатор напруги?

8. Як влаштовані і де застосовуються тунельні діоди, фотодіоди, світлодіоди і НП лазери?

9. Як влаштовано варикапи і де їх застосовують?

10. Принцип роботи гіпотетичного підсилювача. Який вигляд має вхідна ВАХ для ПЕ?

11. Вихідні ВАХ для ПЕ. Як побудувати лінію навантаження?

12. Принципи підсилення. Чим відрізняються біполярні і уніполярні транзистори?

13. Який устрій і принцип дії БТ?

14. Співвідношення між струмами в БТ. Яка сутність α , β ? У яких режимах може працювати БТ? Які основні схеми вмикання БТ?

15. Статичні ВАХ для БТ? Які їх особливості?

16. БТ за схемою ЗЕ. Призначення елементів і як побудувати лінію навантаження ?

17. БТ за схемою ЗЕ. Підсилювальний режим. Які особливості роботи БТ в ключовому режимі?

18. Посилення напруги в каскаді ЗЕ і які особливості перемикання БТ?

19. Застосування форсувального ланцюга для прискорення перемикання БТ.

20. Як оцінюються динамічні властивості БТ в активному режимі?
21. Визначення ПТ. Різновиди ПТ. Який устрій і принцип дії ПТКП?
22. Устрій і принцип дії ПТІЗ. Чим відрізняються МДН- і МОН-структури?
23. Передавальні ВАХ для ПТ. Крутизна ВАХ. Які позначення ПТ ?
24. Який вид мають вихідні ВАХ для ПТ (на прикладі ПТКП)?
25. Підсилювач напруги на ПТ. Як визначити коефіцієнт підсилення?
26. Які ДХ має ПТ в процесі вмикання та вимикання?
27. Принцип дії БЕТ. Навіщо тут застосовують ДШ?
28. Яку схему та параметри мають складені транзистори (БТ) за схемами Дарлінгтона і Шіклаї?
29. Яка схема і особливості роботи комплементарної пари МОН транзисторів (КМОН)?
30. Силові НП прибори. Визначення. Вимоги. Які їх різновиди?
31. Діністори. Тиристори. Що таке сімістори?
32. Фототиристори і фотосімістори. У чому їх особливості?
33. Які принципи лії СІТ-транзистору?
34. Які принципи дії БТ з ізольованим затвором (БТІЗ, IGBT)?

5 ПІДСИЛЮВАЧІ ЕЛЕКТРИЧНИХ СИГНАЛІВ

Електронним підсилювачем називається пристрій, який призначено для підсилення потужності електричного сигналу без спотворення його форми. Принцип підсилення розглянуто в роздвілі 4 цієї роботи .

5.1 Структурна схема підсилювача. Різновиди підсилювачів і їх особливості

Структурну схему підсилювача наведено на рис. 5.1.

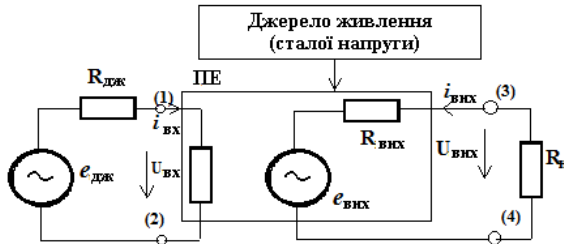


Рисунок 5.1 - Структурна схема підсилювача

Тут (1) - (2) – входні, а (3) - (4) – вихідні затиски. ПЕ – підсилювальний елемент (БТ або ПТ). $R_{дж}$ – внутрішній опір джерела підсилюваного сигналу. $R_{вх}$ – входний опір ПЕ, на якому виділяється потужність входного сигналу. Підсилювальні властивості вихідного ланцюга відображено додатковим джерелом е.р.с. $e_{вих}$ з внутрішнім опором $R_{вих}$.

За призначенням підсилювачі поділяються на підсилювачі напруги (ПН), підсилювачі струму (ПС) і підсилювачі потужності (ПП), хоча за своєю сутністю – всі вони ПП. Характеризуються, відповідно K_u , K_i , – комплексні

коефіцієнти підсилення за напругою та струмом, K_p – за потужністю.

У ПН $R_{дж} \ll R_{вх}$, $R_{вих} \ll R_n$ а тому відносно великі зміни U_n забезпечуються при незначних змінах $i_{вх}$ та $i_{вих}$.

У ПС $R_{дж} \gg R_{вх}$, $R_{вих} \gg R_n$ і потрібне значення $i_{вих}$ забезпечується при незначних змінах $U_{вх}$ та $U_{вих}$.

У ПП $R_{дж} = R_{вх}$, $R_{вих} = R_n$, в результаті забезпечується $P_{вх\ max}$ і $P_{вих\ max}$ (це узгоджений за потужністю режим роботи).

Відзначимо, що виділяють підсилювачі змінного струму (просто «підсилювачі») і ПСС – підсилювачі сталого струму.

Найпростіший вузел, який забезпечує підсилення електричного сигналу, називається підсилювальним каскадом. Зазвичай підсилювачі найчастіше багатокаскадні. У цьому випадку на їх роботу впливають і ланцюги зв'язку між каскадами.

5.2 Параметри підсилювачів

Параметри будемо розглядати для підсилювачів змінного струму, а для ПСС – окремо. Тоді під сигналом будемо розуміти його комплексну амплітуду на відповідній частоті.

1. Комплексні коефіцієнти підсилення за напругою та струмом

$$\left. \begin{aligned} \dot{K}_u &= \frac{\dot{U}_{вих}}{\dot{U}_{вх}} = \frac{U_{вих} \cdot e^{j\varphi_{вих}}}{U_{вх} \cdot e^{j\varphi_{вх}}} = K_u \cdot e^{j(\varphi_{вих} - \varphi_{вх})} = K_u \cdot e^{j\varphi_u} \\ \dot{K}_I &= \frac{\dot{I}_{вих}}{\dot{I}_{вх}} = K_I \cdot e^{j\varphi_I} \end{aligned} \right\}, (5.1)$$

тут K_u, K_I - модулі, φ_I, φ_u - фази

2. Коефіцієнт підсилення за потужністю

$$K_p = \frac{P_{вих}}{P_{вх}} = K_u \cdot K_I - \text{завжди дійсне число.}$$

3. Коефіцієнти підсилення в логарифмічних одиницях

$$K_u(\text{дБ}) = 20 \lg K_u; K_I(\text{дБ}) = 20 \lg K_I; K_p(\text{дБ}) = 10 \lg K_p.$$

4. Вхідний опір за змінним струмом

$$R_{вх\sim} = \frac{U_{вх\sim}}{I_{вх\sim}}.$$

5. Вихідний опір за змінним струмом (визначається при відключеному R_H).

6. Коефіцієнт корисної дії (ККД)

$$\eta = \frac{P_{вих}}{P_{заг}},$$

де $P_{заг}$ – загальна потужність, яка відбирається від джерела живлення.

5.3 Характеристики підсилювачів

1. Амплітудна характеристика (АХ). Це залежність $U_{вих\sim} = f(U_{вх\sim})$ – рис. 5.2. Тут ab – робоча ділянка; $bв$ – режим насичення. За АХ визначається динамічний діапазон D підсилювача:

$$D = \frac{U_{вх\sim max}}{U_{вх\sim min}}. \quad (5.2)$$

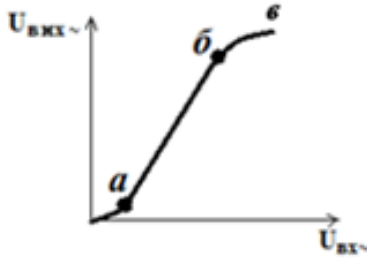


Рисунок 5.2 – Амплітудна характеристика підсилювача

1. Амплітудно–частотна характеристика (АЧХ).

Це залежність K від $\omega = 2\pi * f$ – рис. 5.3.

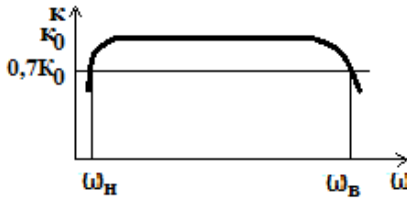


Рисунок 5.3 – АЧХ підсилювача

Тут K_0 – найбільше значення K ; $0,7 \cdot K_0$ – зниження підсилення за рахунок різних факторів; таке зниження практично не фіксується слуховим апаратом людини.

За АЧХ визначають смугу пропускання $\Delta\omega$

$$\Delta\omega = \omega_b - \omega_n, \tag{5.3}$$

робочий діапазон частот ω_n , ω_b , а також перекриття діапазону A , як

$$A = \frac{\omega_b}{\omega_n}. \tag{5.4}$$

Значення $A = 2$ відповідає октаві (октавна зміна частоти).

5.4 Основні режими (класи) роботи підсилювачів

5.4.1 Точка спокою підсилювача

Оскільки вихідний ланцюг підсилювача живиться сталою у часі напругою, то в ньому (ланцюзі) може протікати струм тільки однієї полярності. Для того, щоб забезпечити отримання посиленого сигналу (напруги) змінного струму необхідно задати його на фоні сталого сигналу зміщення, як це показано на рис. 5.4. При цьому для нормальної роботи підсилювача амплітуди $V_{m\text{ вих}}$ і $I_{m\text{ вих}}$ повинні бути $V_{m\text{ вих}} < V_{n\text{ вих}}$; $I_{m\text{ вих}} < I_{n\text{ вих}}$.

Нехай в якості ПЕ буде БТ. Тоді для забезпечення значення струму $I_{nk} = I_{n\text{ вих}}$ треба подати струм бази $I_{n\bar{o}} = I_{nk}/\beta$, причому $I_{n\bar{o}} > I_{m\bar{o}}$. Знаючи струм $I_{n\bar{o}}$ по вхідній ВАХ знаходимо $U_{n\bar{o}}$, причому $U_{n\bar{o}} > U_{m\bar{o}}$.

Режим роботи підсилювача за сталим струмом називається режимом спокою, а значення струмів $I_{n\bar{o}}$, I_{nk} і напруг $U_{n\bar{o}}$ і U_{nk} визначають положення точки спокою на вхідній і вихідній ВАХ. Для забезпечення точки спокою використовують спеціальні схеми зміщення (буде розглянуто далі).

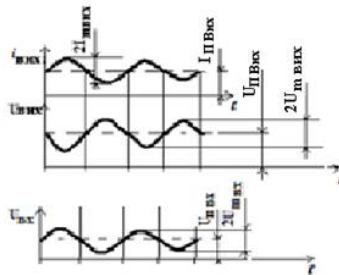


Рисунок 5.4 – Забезпечення точки спокою. Часові діаграми

Положення точки спокою на вхідній і вихідній ВАХ визначає клас роботи підсилювача. Використовують класи А, В, С.

5.4.2 Робота підсилювача в режимі класу А

При роботі підсилювача в режимі класу А точку спокою P - див. рис. 5.5 обирають посередині вихідної динамічної ВАХ і визначають значення $I_{нк}$ та $U_{нк}$. За вхідною ВАХ визначають $I_{нб}$, $U_{нб}$.

ККД в режимі класу А $\eta \approx 0.25 \dots 0.3$; це низьке значення, тому клас А використовують тільки в каскадах попереднього посилення.

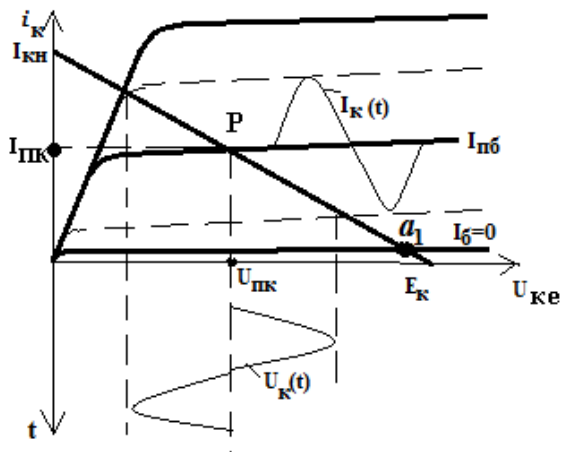


Рисунок 5.5 – Режим класу А

Відзначимо, що нижній межі активного режиму відповідає вихідна ВАХ при значенні струму бази $I_b = 0$ – це точка a_1 на рис.5.5.

5.4.3 Класи В і С. Кут відсічення

При роботі в режимі класу В точка спокою Р задається на кордоні активного режиму і режиму відсічення – точка a_1 на рис. 5.5. Цей режим характеризують кутом відсічення колекторного струму θ – див. рис. 5.6.

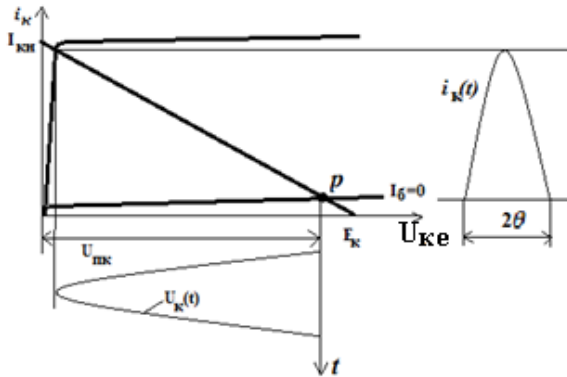


Рисунок 5.6 – Режим класу В

Особливості: дуже великі нелінійні спотворення, але $\eta = 0.6 \dots 0.7$, кут відсічення $\theta = \pi/2$.

При роботі підсилювача в режимі класу С точка спокою лежить на ділянці відсічення a_1 – рис. 5.5, кут відсічення $\theta < \pi/2$, нелінійні спотворення великі, але $\eta \approx 0.85$.

Класи В і С застосовують в підсилювачах потужності, причому підсилення додатної та від'ємної напівхвиль сигналу забезпечується найпростішими каскадами, які спільно представляють собою двотактний підсилювач (одна частина на БТ типу п-р-п, а друга – на БТ типу р-п-р – безтрансформаторна схема на комплементарній парі).

5.5 Ланцюги зміщення каскадів

Як зазначено раніше, щоб задати точку спокою каскаду, на його вхід необхідно подати певне значення сталої напруги, яке називається напругою зміщення, а ланцюги, які це забезпечують, називаються ланцюгами зміщення. Існує два способи забезпечення зміщення – фіксованим струмом або фіксованим напругою, причому для забезпечення зміщення зазвичай використовують одне джерело живлення – E_K .

5.5.1 Схема зміщення фіксованим струмом бази

Схему наведено на рис. 5.7. Опір резистору R_B задає значення базового струму.

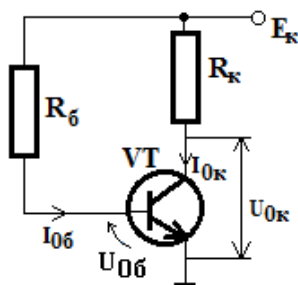


Рисунок 5.7 – Зміщення фіксованим I_b

На рисунку 5.8 наведено необхідні побудови на ВАХ БТ. Режим спокою забезпечується ЕРС E_K і опором резистору R_B :

$$R_B = \frac{E_K - U_{об}}{I_{об}}. \quad (5.5)$$

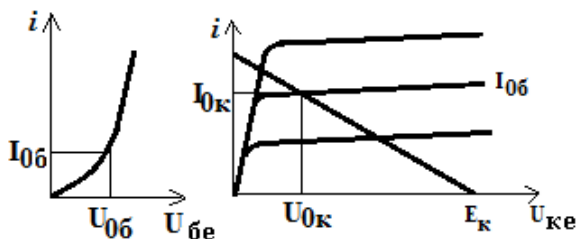


Рисунок 5.8 – До визначення опору резистора $R_б$

5.5.2 Схема зміщення фіксованою напругою на базі

Схему наведено на рис. 5.9.

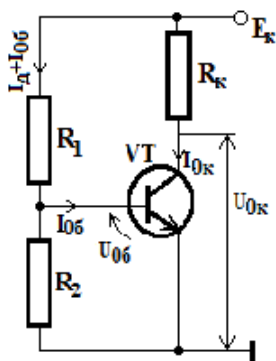


Рисунок 5.9 – Зміщення фіксованою напругою на базі

Цей спосіб реалізується резисторним дільником R_1 , R_2 . Зазвичай значення струму дільника задають

$$I_д = (2 \dots 5) \cdot I_0б. \quad (5.6)$$

Тоді опори резисторів R_1 , R_2 будуть

$$R_1 = \frac{E_K - U_{об}}{I_o + I_{об}}, \quad (5.7)$$

$$R_2 = \frac{U_{об}}{I_o}. \quad (5.8)$$

При побудові підсилювачів ця схема використовується практично завжди.

5.6 Температурна стабілізація підсилювачів

Положення точки спокою на вихідний ВАХ залежить від β ($I_{ок} = \beta \cdot I_{об}$). При підвищенні температури β збільшується, при зменшенні – зменшується. В результаті положення точки спокою змінюється при зміні температури – рис. 5.10 (або при заміні транзистора).

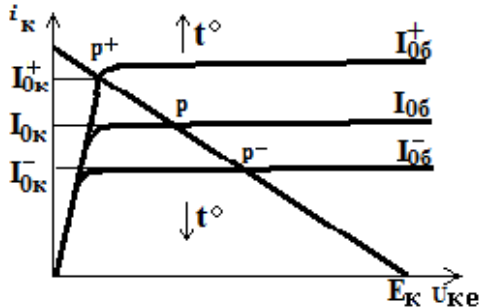


Рисунок 5.10 – Температурний дрейф точки спокою транзистора

Для забезпечення температурної стабілізації режиму спокою застосовують ланцюг температурної стабілізації, в якості якого найчастіше використовують резистор R_e в ланцюзі емітера – рис. 5.11.

У цій схемі напруга $U_d = const$, тому що задається дільником R_1, R_2 і від температури не залежить. $U_d = U_{ob} + I_{oe} \cdot R_e$, звідси

$$U_{ob} = U_d - I_{oe} \cdot R_e. \quad (5.9)$$

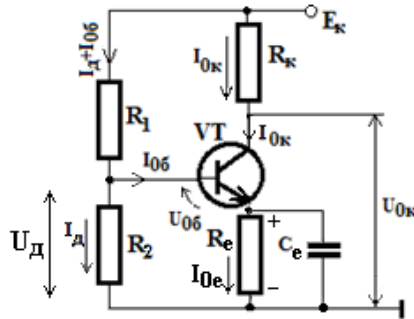


Рисунок 5.11 – Підсилювач з температурною стабілізацією

При $\uparrow t^\circ \rightarrow \uparrow \beta \rightarrow \uparrow I_{ok} = \beta \cdot I_{ob} \uparrow \rightarrow \uparrow I_{oe} = I_{ok} + I_{ob} \rightarrow \uparrow I_{oe} \cdot R_e$, тобто збільшується падіння напруги на резисторі R_e , а це, як виходить з (5.9) викликає зменшення U_{ob} , і по вхідній ВАХ маємо, що $I_{ob} \downarrow \rightarrow \downarrow I_{ok}$, тобто I_{ok} зменшиться до попереднього значення. Зрозуміло, що при $\downarrow t^\circ$ відбувається зворотний процес. Зазвичай задають $R_e = (0.1 \dots 0.2) \cdot R_k$.

На резисторі R_e буде виділятися і напруга $U_{e\sim}$ за рахунок змінної складової струму $I_{e\sim}$. Ця напруга ($U_{e\sim}$) буде «качати» точку спокою, або, іншими совами, буде здійснюватися ВЗЗ (буде розглянуто пізніше). Для усунення цього явища включають конденсатор з ємністю C_e , який «закорочує» $I_{e\sim}$ на «землю», якщо

$$X_{C_e} = \frac{1}{\omega_H \cdot C_e} \ll R_e, \quad (5.10)$$

де ω_H – нижня частота діапазону підсилювача.

5.7 Зворотні зв'язки (ЗЗ) в підсилювачах

5.7.1 Петля ЗЗ

Коли частина вихідного сигналу підсилювача ($U_{вих}$ або $I_{вих}$) подається на вхід, то кажуть, що утворюється ЗЗ. Ланцюги, за допомогою яких забезпечуються ЗЗ, називаються ланцюгами ЗЗ.

Ланцюги прямої передачі сигналу (з коефіцієнтом передачі K) та ланцюг ЗЗ (з коефіцієнтом передачі $\dot{\chi}$) утворюють петлю ЗЗ – рис. 5.12.

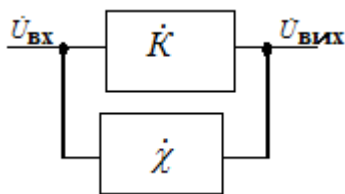


Рисунок 5.12 – Петля ЗЗ

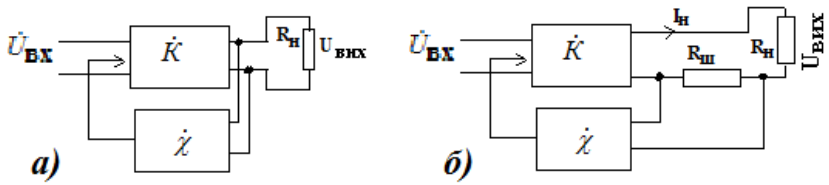
5.7.2 Різновиди ЗЗ

ЗЗ підрозділяються за способом вмикання ланцюга ЗЗ (чотириполюсника ЗЗ) до виходу та входу підсилювача.

За способом вмикання ланцюга ЗЗ до виходу розрізняють ЗЗ за напругою та за струмом – рис. 5.13. Тут $R_{ш}$ – датчик струму навантаження.

Використовують і змішані ЗЗ.

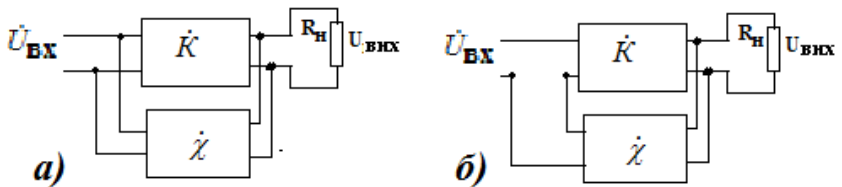
Залежно від способу подачі сигналу ЗЗ у вхідний ланцюг підсилювача розрізняють паралельний і послідовний ЗЗ. На рис. 5.14 зображено відповідні схеми для ЗЗ за напругою.



а) – за напругою; б) – за струмом

Рисунок 5.13 – Різновиди ЗЗ

Зазвичай ЗЗ вводять для стабілізації і покращення параметрів підсилювачів.



а) – паралельний ЗЗ; б) – послідовний ЗЗ

Рисунок 5.14 – Різновиди ЗЗ (за напругою)

5.7.3 Позначення величин в підсилювачах з ЗЗ

Розглянемо на прикладі підсилювача з ЗЗ за напругою. Нехай \dot{U}_{33} – напруга на виході ланцюга ЗЗ.

Основними показниками ланцюга ЗЗ є коефіцієнт передачі ланцюга ЗЗ.

$$\dot{\chi} = \frac{\dot{U}_{33}}{\dot{U}_{\text{вих}}} = |\dot{\chi}| \cdot e^{j\varphi_{\chi}} = \chi \cdot e^{j\varphi_{\chi}} . \quad (5.11)$$

Тут $\dot{U}_{вих}$ – комплексна напруга на виході підсилювача;

$\dot{U}_{зз}$ – комплексна напруга на виході ланцюга ЗЗ.

Тоді величина $|\dot{\chi}| = \chi$ визначає, яка частина $\dot{U}_{вих}$ надходить у вхідний ланцюг підсилювача, а φ_x – зміна фази вихідного сигналу ланцюгом ЗЗ.

Нехай \dot{U}_c – комплексна напруга на вході підсилювача;

$\dot{U}_{вх}$ – комплексна напруга на вході підсилювача зі ЗЗ.

Введемо такі позначення:

- коефіцієнт підсилення підсилювача без ЗЗ.

$$\dot{K} = \frac{\dot{U}_{вих}}{\dot{U}_c} = |\dot{K}| \cdot e^{j\varphi_K} = K \cdot e^{j\varphi_K}, \quad (5.12)$$

де K , φ_K – модуль і фаза коефіцієнту підсилення підсилювача без ЗЗ.

- коефіцієнт підсилення підсилювача, охопленого ЗЗ.

$$K_{зз} = \frac{\dot{U}_{вих}}{\dot{U}_{вх}}. \quad (5.13)$$

5.7.4 Параметри підсилювача з ЗЗ

Розглянемо на прикладі підсилювача з послідовним ЗЗ.

Тут: $\dot{U}_c = \dot{U}_{вих} + \dot{U}_{зз}$.

Тоді, з урахуванням (5.11), отримаємо

$$\dot{U}_c = \dot{U}_{вх} + \chi \cdot \dot{U}_{вих}. \quad (5.14)$$

За (5.12) знайдемо $\dot{U}_{вих}$:

$$\dot{U}_{вих} = \dot{K} \cdot \dot{U}_c. \quad (5.15)$$

Тоді, з урахуванням (5.14), отримаємо

$$\dot{U}_{вих} = \dot{K} \cdot (\dot{U}_{вх} + \chi \cdot \dot{U}_{вих}). \quad (5.16)$$

Розділимо обидві частини (5.16) на $\dot{U}_{вх}$ і отримаємо з урахуванням (5.13)

$$\frac{\dot{U}_{вих}}{\dot{U}_{вх}} = \dot{K}_{33} = \dot{K}(1 + \dot{\chi} \cdot \dot{K}_{33}),$$

$$\dot{K}_{33} = \dot{K} + \dot{K} \cdot \dot{\chi} \cdot \dot{K}_{33}.$$

Звідки

$$\dot{K}_{33} = \frac{\dot{K}}{1 - \dot{\chi} \cdot \dot{K}} \quad (5.17)$$

Цей вираз є основним для підсилювачів з ЗЗ.

Запишемо (5.17) в розгорнутому комплексному вигляді

$$\dot{K}_{33} = \frac{K \cdot e^{j\varphi_K}}{1 - \chi \cdot K \cdot e^{j(\varphi_K + \varphi_\chi)}}. \quad (5.18)$$

Цей вираз в подальшому і будемо аналізувати.

5.7.5 Від'ємний ЗЗ (ВЗЗ) в підсилювачах

Розглянемо співвідношення (5.18), коли

$$\phi_K + \phi_\chi = n \cdot \pi, (n = 1, 3, 5, \dots). \quad (5.19)$$

Тоді $e^{j\pi} = -1$, а при цьому $\varphi_K = 0$, отримаємо з (5.18)

$$K_{33} = \frac{K}{1 + \chi \cdot K}. \quad (5.20)$$

Визначення: Якщо сигнал ЗЗ зміщено за фазою відносно вхідного сигналу на кут π , то такий зв'язок називається від'ємним зворотним зв'язком (ВЗЗ).

Як видно з (5.20) K_{33} зменшується в $(1 + \chi K)$ раз по відношенню до коефіцієнту підсилення K підсилювача без ЗЗ. Незважаючи на це, ВЗЗ дуже часто використовується для збільшення стабільності роботи підсилювачів та покращення інших їх параметрів.

5.7.6 Параметри підсилювача з ВЗЗ

1. По-перше, введення ВЗЗ зменшує залежність K_{33} від змін величини K (наприклад, при зміні температури). Щоб в цьому впевнитись, виконаємо дифференціювання виразу (5.20) за аргументом K

$$\frac{dK_{33}}{dK} = \frac{(1 + \chi K) - \chi K}{(1 + \chi \cdot K)^2} = \frac{1}{(1 + \chi \cdot K)^2}. \quad (5.21)$$

Перегрупуємо цей вираз і поділимо ліву і праву його частину на K_{33} і, з урахуванням (5.20), отримаємо:

$$\frac{dK_{33}}{K_{33}} = \frac{dK}{(1 + \chi \cdot K)^2}. \quad (5.22)$$

Цей вираз свідчить про те, що відносні зміни K_{33} в $(1 + \chi K)^2$ менше, ніж зміни K .

2. Розглянемо випадок глибокого ВЗЗ, коли $\chi K \gg 1$, тоді з (5.20) отримаємо

$$K_{33} \approx \frac{1}{\chi}, \quad (5.23)$$

тобто $K_{зз}$ практично не залежить від значення K .

Приклад: $K = 10^3$, тоді при $\chi = 0.1$, $K_{зз} \approx 10$, а при $\chi = 0.95$ буде

$$K_{зз} = \frac{10^3}{1 + 0.95 \cdot 10^3} \approx 1.051 \approx \frac{1}{0.95}$$

3. Введення ВЗЗ зменшує як нелінійні, так і частотні спотворення.

4. Введення ВЗЗ збільшує вхідний опір

$$R_{вхзз} = R_{вх} \cdot (1 + \chi \cdot K) \quad (5.24)$$

5. Введення ВЗЗ зменшує вихідний опір

$$R_{вихзз} = \frac{R_{вих}}{1 + \chi \cdot K} \quad (5.25)$$

Таким чином, введення ВЗЗ покращує всі основні параметри підсилювачів. Цей схемотехнічний прийом дуже часто (практично завжди) застосовується в схемотехніці підсилювачів.

5.7.7 Додатний ЗЗ (ДЗЗ) в підсилювачах

Розглянемо випадок, коли $\varphi_k + \varphi_\chi = 0$, тобто сигнал ЗЗ збігається за фазою з вхідним сигналом. Такий зв'язок називається додатним ЗЗ (ДЗЗ).

Таким чином, в разі ДЗЗ буде $e^{i\theta} = 1$ і при $\varphi_\chi = 0$ з (5.18) отримаємо

$$K_{зз} = \frac{K}{1 - \chi \cdot K} \quad (5.26)$$

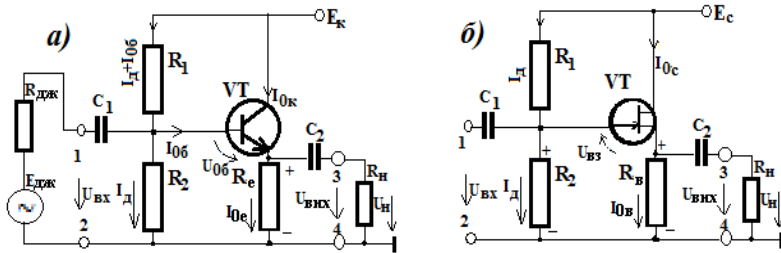
Таким чином, при ДЗЗ отримаємо, що $K_{зз} > K$, тобто ДЗЗ збільшує підсилення підсилювача. Можна показати, що при цьому істотно погіршуються інші його параметри. На практиці використовують граничний режим, коли

$$\chi \cdot K = 1; K_{зз} \rightarrow \infty. \quad (5.27)$$

Цей режим роботи підсилювача називається генераторним (підсилювач самозбуджується); він використовується при створенні генераторів різного виду (гармонійних, імпульсних і ін.).

5.7.8. Приклади підсилювачів з повним ВЗЗ – повторювачі напруги

На практиці використовуються дві схеми повторювачів напруги – емітерний та витоковий – рис. 5.15 (тут ПТ типу ПТКП з n-каналом). Роботу розглянемо по часовим діаграммам на прикладі ЕП – рис. 5.16. За своєю сутністю це каскад з ЗК.



а) – емітерний; б) – витоковий

Рисунок 5.15 – Повторювачі напруги

Звернемо увагу, що напруга $U_{вих}(t)$ є синфазною з $U_{вх}(t)$, але U_{R_e} прикладено до емітера (\oplus на емітері це \ominus на базі), тобто ЗЗ повний і від`ємний.

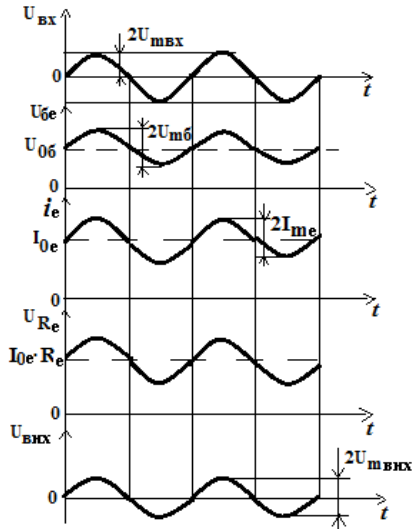


Рисунок 5.16 – Часові діаграми роботи ЕП

Параметри ЕП:

1. $K_I = \frac{I_{\text{нм}}}{I_{\text{бм}}} \gg 1$;
2. $K_u = \frac{U_{\text{вихт}}}{U_{\text{вхт}}} \approx 1$;
3. $R_{\text{вх}} = (\beta + 1) \cdot R_e$ – має велике значення;
4. $R_{\text{вих}}$ – має мале значення.

ЕП використовують, як узгоджувальну схему, коли джерело сигналу має велике значення $R_{\text{вих}}$, а навантаження (наприклад підсилювальний каскад з ЗЕ) має мале значення $R_{\text{вх}}$.

Витоківий повторювач – аналогічно. Розглянути самостійно (не забувати, що ПТ – це прилад, керований напругою і $I_3 \rightarrow 0$).

5.8 Підсилювачі сталого струму (ПСС)

У вимірювальній техніці, автоматиці, системах автоматичного керування і т.і. широко використовуються датчики. Вони служать перетворювачами неелектричних величин в електричні сигнали і найчастіше – в напругу сталого струму $U_{\text{дат}}$. Рівень напруги $U_{\text{дат}}$ найчастіше невеликий $\sim (1 \dots 10)$ мВ, а залежність від часу $U_{\text{дат}}(t)$ практично завжди $U_{\text{дат}}(t) \approx \text{const}(t)$, тобто це майже стала в часі напруга. Для підсилення таких сигналів і використовують ПСС.

5.8.1 Особливості ПСС. Дрейф нуля

АЧХ ПСС наведено на рис. 5.17. Особливість: нижня гранична частота $f_n = 0$, тобто є можливість підсилення сигналів сталого струму. Схематично це забезпечується відсутністю розділових конденсаторів (або трансформаторів) в ланцюгах зв'язку.

Таким чином, ПСС – це підсилювач з безпосередніми зв'язками.

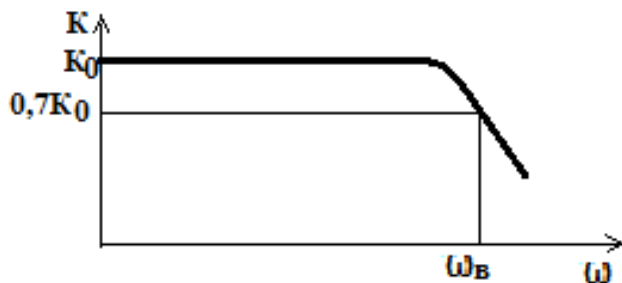


Рисунок 5.17 – АЧХ для ПСС

В таких підсилювачах вплив дестабілізуючих факторів (зміна $\beta(t^\circ)$, зміна E_k , заміна транзистора і т.і.) на зміну режиму спокою каскаду призводить до того, що навіть при відсутності сигналу на вході, на виході з'являється напруга, яка навантаженням буде сприйматися, як результат посилення деякого вхідного сигналу. Це явище називається дрейфом нуля ПСС.

Дрейф нуля зумовлено зміною $U_{вих}$ за деякий час в межах від $U_{дрmax}$ до $U_{дрmin}$ і оцінюється відносною величиною

$$d = \frac{U_{дрmax} - U_{дрmin}}{K_u}, \quad (5.28)$$

де K_u – коефіцієнт підсилення.

Для зменшення величини d в ПСС використовують елементи термостабілізації, жорстка стабілізація E_k і т.і., але частіше застосовують спеціальні балансні схеми, які використовують властивості електричних мостів.

5.8.2 Чотирьохплечий міст з паралельним балансом.

Принцип роботи балансного підсилювача

Схему цього мосту наведено на рис. 5.18а. У цій схемі при зміні ЕРС джерела $E_{дж}$ напруга $U_{12} = 0$ при виконанні умови балансу моста

$$\frac{R_1}{R_2} = \frac{R_3}{R_4}, \text{ або } R_1 \cdot R_4 = R_2 \cdot R_3. \quad (5.29)$$

Таким чином, при балансі $U_{вих}$ не залежить ні від змін $U_{вх}$, ні від пропорційної зміни параметрів елементів в плечах.

Балансні ПСС будують за двокаскадною схемою (транзистори VT1, VT2, рис.5.18 б), причому параметри елементів каскадів повинні бути однаковими, що на практиці важко виконати.

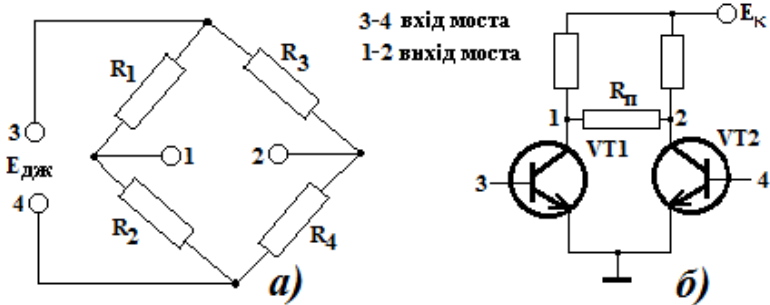


Рисунок 5.18 – До розгляду роботи мосту

Входом балансного ППС є точка з'єднання баз VT1 і VT2, а навантаження (вихід мосту) підключається між їх колекторами. Тоді, за умови симетрії схеми, $U_{вих} = 0$ при $U_{вх}=0$, а дрейф нуля в 20...30 разів менше, ніж у підсилювача з безпосередніми зв'язками.

5.8.3 Диференціальний ПСС (ДПСС)

ДПСС – балансний підсилювач, у якого в емітерний ланцюг ввімкнено джерело струму I_0 . В якості цього джерела можна використовувати БТ, якому задано фіксоване значення I_0 . Схему наведено на рис. 5.19. Цей підсилювач диференціальний, бо він підсилює різницю напруг між входами.

Такі підсилювачі зазвичай живляться від двополосного джерела живлення $-E_{K1}, +E_{K2}$ – рис.5.19.

Режим спокою забезпечується завданням такої величини струму I_0 , що при подачі на обидва виходи нульового потенціалу, потенціали обох виходів теж дорівнюють нулю. Цим забезпечується усунення впливу каскаду на джерело сигналу і навантаження, а також взаємного впливу між каскадами багатокаскадного підсилювача.

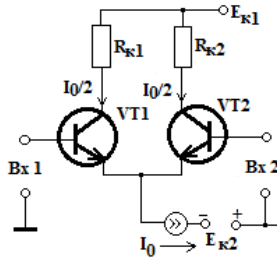


Рисунок 5.19 – Диференціальний ПСС

Навантаження може бути ввімкнено не тільки між обома виходами (симетричний вихід), але і між одним з виходів і «землею» - загальною точкою (несиметричний вихід). При цьому, якщо це, наприклад, вихід 2, то Вх.1 для нього буде неінвертувальним, а Вх.2 – інвертувальним.

Якщо на обидва виходи подати щодо нульової (загальною) точки однакові за знаком сигнали (сінфазний сигнал), то $U_{вих}=0$, тобто підсилювач підсилює тільки різницевий сигнал. ДПСС є основою операційних підсилювачів (ОП).

5.9 Операційні підсилювачі

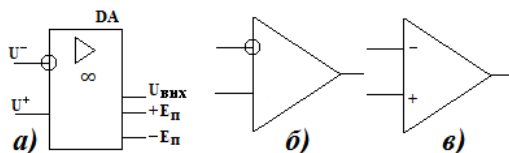
5.9.1 Загальні властивості ОП

ОП - це високоякісний ДПСС, який має великий K_u , два входи (так званий диференціальний вхід) і один вихід.

Спочатку ОП використовувалися для виконання різних математичних операцій (+, -, ×, /, d/dt , \int_0^t , \ln , antiln , ...) над аналоговими сигналами. Всі ці операції ОП виконують за допомогою ланцюгів ВЗЗ і ДЗЗ, до складу яких входять R , L , C , VD , VT і інші електронні елементи. Оскільки будь-яка операція повинна мати нормовану похибку, то до характеристик і параметрів ОП пред'являються певні вимоги. Ці вимоги зводяться до того, щоб ОП якомога ближче відповідав ідеальному джерелу напруги, керованого напругою з $K_u \rightarrow \infty$. А це означає:

- $R_{вх} \rightarrow \infty$ (тобто $I_{вх} \rightarrow 0$);
- $R_{вих} \rightarrow 0$ (тобто навантаження не повинно впливати на $U_{вих}$);
- $\omega_n = 0$, $\omega_v \rightarrow \infty$ (принаймні до десятків МГц);
- $K_u \rightarrow \infty$, а це значить, що при скінченному значенні $U_{вих}$, $U_{вх} \approx 0$.

При цьому відзначимо, що в якості лінійних підсилювачів з $K_u \sim 10^3 \dots 10^5$ реальні ОП не використовують, бо значення K_u вкрай нестабільне (інші параметри також). Для поліпшення параметрів вводять ланцюга ВЗЗ. Позначення умовні графічні для ОП наведено на рис.5.20. На схемах електричних принципів найчастіше під'єднання допоміжних ланцюгів і ланцюгів живлення ОП не показують.



а) – вітчизняна література; б), в) – зарубіжна

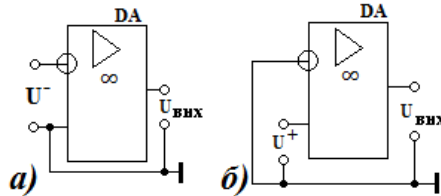
Рисунок 5.20 – Позначення умовні графічні для ОП

Вихідна напруга для ДП визначається за формулою:

$$U_{вих} = (U^+ - U^-) \cdot K_u = U_d \cdot K_u. \quad (5.30)$$

Різницеву напругу $U_d = U^+ - U^-$ називають диференціальним вхідним сигналом.

Якщо один з виходів ОП з'єднати з загальним затиском, то можна отримати або інвертувальний підсилювач – рис.5.21а, або неінвертувальний підсилювач – рис.5.21б.



а) – інвертувальний; б) – неінвертувальний

Рисунок 5.21 – Способи вмикання ОП

Для інвертувального підсилювача

$$U_{вих} = -U^- \cdot K_u, \quad (5.31)$$

а для неінвертувального

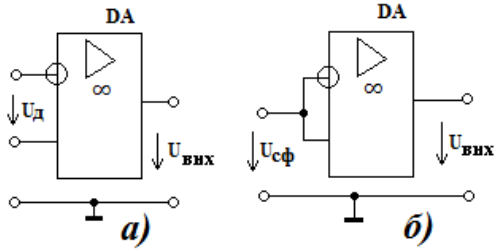
$$U_{вих} = U^+ \cdot K_u. \quad (5.32)$$

Якщо обидва входи ОП з'єднати разом, то в схемі буде тільки один вхід, а прикладений до нього сигнал називають синфазним, тобто

$$U_{сф} = U^+ = U^- \quad (5.33)$$

Відповідно до (5.30), для $U_{сф}$ вихідна напруга $U_{вих} = 0$, проте в реальному ОП при цьому значення $U_{вих} \neq 0$. Для того, щоб отримати $U_{вих} = 0$ необхідно подати на вхід напругу $U_{сф} = e_{зм}$. Величину $e_{зм}$ задають в довідниках по ОП.

Схеми подачі на входи ОП напруг U_d і $U_{сф}$ наведено на рис. 5.22.



а) – диференційний сигнал; б) – синфазний сигнал
Рисунок 5.22 – Схеми подачі вхідних сигналів

5.9.2 Типова схема вмикання ОП

Типову схему вмикання ОП наведено на рис. 5.23.
Живлення – двополосне джерело E_1 , E_2 , яке під'єднується між виводами 4, 7 і загальною точкою.

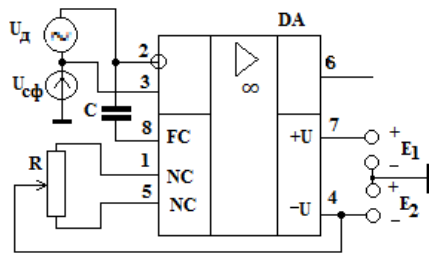


Рисунок 5.23 – Типова схема вмикання ОП типу 140УД7

U_d (диференціальна напруга) – виводи 2, 3. $U_{сф}$ – синфазний сигнал.

Значення $U_{вих} = 0$ при $U_{вх} = 0$ забезпечується резистором R, під'єднаним до входів балансування (корекція нуля – Naught Correction).

Конденсатор С забезпечує корекцію АЧХ (Frequency Correction).

5.9.3 Основні характеристики ОП

Найважливішими характеристиками ОП є його вихідні амплітудні (передавальні) характеристики $U_{вих}=f(U_{вх})$ в інвертувальному і неінвертувальному вмиканні. Їх наведено на рис. 5.24. Це передавальні характеристики (ПХ).

Звернути увагу, що за напругами $U_{вх}$ і $U_{вих}$ на рисунку застосовано різні масштаби (мВ і В). Знімають ПХ, подаючи сигнал на один з входів і з'єднуючи інший з нульовою точкою.

Кожна ПХ має горизонтальні і похилі ділянки. Горизонтальні ділянки відповідають режимам насичення ОП (відкритий чи закритий стан транзистора вихідного каскаду ОП). Його не можна асоціювати з режимом насичення БТ. Тут напруги $U^+_{вих}$ та $U^-_{вих}$ близькі до E_1 та E_2 .

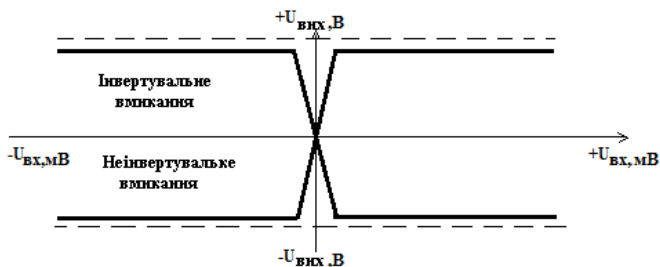


Рисунок 5.24 – Передавальні характеристики (ПХ) для ОП

Коефіцієнт підсилення визначається на похилих ділянках.

$$K_{иОП} = \frac{\Delta U_{вих}}{\Delta U_{вх}} . \quad (5.34)$$

АЧХ ОП подібна АЧХ для ПСС. За АЧХ визначається верхня частота, на якій

$$K_u(f_g) = \frac{K_{uon}}{\sqrt{2}} \quad (5.35)$$

і гранична частота f_{gp} , на якій $K_u(f_{gp}) = 1$.

Динамічні властивості ОП описують за допомогою параметра, який називають швидкістю вихідної напруги.

$$V_{вих} = \frac{dU_{вих}}{dt} = 2 \cdot \varphi_m \cdot \omega_{np}, \quad (5.36)$$

де $\omega_{np} = 2\pi \cdot f_{gp}$; φ_m – тепловий потенціал (при $T=300^\circ$, $\varphi_m = 25\text{мВ}$), f_{gp} , $V_{вих}$ – це паспортні параметри ОП.

Широке практичне застосування ОП в пристроях зумовлено використанням різних схем зовнішніх (по відношенню до ОП) ВЗЗ.

Питання для самоперевірки

1. Структурна схема підсилювача. Які різновиди підсилювачів і які їх особливості?
2. Параметри підсилювачів K_u , φ_u , K_i , φ_i , K_p , $R_{вх}$, $R_{вих}$, g .
3. Характеристики підсилювачів. (АХ, АЧХ, ФЧХ, $\Delta\omega$).
4. Як визначається точка спокою підсилювача?
5. Які особливості роботи підсилювача на БТ в режимі класу А?
6. Класи В і С. Кут відсічення. Як забезпечити цей режим?

7. Як працюють схеми зміщення фіксованим струмом і фіксованою напругою на базі БТ?
8. Навіщо потрібна температурна стабілізація підсилювачів і яка схема підсилювача на БТ з температурною стабілізацією? Як вибрати Re, Ce?
9. ЗЗ в підсилювачах. Петля ЗЗ. Які структурні схеми підсилювачів з ЗЗ за напругою та струмом? Що таке паралельний і послідовний ЗЗ?
10. Визначення для параметрів χ , K, $K_{зз}$ в підсилювачах з ЗЗ.
11. Як визначається коефіцієнт підсилення підсилювача з ЗЗ? ВЗЗ в підсилювачах. Які параметри підсилювача з ВЗЗ? ДЗЗ в підсилювачах. Що таке генераторний режим підсилювача ?
12. Як працюють емітерний і виточковий повторювачі?
13. ПСС. Що таке дрейф нуля в ПСС?
14. Чотириохплечий міст з паралельним балансом. Принцип балансного підсилення. Як працює диференційний ПСС?
15. Загальні властивості ОП. Позначення. Інвертувальне і неінвертувальне вмикання ОП. Як подаються диференційний і синфазний сигнали в ОП?
16. Який вигляд має типова схема вмикання ОП?
17. Якими основними характеристиками описують властивості ОП?

6 ПРИСТРОЇ АНАЛОГОВОЇ І ІМПУЛЬСНОЇ ЕЛЕКТРОНІКИ НА ОСНОВІ ОП

Висока якість параметрів сучасних ОП дозволяє без істотних помилок при розрахунку пристроїв з ОП приймати, що $K_{и\ on} \rightarrow \infty$, $R_{вхон} \rightarrow \infty$, $R_{вихон} \rightarrow 0$, тобто вважати ОП ідеальним.

На основі ОП з введенням різних схем ЗЗ можна побудувати найрізноманітніші підсилювачі, компаратори (пристрої порівняння), пристрої для реалізації арифметичних і алгебраїчних функцій, генератори сигналів різної форми в автоколивному режимі та режимі очікування, інтегратори, диференціатори і т. і. Розглянемо принципи роботи цих пристроїв.

6.1 Інвертувальний підсилювач (ІНП)

Схему ІНП наведено на рис. 6.1. Тут напруга $U_{вих}$ є протилежною за знаком відносно $U_{вх}$. Ланцюги живлення і корекції не наведено.

Тут за допомогою резистору $R_{ЗЗ}$ створена паралельний ВЗЗ, тобто частина $U_{вих}$ подається на інвертувальний вхід ОП.

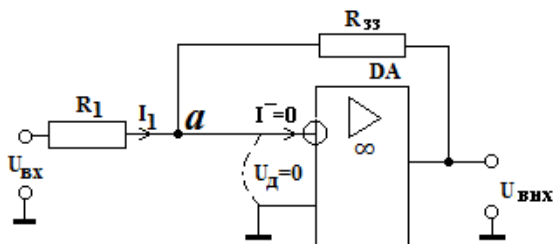


Рисунок 6.1 – Інвертувальний підсилювач на ОП

Для ОП маємо $U_{вих\ on} = K_{u\ on} \cdot U_{вх\ on} = K_{u\ on} \cdot U_{\delta}$, тоді $U_{\delta} = \frac{U_{вих\ on}}{K_{u\ on}}$ і, якщо $K_{u\ on} \rightarrow \infty$, то $U_{\delta} \rightarrow 0$, тобто $U_{\delta} = 0$.

Реально $U_{вх\ on} = U_{\delta}$ нулю не дорівнює. Але це настільки мала величина, що нею можна знехтувати. Приклад: ОП типу К140УД24 має $K_{u\ on} = 10^6$. Тоді при $U_{вих\ on} = 10$ В (близько до $U_{вих\ m}$) отримаємо $U_{вх\ ОП} = U_{\delta} = \frac{10}{10^6} = 10^{-5}$ В = 10 мкВ. Якщо $U_{\delta}=0$ (віртуальний нуль), то точку *a* на рис.6.1 можна з'єднати з нульовою точкою, як показано на рис.6.1 пунктиром. У цьому випадку джерелом вхідного сигналу схема ІНП сприймається, як така, що має вхідний опір R_1 , тобто $R_{вх\ iнп} = R_1$ або $R_{вх\ зз} = R_1$. Тут $R_{вх\ зз}$ – вхідний опір схеми з ЗЗ.

За першим законом Кірхгофа, для вузла *a* на рис.6.1 маємо

$$I_1 = I_{зз} + I^- = I_{зз}, \text{ бо } I^- = 0 \text{ (} R_{вх}^- \rightarrow \infty \text{)}. \text{ Але } I_1 = \frac{U_{вх}}{R_1}, I_{зз} = \frac{-U_{вх}}{R_{зз}}$$

і тоді

$$\frac{U_{вх}}{R_1} = \frac{-U_{вх}}{R_{зз}}. \quad (6.1)$$

Введемо коефіцієнт підсилення ІНП як $K_{u\ зз} = \frac{U_{вх}}{U_{вх}}$ і тоді з

(6.1) отримаємо

$$K_{u\ зз} = -\frac{R_{зз}}{R_1} \quad (6.2)$$

Висновок: $K_{u\ зз}$ визначається тільки співвідношенням опорів дільника $R_{зз}$, R_1 , $R_{вх\ зз} = R_1$.

6.1.1 Масштабувальний підсилювач. Інвертор полярності

Якщо $R_{33} > R_1$, то в схемі рис.6.1 $U_{вих} = -\frac{R_{33}}{R_1} \cdot U_{вх} = K_{u33} \cdot U_{вх}$,

тобто маємо інвертувальний підсилювач з масштабним коефіцієнтом $K_{u33} = -\frac{R_{33}}{R_1}$.

Якщо $R_{33} = R_1$, $K_{u33} = -1$, тобто схема набуває властивостей інвертора полярності вхідної напруги з $R_{ех33} = R_1$.

6.2 Неінвертувальний підсилювач (НІП)

Схему наведено на рис.6.2.

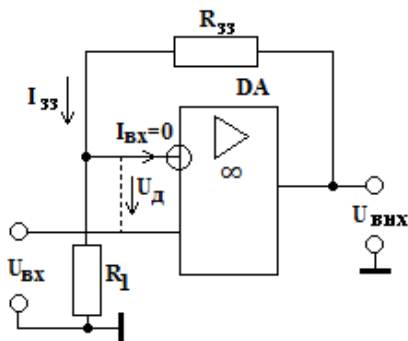


Рисунок 6.2 – Неінвертувальний підсилювач на ОП

Тут введено послідовний ВЗЗ за напругою (на інвертувальний вхід), а вхідну напругу подано на неінвертувальний вхід, $U^+ = U_{вх}$, а $I_{вх} = 0$, тому що $R_{ехоп} \rightarrow \infty$.

Оскільки диференційна напруга $U_д = 0$ (як і в ІНП можна ввести віртуальну перемичку, яку на рис. 6.2 наведено

пунктиром), то $U_{R_1} = U_{\text{вх}}$, а $\frac{U_{\text{вх}}}{R_1} = I_{33}$ але, з іншої сторони, I_{33} буде $I_{33} = \frac{U_{\text{вих}}}{R_{33} + R_1}$, тоді $\frac{U_{\text{вх}}}{R_1} = \frac{U_{\text{вих}}}{R_{33} + R_1}$. Звідси буде $U_{\text{вих}} = U_{\text{вх}} \cdot \left(1 + \frac{R_{33}}{R_1}\right)$. Тоді

$$K_{u33} = \frac{U_{\text{вих}}}{U_{\text{вх}}} = 1 + \frac{R_{33}}{R_1}; \quad R_{\text{вх}} \rightarrow 0. \quad (6.3)$$

6.2.1 Неінвертувальний повторювач напруги

Якщо в схемі НП (рис.6.2) взяти $R_{33} = 0$ і видалити R_1 , тобто $R_1 \rightarrow \infty$, то отримаємо неінвертувальний повторювач напруги (НПН) з $R_{\text{вх}} \rightarrow \infty$, $R_{\text{вих}} \rightarrow 0$.

НПН (рис 6.3) використовують для розв'язки каскадів, тобто для підсилення сигналів від джерел з високим вихідним опором (джерел струму).

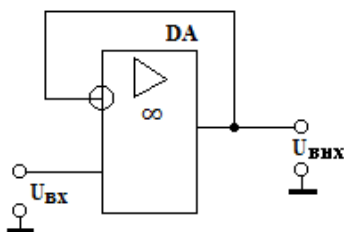


Рис 6.3 – Неінвертувальний повторювач напруги на ОП

6.3 Перетворювач струму в напругу

Схему наведено на рис 6.4. Це варіант схеми ІНП (рис. 6.1) при $R_l = 0$. При цьому $U_d = 0$, точку a можна з'єднати з нульовою точкою (пунктир) і тоді:

$$\left. \begin{aligned} I_{\text{вх}} = I_{\text{зз}} = -\frac{U_{\text{вих}}}{R_{\text{зз}}}, \text{ звідки} & \quad U_{\text{вих}} = -I_{\text{вх}} \cdot R_{\text{зз}}, \\ R_{\text{вхзз}} \rightarrow 0, R_{\text{вихзз}} \rightarrow 0 & \end{aligned} \right\} \quad (6.4)$$

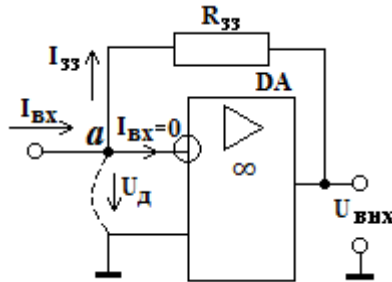


Рисунок 6.4 – Перетворювач струму в напругу

Малі значення $R_{\text{вхзз}}$ та $R_{\text{вихзз}}$ цієї схеми є істотною її перевагою при використанні в якості перетворювача струму джерела вхідного сигналу в напругу.

6.4 Інвертувальний суматор

Схему наведено на рис 6.5. Відрізняється від схеми ІНП тільки кількістю паралельних гілок на вході.

Нехай опори всіх резисторів ($R_1 \dots R_n, R_{\text{зз}}$) однакові $R_1 = R_2 = \dots = R_n = R_{\text{зз}} \ll R_{\text{вхон}}$, а $U_{\text{д}} = 0$ (як і в схемі ІНП).

Тоді при $I_{\text{вхон}} = 0$ маємо $I_{\text{зз}} = I_1 + I_2 + \dots + I_n$ або

$$U_{\text{вих}} = -(U_1 + U_2 + \dots + U_n) = -\sum_{i=1}^n U_i \quad (6.5)$$

Особливість: за тією причиною, що точка a (рис. 6.5) має нульовий потенціал ($U_{\text{д}} = 0$ – «віртуальний нуль») то усувається взаємний вплив джерел вхідних напруг.

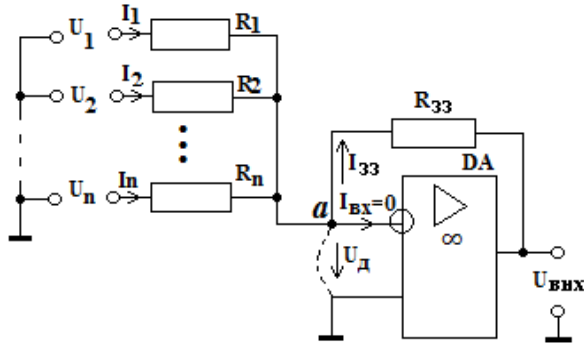


Рисунок 6.5 – Інвертувальний суматор

У співвідношенні (6.5) всі складові рівномірні (мають однакову вагу в сумі). Зміною опорів резисторів у входніх ланцюгах можна організувати підсумовування з вагою, тобто

$$U_{вих} = -\left(\frac{R_{33}}{R_1} \cdot U_1 + \frac{R_{33}}{R_2} \cdot U_2 + \dots + \frac{R_{33}}{R_n} \cdot U_n\right) = -\sum_{i=1}^n W_i \cdot U_i \quad (6.6)$$

де $W_i = \frac{R_{33}}{R_i}$ – вагові коефіцієнти, $i = 1 \dots n$

Природно, що при цьому властивість розв'язки входів зберігається.

6.5 Інтегрувальний підсилювач (інтегратор)

Схему інтегратора наведено на рис. 6.6. Вона відрізняється від ІНП тим, що замість R_{33} ввімкнута конденсатор C . За тією причиною, що $R_{вх\ on} \rightarrow \infty$ і $U_d = 0$, то

$$I_R = I_C, \text{ а } I_R = \frac{U_{ex}}{R}, U_C = U_{eux}, I_C = -C \cdot \frac{dU_C}{dt} = -C \cdot \frac{dU_{eux}}{dt} \text{ і тоді}$$

$$\frac{U_{ex}}{R} = -C \cdot \frac{dU_{eux}}{dt}, \text{ звідки } \frac{dU_{eux}}{dt} = -\frac{U_{ex}}{RC}, \text{ при цьому}$$

$$U_{eux} = -\frac{1}{RC} \int_0^t U_{ex} dt + U_{eux0}.$$

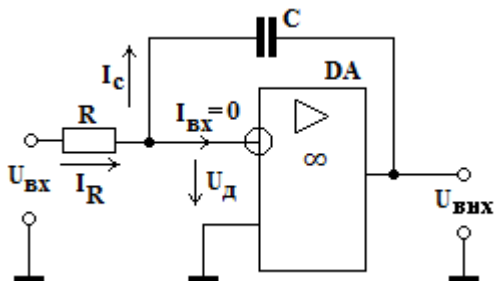


Рисунок 6.6 – Інтегратор на ОП

Прийнявши, що $U_{C0} = U_{eux0} = 0$, отримаємо

$$U_{eux0} = -\frac{1}{RC} \int_0^t U_{ex} dt \quad (6.7)$$

Тут $RC = \tau$ – стала часу RC - ланцюга. Часові діаграми наведено на рис 6.7. Якщо на вході прямокутний імпульс тривалістю t_i , то струм заряду ємності C має сталі у часі значення $\frac{U_{ex}}{R}$ і тоді C заряджається рівномірно – це лінійно змінна напруга.

$$U_{eux}(t) = -\frac{1}{RC} \cdot U_{ex} \cdot t$$

Особливість: стала часу $\tau = RC$ повинна бути $\tau \geq t_i$, інакше ОП увійде в режим насичення при $t < t_i$. Цю ситуацію наведено на рис 6.7 пунктиром.

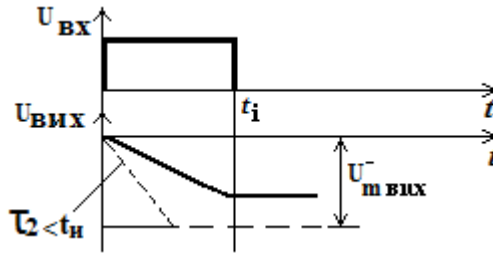
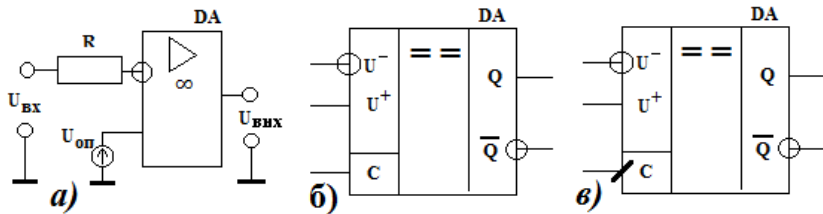


Рисунок 6.7 – Діаграми роботи інтегратора

6.6 Компаратори напруги

Компаратори (схеми порівняння) – це електронні пристрої для порівняння напруг. Схему найпростішого компаратора на ОП наведено на рис 6.8.



а) схема на ОП, яка керується: б) імпульсом, в) фронтом

Рисунок 6.8 – Компаратори

Він виконує порівняння вхідного сигналу $U_{вх}(t)$ з опорною напругою $U_{он}$. Сигнал на виході змінює свою полярність, коли $U_{вх}(t_0) = U_{он}$ – рис 6.9.

Компаратори зазвичай виконують керованими (з можливістю стробування) або імпульсом – рис. 6.8б (потенційне стробування), або фронтом – рис. 3.8в (динамічне стробування).

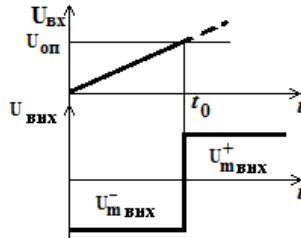


Рисунок 6.9 – Часові діаграми роботи компаратора

6.7 Генератори прямокутних імпульсів на ОП. Мультивібратори (МВ)

6.7.1 Загальні відомості

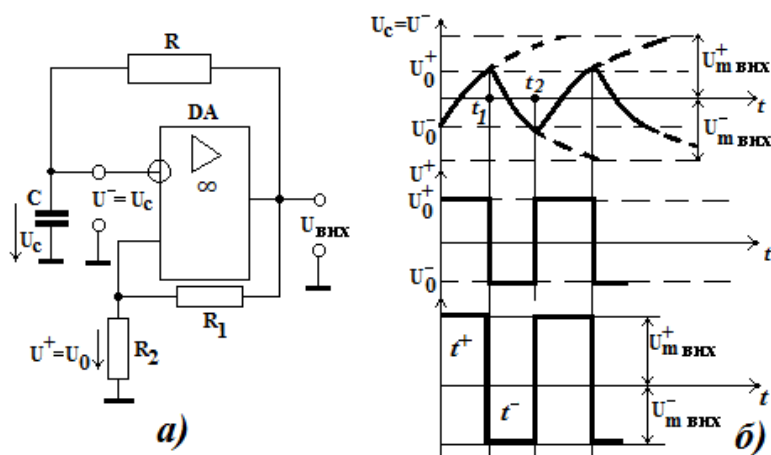
Multum – багато, vibro – коливати. Мультивібратор – це релаксаційний генератор прямокутних імпульсів. Будують МВ найчастіше або на ОП, або на логічних елементах з використанням ДЗЗ. Електронні елементи в МВ працюють в ключових режимах.

МВ можуть працювати в трьох режимах – автоколивному, очікувальному і в режимі синхронізації.

6.7.2 Автоколивний МВ на ОП

Схему наведено на рис. 6.10 а, часові діаграми – на рис. 6.10 б. Автоколивний режим забезпечується ДЗЗ – діляник R_1

і R_2 . Часові характеристики схеми визначаються інтегральним ланцюгом (ІЛ), який ввімкнено в ланцюг ДЗЗ. ОП тут фактично працює в якості компаратора, порівнюючи $U^- = U_c(t)$ з $U^+ = U_0$. Значення напруги U_0 визначається дільником R_1, R_2 , тобто це частина напруги $U_{вих}$. Для модулів це $|U_0| = |U_{вих}| \cdot \frac{R_2}{R_1 + R_2}$



а) схема, б) діаграми

Рисунок 6.10 – Автоколивний МВ на ОП

Розглянемо роботу схеми: при вмиканні живлення конденсатор C починає заряджатися, $U_c = U^-$ збільшується, а $U^+ = U_0^+$. В момент $t = t_1$ напруги $U_c(t_1) = U_0^+$, ОП переходить в підсилювальний режим, $U_{вих}$ змінює знак, відповідно і U_0 змінює знак і конденсатор починає розряджатися. Цей процес відбувається до моменту $t = t_2$, коли $U_c(t_2) = U_0^-$ і т.д. На

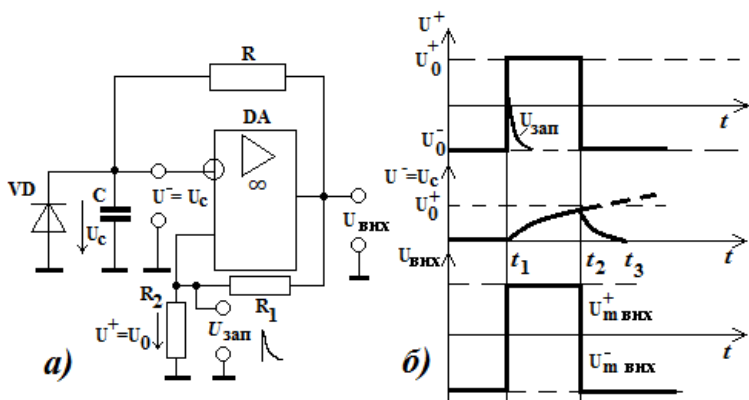
виході формується прямокутна напруга типу меандр, коли $t^+ = t^-$, а період

$$T = t^+ + t^- = 2RC \ln\left(1 + 2\frac{R_2}{R_1}\right) \quad (6.8)$$

Питання: як змінити співвідношення t^+ та t^- ? Відповісти самостійно.

6.7.3 Очікувальний режим мультивібратора на ОП

Очікувальні МВ ще називають одновібраторами (ОВ). ОВ можна отримати, якщо в схемі МВ зашунтувати конденсатор діодом – рис. 6.11а. Це виключає можливість



а) схема, б) діаграми
Рисунок 6.11 – ОВ на ОП

заряду конденсатора до U_0^- і забезпечує один стійкий стан (t на рис. 6.10 б). У початковому стані конденсатор С

розряджено (бо діод VD відкрито), $U_{вих} = U_{вихт}^-$ і струм ВЗЗ протікає через R і VD. $U^+ = U_0^+ = -U_{вихт}^- \cdot \frac{R_2}{R_1 + R_2}$.

При подачі $U_{зан} > |U_0^-|$ (момент t_1) ОП змінює стан і $U_{вих} = U_{вихт}^+$, VD закривається і C починає заряджатися, тобто U_c збільшується; в момент t_2 , коли $U_c(t_2) = U_0^+$, схема міняє стан (перекидається). Конденсатор починає розряджатися (до моменту t_3).

Природно, період слідування імпульсів запуску T_3 повинен бути $T_3 > t_3 - t_1$.

6.8 Підвищення потужності вихідного сигналу ОП

Масові серії ОП мають малопотужний вихід з $I_{вих}$ до 10мА. Для підвищення потужності використовують зовнішній підсилювач – рис. 6.12.

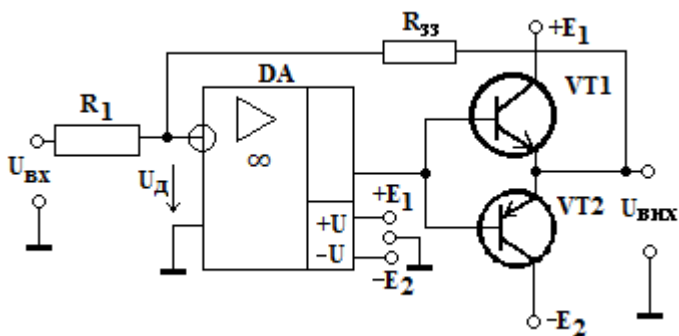


Рисунок 6.12 – Під'єднання ПП до ОП

Тут для посилення потужності використано найпростіший двотактний підсилювач на комплементарній парі транзисторів

VT1, VT2. Цей каскад працює в режимі класу В, для якого характерні великі нелінійні спотворення. Позбавляються від них застосуванням ВЗЗ з під'єднанням $R_{зз}$ не до виходу ОП, а до виходу ПП. Тепер ОП, забезпечуючи рівність $U_d = 0$, створює $U_{вих}$ ОП, яке компенсує падіння напруги на переходах БЕ у VT1, VT2. Таким чином отримуємо режим класу АВ без введення додаткових елементів.

Питання для самоперевірки

1. Як побудувати схему інвертувального підсилювача на ОП?
2. Масштабувальний підсилювач. Як побудувати інвертор полярності?
3. Як побудувати схему неінвертувального підсилювача на ОП?
4. Навіщо застосовують і як влаштовано неінвертувальний повторювач напруги на ОП?
5. Навіщо застосовують та як влаштовано перетворювач струму в напругу на ОП?
6. Як побудувати схему інвертувального суматора на ОП?
7. У чому особливості інтегрувального підсилювача (інтегратора) на ОП?
8. Для чого потрібні і як побудувати схему компаратора напруги на ОП?
9. Як побудовано автоколивний МВ на ОП?
10. Як перевести автоколивний МВ на ОП в очікувальний режим?
11. Як підвищити потужність вихідного сигналу в ОП?

7 ЕЛЕМЕНТИ АЛГЕБРИ ЛОГІКИ

7.1 Логічна змінна. Логічні функції

Логічна змінна x може приймати два значення: $x=TRUE$, позначається $x = 1$ та $x = FALSE$, позначається $x = 0$. Логічною функцією (ЛФ) називається функція виду $y=f(x_1, x_2, x_3, \dots, x_n)$, яка, як і її аргументи, може приймати тільки два логічні значення – $y=TRUE$, позначається $y=1$, та $y=FALSE$, позначається $y = 0$.

У зв'язку з цим найзручнішим математичним апаратом для аналізу та синтезу цифрових схем є алгебра логіки (булева алгебра). Цей математичний апарат було розроблено математиком Джорджем Булем. Відповідно до цього застосовується двійкова система числення. Треба розуміти, що тут цифри 1 та 0 треба сприймати лише як позначення логічного стану, а не в їх звичайному «арифметичному» значенні.

В алгебрі логіки широко застосовують чотири основні логічні функції:

- 1) Операція інверсії (НІ, функція заперечення) $y = \bar{x}$;
- 2) Операція диз'юнкції $y = x_1 \vee x_2$, $Y = x_1 + x_2$ (логічне додавання, АБО, функція f_7 в табл.7.1);
- 3) Операція кон'юнкції $y = x_1 \wedge x_2$, $Y = x_1 \cdot x_2$ (логічне множення, І, функція f_1 в табл.7.1);
- 4) Операція «виключне АБО» $y = \bar{x}_1 \wedge x_2 \vee x_1 \wedge \bar{x}_2$ (нерівнозначність, сума за модулем 2, нееквівалентність, виключне АБО, функція f_6 в табл.7.1).

Знаходять найширше застосування ще дві логічні функції:

- 1) Операція стрілка Пірса (або функція Вебба, функція f_8 в табл.7.1), АБО-НІ, $y = \overline{x_1 \vee x_2}$, $y = x_1 \downarrow x_2$;
 2) Операція штрих Шеффера (функція f_{14} в табл.7.1), І-НІ, $y = \overline{x_1 \wedge x_2}$, $y = x_1 | x_2$.

7.2 Аксиоми та закони булевої алгебри

Перерахуємо основні аксиоми та закони булевої алгебри, які дозволяють робити різні тотожні перетворення логічних виразів:

аксиоми

- | | | |
|--------------------------------|----------------------------------|-------------------------------------|
| 1. $x \vee 0 = x$, | 5. $x \wedge 0 = 0$, | 9. $\overline{0} = 1$, |
| 2. $x \vee 1 = 1$, | 6. $x \wedge 1 = x$, | 10. $\overline{1} = 0$, |
| 3. $x \vee x = x$, | 7. $x \wedge x = x$, | 11. $\overline{\overline{x}} = x$; |
| 4. $x \vee \overline{x} = 1$, | 8. $x \wedge \overline{x} = 0$, | (7.1) |

закони

- 1) комутативності (переміщення) для диз'юнкцій та кон'юнкцій

$$x_1 \vee x_2 = x_2 \vee x_1, \quad x_1 \wedge x_2 = x_2 \wedge x_1; \quad (7.2)$$

- 2) асоціативності (сполучення) для диз'юнкцій та кон'юнкцій

$$x_1 \vee x_2 \vee x_3 = (x_1 \vee x_2) \vee x_3 = x_1 \vee (x_2 \vee x_3),$$

$$x_1 \wedge x_2 \wedge x_3 = (x_1 \wedge x_2) \wedge x_3 = x_1 \wedge (x_2 \wedge x_3); \quad (7.3)$$

- 3) дистрибутивності (розподілу)

$$x_1 \wedge (x_2 \vee x_3) = x_1 \wedge x_2 \vee x_1 \wedge x_3,$$

$$x_1 \vee x_2 \wedge x_3 = (x_1 \vee x_2) \wedge (x_1 \vee x_3); \quad (7.4)$$

- 4) поглинання (x_1 поглинає x_2)

$$x_1 \vee x_1 \wedge x_2 = x_1, x_1 \wedge (x_1 \vee x_2) = x_1; \quad (7.5)$$

5) склеювання (по x_1)

$$(x_1 \vee x_2) \wedge (x_1 \vee \bar{x}_2) = x_1, x_1 \wedge x_2 \vee x_1 \wedge \bar{x}_2 = x_1. \quad (7.6)$$

В булевій алгебрі діє принцип дуальності (двоїстості), згідно з яким дві функції рівносильні одна одній, якщо при всіх можливих наборах змінних вони набувають одного і того значення. Цей принцип є основою правил де-Моргана:

$$\overline{x_1 \vee x_2} = \bar{x}_1 \wedge \bar{x}_2; \overline{x_1 \wedge x_2} = \bar{x}_1 \vee \bar{x}_2. \quad (7.7)$$

Правила де-Моргана справедливі для будь-якої кількості аргументів.

7.3 Представлення логічних функцій. Логічні елементи. Базиси

Алгебра логіки – це алгебра станів, а не алгебра чисел і їй властиві на відміну від «звичайної» алгебри логічні дії над логічними станами. Для будь-якої логічної функції від n змінних існує число $N=2^n$ різних наборів аргументів, і якщо на цих наборах функцію визначено, то кількість логічних функцій від n змінних визначається як $M=2^N=2^{2^n}$.

Логічну функцію задають таблицею істинності, де для кожного набору аргументів задають відповідні їм логічні значення логічної функції. Приклад – таблиця 7.1, де задано всі 16 можливих станів логічних функцій від 2-х аргументів x_1, x_2 .






Практична реалізація логічних функцій виконується логічними схемами (логічними елементами, ЛЕ). У табл. 7.2 наведено позначення логічних операцій, таблиці істинності,

Таблиця 7.1 – Логічні функції від 2-х аргументів

Аргументи		Ф У Н К Ц І Ї														
x_1	x_2	f	f	f	f	f	f	f	f	f	f	f	f	f	f	f
1	2	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14
0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1
0	1	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1
1	0	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1
1	1	0	1	0	1	0	1	0	1	0	1	0	0	0	1	0

умовні позначення на схемах, шифри ЛЕ та назви перерахованих основних логічних функцій.

Таблиця 7.2 – Основні логічні функції

Логічна змінна		Логічне значення функції, y				
x_1	x_2	АБО	АБО-НІ	І	І-НІ	Виключне АБО
0	0	0	1	0	1	0
0	1	1	0	0	1	1
1	0	1	0	0	1	1
1	1	1	0	1	0	0
Функція	$y = x_1 \vee x_2$	$y = \overline{x_1} \vee \overline{x_2}$	$y = x_1 \wedge x_2$	$y = \overline{x_1} \wedge \overline{x_2}$	$\overline{x_1} \wedge x_2 \vee x_1 \wedge \overline{x_2}$	
Позначення ЛЕ						
Назва функції	Дис'юнкція	Стрілка Пірса	Кон'юнкція	Функція Шеффера	Виключне АБО	
Шифр ЛЕ	ЛЛ	ЛЕ	ЛН	ЛБ	ЛШ	

Промисловістю випускається логічні елементи з числом входів від 2 до 8 (4 по 2 І - НІ, 3 по 3І - НІ, 2 по 4І – НІ, 8І-НІ),

а також універсальні І - АБО - НІ (шифр логічного елементу ЛР) – приклад на рис.7.1.

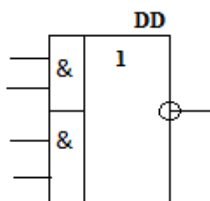


Рисунок 7.1 – Позначення умовне графічне ЛЕ 2x2І-АБО-НІ

Логічні функції одного або двох аргументів називають елементарними логічними функціями, тому що логічні вирази цих функцій вміщують не більше однієї логічної операції. Для складних функцій при кількості змінних $n > 2$ також можна скласти таблицю істинності, але при великих n таблиця стає дуже громіздкою та незручною для використання.

7.3.1 Мінімальні бази логічних функцій

Окрім табличного, можливий і аналітичний спосіб запису логічної функції. Цей спосіб передбачає запис функції у вигляді логічного виразу, який показує, які та в якій послідовності повинні виконуватися логічні операції над аргументами функції.

Для складних логічних виразів встановлено пріорітетний порядок виконання основних логічних операцій:

1. інверсії,
2. кон'юнкції,
3. диз'юнкції.

Приклад: логічний вираз $x_1 \vee x_2 \wedge \bar{x}_3 \vee \bar{x}_4 \wedge x_2$ передбачає, що при його обчисленні спочатку виконуються операції інверсії \bar{x}_3, \bar{x}_4 , потім операції кон'юнкції $x_2 \wedge \bar{x}_3$ та $\bar{x}_4 \wedge x_2$ і в останню чергу – операції диз'юнкції. Якщо треба порушити це правило пріоритету, то застосовують дужки (у тому числі і вкладені і квадратні і фігурні).

Маючи логічні елементи, які виконують логічні функції $f_0 \dots f_{15}$ із табл.7.1, можна виконати будь-яку складну логічну функцію. Таку систему функцій називають повною системою або базисом. Послідовно вилучаючи з базису деякі функції, можна отримати так званий мінімальний базис. Під мінімальним базисом розуміють такий набір функцій, вилучення з якого будь-якої функції перетворює повну систему функцій в неповну.

Найпростішим (елементарним) базисом, який є основою булевої алгебри, є набір із трьох логічних функцій: функція І, функція АБО, функція НІ. За допомогою цього набору можна виразити будь-яку з елементарних функцій $f_0 \dots f_{15}$. Отже цей набір (І, АБО, НІ) є базисом, але він не є мінімальним, оскільки є надлишковим. З цього набору можна вилучити функцію І, чи функцію АБО і набір функцій, який залишиться, буде задовольняти властивостям базису.

Існують інші базиси, в яких за допомогою обраного набору логічних функцій можна виразити функції І та НІ (чи функції АБО та НІ).

1. Базис утворює функція І-НІ. Дійсно, операції І та НІ наступним чином можна виразити через операцію І-НІ:

$$\bar{x} = \overline{x \wedge x} = x | x, x_1 \wedge x_2 = \overline{\overline{x_1 \wedge x_2}} = \overline{x_1 | x_2} = (x_1 \wedge x_2) | (x_1 \wedge x_2)$$

Таким чином, для побудови логічного пристрою будь-якої складності достатньо мати елементи, які реалізують логічну функцію І-НІ.

2. Базис утворює функція АБО-НІ. Покажемо, що операції НІ та АБО виражаються через операцію АБО-НІ:

$$\bar{x} = \overline{x \vee x} = x \downarrow x ,$$

$$x_1 \vee x_2 = \overline{\overline{x_1} \wedge \overline{x_2}} = \overline{x_1 \downarrow x_2} = (x_1 \downarrow x_2) \downarrow (x_1 \downarrow x_2) .$$

Вирішення задач

Задача 7.1. Довести справедливості закону дистрибутивності для диз'юнкцій, тобто $x_1 \vee x_2 \wedge x_3 = (x_1 \vee x_2) \wedge (x_1 \vee x_3)$.

Вирішення.

1. Застосовуючи аксіоми (7.1), отримуємо

$$\begin{aligned} x_1 \vee x_2 \wedge x_3 &= (x_1 \wedge 1 \vee x_2 \wedge x_3) = x_1 \wedge (1 \vee x_2 \vee x_3) \vee x_2 \wedge x_3 = \\ &= x_1 \wedge x_1 \vee x_1 \wedge x_2 \vee x_1 \wedge x_3 \vee x_2 \wedge x_3 = \\ &= x_1 \wedge (x_1 \vee x_2) \vee x_3 \wedge (x_1 \vee x_2) = (x_1 \vee x_2) \wedge (x_1 \vee x_3) . \end{aligned}$$

2. Застосовуючи закон поглинання (7.5), отримуємо

$$\begin{aligned} x_1 \vee x_2 \wedge x_3 &= x_1 \wedge (x_1 \vee x_2 \vee x_3) \vee x_2 \wedge x_3 = \\ &= \overline{x_1} \wedge \overline{x_1} \vee \overline{x_1} \wedge \overline{x_2} \vee \overline{x_1} \wedge \overline{x_3} \vee \overline{x_2} \wedge \overline{x_3} = \\ &= x_1 \wedge (x_2 \vee x_3) \vee x_2 \wedge (x_1 \vee x_3) = (x_1 \vee x_2) \wedge (x_1 \vee x_3) . \end{aligned}$$

Справедливості закону дистрибутивності $x_1 \vee x_2 \wedge x_3 = (x_1 \vee x_2) \wedge (x_1 \vee x_3)$ доведено.

Задача 7.2. Довести справедливості суми за модулем 2 (нерівнозначність, останній стовпець табл.7.2).

$$x_1 \oplus x_2 = x_1 \wedge \overline{x_2} \vee \overline{x_1} \wedge x_2 = (x_1 \vee x_2) \wedge (\overline{x_1} \vee \overline{x_2}) . \quad (7.8)$$

Вирішення.

Для доведення справедливості цього виразу будемо підставляти в табл. 7.3 всі можливі набори логічних значень аргументів і кожного разу перевіряти справедливість логічних рівностей.

Таблиця 7.3 – До доведення справедливості функції суми за модулем 2

x_1	0	0	1	1
x_2	0	1	0	1
$x_1 \oplus x_2$	0	1	1	0
$x_1 \wedge \overline{x_2}$	0	0	1	0
$\overline{x_1} \wedge x_2$	0	1	0	0
$x_1 \wedge \overline{x_2} \vee \overline{x_1} \wedge x_2$	0	1	1	0
$x_1 \vee x_2$	0	1	1	1
$\overline{x_1} \vee \overline{x_2}$	1	1	1	0
$(x_1 \vee x_2) \wedge (\overline{x_1} \vee \overline{x_2})$	0	1	1	0

Порівнюючи в табл. 7.3 рядок $x_1 \oplus x_2$ та останій рядок приходимо до висновку про справедливість виразу (7.8), тобто суми за модулем 2 (нерівнозначність).

7.4 Стандартні форми аналітичного представлення логічних функцій

Логічну функцію для зручності запису та можливості виконання наступної операції логічного синтезу прийнято аналітично представляти у вигляді двох канонічних (стандартних) форм:

1. диз'юнкції від кон'юнкцій аргументів (сума добутків аргументів),
2. кон'юнкції від диз'юнкцій аргументів (добуток сум аргументів).

Визначення

1. Запис логічної функції у вигляді суми добутків аргументів (або їх інверсій) називають диз'юнктивною нормальною формою (ДНФ), наприклад,

$$f(x_1, x_2, x_3) = x_1 \wedge x_2 \wedge \bar{x}_3 \vee x_1 \wedge \bar{x}_2 \wedge x_3 \vee \bar{x}_1 \wedge x_2 \wedge x_3.$$

2. Запис логічної функції у вигляді добутку сум аргументів (або їх інверсій) називають кон'юнктивною нормальною формою (КНФ), наприклад,

$$f(x_1, x_2, x_3) = x_1 \wedge (x_1 \vee x_2) \wedge (x_2 \vee x_3) \wedge (\bar{x}_1 \vee x_2 \vee x_3).$$

Для кожної логічної функції (ЛФ) може існувати декілька диз'юнктивних та кон'юнктивних форм. Разом з тим існує тільки один вид ДНФ та КНФ, в якому ЛФ може бути записана однозначним зображенням: це досконалі нормальні форми.

Визначення:

1. У досконалій диз'юнктивній нормальній формі (ДДНФ) кожний доданок повинен мати в своєму складі повний набір аргументів (з інверсіями або без них) і немає однакових доданків. Приклад:

$$f(x_1, x_2, x_3) = x_1 \wedge x_2 \wedge x_3 \vee x_1 \wedge x_2 \wedge \bar{x}_3 \vee x_1 \wedge \bar{x}_2 \wedge x_3 \vee x_1 \wedge \bar{x}_2 \wedge \bar{x}_3 \vee \bar{x}_1 \wedge x_2 \wedge \bar{x}_3.$$

2. У досконалій кон'юнктивній нормальній формі (ДКНФ) кожний співмножник повинен мати в своєму складі повний набір аргументів (з інверсіями або без них) і немає однакових співмножників. Приклад:

$$f(x_1, x_2, x_3) = (x_1 \vee x_2 \vee x_3) \wedge (x_1 \vee x_2 \vee \bar{x}_3) \wedge (\bar{x}_1 \vee x_2 \vee x_3) \wedge (\bar{x}_1 \vee \bar{x}_2 \vee x_3).$$

7.4.1 Конституенти одиниці (мінтерми) та нуля (макстерми) для ЛФ

Якщо початкову ЛФ задано таблично, то можна перейти до аналітичного представлення (запису) в ДДНФ або ДКНФ. Хай для прикладу деяку ЛФ $f(x_1, x_2, x_3)$ задано у вигляді табл. 7.4.

Таблиця 7.4 – Приклад ЛФ, яку задано таблицею істинності

Номери комбінацій	0	1	2	3	4	5	6	7
x_1	0	0	0	0	1	1	1	1
x_2	0	0	1	1	0	0	1	1
x_3	0	1	0	1	0	1	0	1
$f(x_1, x_2, x_3)$	0	0	0	1	0	1	1	1

1. Представлення ЛФ в ДДНФ. Для комбінацій з номерами 3, 5, 6, 7 ЛФ $f(x_1, x_2, x_3) = 1$, якщо дорівнюють 1 наступні добутки: для комбінації з номером 3 це $\bar{x}_1 \wedge x_2 \wedge x_3 = 1$, для комбінації з номером 5 це $x_1 \wedge \bar{x}_2 \wedge x_3 = 1$, для комбінації з номером 6 це $x_1 \wedge x_2 \wedge \bar{x}_3 = 1$, для комбінації з номером 7 це $x_1 \wedge x_2 \wedge x_3 = 1$. Комбінації аргументів, при яких $f=1$ називають конституентами одиниці, або мінтермами (терм – вираз, член). Представлення (зображення) ЛФ у вигляді суми мінтермів визначає її ДДНФ, тобто в даному випадку буде

$$f(x_1, x_2, x_3) = \overline{x_1} \wedge x_2 \wedge x_3 \vee x_1 \wedge \overline{x_2} \wedge x_3 \vee x_1 \wedge x_2 \wedge \overline{x_3} \vee x_1 \wedge x_2 \wedge x_3. \quad (7.9)$$

Звернути увагу, що в випадку, коли аргумент дорівнює нулю, його треба брати з інверсією.

2. Представлення ЛФ в ДКНФ. Для комбінацій з номерами 0,1,2,4 ЛФ $f(x_1, x_2, x_3) = 0$, якщо дорівнюють 0 наступні співмножники: для комбінації з номером 0 це $x_1 \vee x_2 \vee x_3 = 0$, для комбінації з номером 1 це $x_1 \vee x_2 \vee \overline{x_3} = 0$, для комбінації з номером 2 це $x_1 \vee \overline{x_2} \vee x_3 = 0$, для комбінації з номером 4 це $\overline{x_1} \vee x_2 \vee x_3 = 0$. Комбінації аргументів, при яких $f = 0$ називають конституентами нуля, або макстермами. Представлення (зображення) ЛФ у вигляді добутку макстермів визначає її ДКНФ, тобто в даному випадку буде

$$f(x_1, x_2, x_3) = x_1 \vee x_2 \vee x_3 \wedge x_1 \vee x_2 \vee \overline{x_3} \wedge x_1 \vee \overline{x_2} \vee x_3 \wedge \overline{x_1} \vee x_2 \vee x_3. \quad (7.10)$$

Звернути увагу, що в випадку, коли аргумент дорівнює одиниці, його треба брати з інверсією.

Вирішення задач

Задача 7.3. Утворити ДДНФ ЛФ, яку задано в ДНФ:

$$f(x_1, x_2, x_3) = x_1 \vee x_2 \wedge \overline{x_3}.$$

Вирішення.

Для переходу від ДНФ до ДДНФ треба до кожного з членів, в яких представлено не всі аргументи, ввести вираз типу $x_1 \vee \overline{x_1} = 1$, така операція не може змінити значень функції. Тому

$f(x_1, x_2, x_3) = x_1 \wedge (x_2 \vee \overline{x_2}) \wedge (x_3 \vee \overline{x_3}) \vee x_2 \wedge \overline{x_3} \wedge (x_1 \vee \overline{x_1}) = x_1 \wedge x_2 \wedge x_3 \vee x_1 \wedge x_2 \wedge \overline{x_3} \vee x_1 \wedge \overline{x_2} \wedge x_3 \vee x_1 \wedge \overline{x_2} \wedge \overline{x_3} \vee x_1 \wedge x_2 \wedge \overline{x_3} \vee \overline{x_1} \wedge x_2 \wedge \overline{x_3}$. Використовуючи аксіоми (7.1), отримуємо $x_1 \wedge x_2 \wedge \overline{x_3} \vee x_1 \wedge x_2 \wedge \overline{x_3} = x_1 \wedge x_2 \wedge \overline{x_3}$.

Після приведення подібних членів ДДНФ ЛФ, яку задано в ДНФ

$f(x_1, x_2, x_3) = x_1 \wedge x_2 \wedge x_3 \vee x_1 \wedge x_2 \wedge \overline{x_3} \vee x_1 \wedge \overline{x_2} \wedge x_3 \vee x_1 \wedge \overline{x_2} \wedge \overline{x_3} \vee \overline{x_1} \wedge x_2 \wedge \overline{x_3}$.

Зауваження: якщо треба перейти від КНФ до ДКНФ, то треба вводити вирази типу $x_i \overline{x_i}$, де x_i – відсутній в члені аргумент.

Задача 7.4. Утворити ДКНФ ЛФ, яку задано в табл.7.4.

Вирішення.

Ця функція приймає нульові значення при наступних чотирьох номерах комбінацій аргументів: 0,1,2,4. Ці набори аргументів є нічим іншим, як конститuentами нуля. Для представлення функції $f(x_1, x_2, x_3)$ в ДКНФ достатньо записати її в вигляді логічного добутку цих конститuent:

$f(x_1, x_2, x_3) = x_1 \vee x_2 \vee x_3 \wedge x_1 \vee x_2 \vee \overline{x_3} \wedge x_1 \vee \overline{x_2} \vee x_3 \wedge \overline{x_1} \vee x_2 \vee x_3$.

7.5 Мінімізація логічних функцій

ЛФ, які представлено у вигляді ДДНФ або ДКНФ, служать основою для побудови структурних схем цифрового пристрою, який і буде виконувати відповідні логічні перетворення. Проте для технічної реалізації такої ЛФ властивість однозначності представлення буде зручною тільки в тому випадку, якщо повним набором логічних елементів є елементарний базис, який складається з окремих елементів І, АБО, НІ.

Для прикладу на рис.7.2 наведено структурну схему, яку побудовано безпосередньо за канонічною формою (ДДНФ) логічної функції (7.9) (реалізує ДДНФ ЛФ, яку задано табл.7.4).

Однак, при побудові логічних пристроїв на різних базисах з'ясовується, що досконалі форми представлення ЛФ не завжди найекономніші, бо їм властива надлишковість інформації.

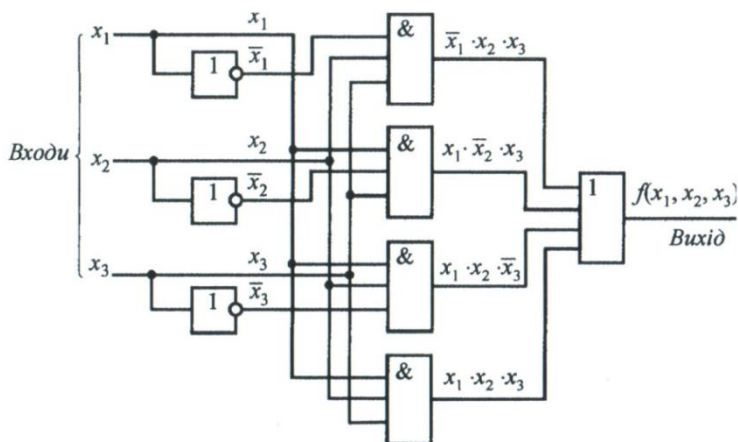


Рисунок 7.2 – Структурна схема пристрою, який реалізує ЛФ (7.9)

Ця надлишковість підлягає спрощенню, тобто мінімізації.

Визначення: мінімізація – це процес зведення ЛФ до такого виду, який припускає більш просту (а значить і дешевшу) її фізичну реалізацію, тобто з меншою кількістю логічних елементів. Ця дія відбувається за рахунок зменшення кількості логічних символів, кількості змінних та зв'язків між елементами.

Відомо декілька методів мінімізації, серед яких найбільш поширеними є: безпосередніх перетворень, методи карт Вейча та карт Карно, та метод Квайна – Мак-Класкі.

Гарантовано знайти мінімальну форму для довільної логічної функції можна лише методом повного перебору всіх можливих комбінацій логічних аргументів, що реально можна здійснити лише при їх невеликій кількості. Зі збільшенням кількості аргументів складність методів мінімізації зростає за геометричною прогресією і стає під силу лише за допомогою ЕОМ.

7.5.1 Аналітичний метод мінімізації ЛФ

Аналітичний метод мінімізації ЛФ: спрощення ЛФ реалізується за допомогою застосування аксіом та законів булевої алгебри – вирази (7.1)...(7.7). При набутті певних навиків цей метод є досить ефективним для малої кількості аргументів (як правило не більше трьох). Розглянемо особливості цього підходу на прикладі вирішення задачі мінімізації ЛФ.

Вирішення задач

Задача 7.5. Методом безпосередніх перетворень мінімізувати ЛФ, яку задано таблицею істинності – табл.7.5.

Вирішення.

1. Для вирішення задачі мінімізації аналітичним методом для ЛФ, яку задано табл.7.5, треба перш за все представити її в аналітичній формі. Для цього можна застосувати її представлення або в ДДНФ, або в ДКНФ.

Таблиця 7.5 – Таблиця істинності ЛФ для мінімізації

Номери комбінацій	0	1	2	3	4	5	6	7
x_1	0	0	0	0	1	1	1	1
x_2	0	0	1	1	0	0	1	1
x_3	0	1	0	1	0	1	0	1
$f(x_1, x_2, x_3)$	1	1	1	0	1	1	1	0

Представлення цієї ЛФ в ДДНФ вимагає диз'юнкції шести мінтермів, а представлення для інверсії цієї ЛФ – всього двох мінтермів

2. Запишемо ДДНФ для інверсії ЛФ (комбінації з номерами 3 та 7):

$\bar{f}(x_1, x_2, x_3) = \bar{x}_1 \wedge x_2 \wedge x_3 \vee x_1 \wedge x_2 \wedge x_3$. Винесемо загальний множник $x_2 \wedge x_3$ за дужки і отримаємо $x_2 \wedge x_3 \wedge (\bar{x}_1 \vee x_1)$. Величина в дужках $\bar{x}_1 \vee x_1 = 1$, а тому для інверсії ЛФ буде $\bar{f}(x_1, x_2, x_3) = x_2 \wedge x_3$.

3. Для отримання самої функції $f(x_1, x_2, x_3)$ треба виконати інверсію $\bar{f}(x_1, x_2, x_3)$ і тоді

$$\bar{\bar{f}}(x_1, x_2, x_3) = f(x_1, x_2, x_3) = \overline{x_2 \wedge x_3}. \quad (7.11)$$

4. Застосуємо до цього виразу правило де-Моргана і кінцево отримаємо:

$$f(x_1, x_2, x_3) = \bar{x}_2 \vee \bar{x}_3. \quad (7.12)$$

5. На рис.7.3а наведено структурну схему логічного цифрового пристрою, який реалізує мінімізовану ЛФ у формі (7.12).

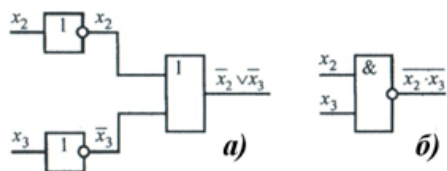


Рисунок 7.3 – Структурні схеми пристроїв, які реалізують мінімізовані ЛФ

6. Якщо застосувати логічний елемент 2І-НЕ, то структурна схема додатково спрощується і набуває вигляду, який наведено на рис.7.3 б.

Будемо називати ту форму ДДНФ, яку отримано після вирішення задачі її мінімізації, мінімальною диз'юнктивною нормальною формою – МДНФ.

7.5.2 Мінімізація ЛФ за допомогою карт Вейча

Метод карт Вейча відноситься до класу координатних способів представлення ЛФ і застосовується, коли кількість аргументів менше шести.

Карта Вейча являє собою визначену форму таблиці істинності. На рис.7.4 наведено карти Вейча для ЛФ 2-х та 3-х змінних. Кількість клітинок карти дорівнює кількості всіх

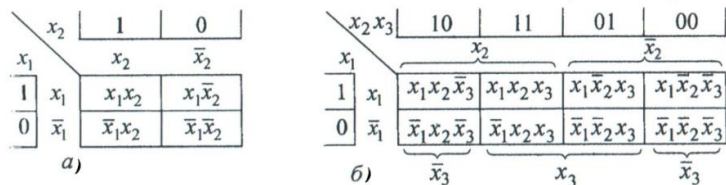


Рисунок 7.4 – Карты Вейча для ЛФ 2-х (а) та 3-х (б) змінних

можливих наборів значень аргументів $M=2^n$ (n – число аргументів ЛФ), причому кожній клітинці відповідає один з M мінтермів. Для ЛФ, яку задано в ДДНФ, достатньо вписати одиниці в клітинки, які відповідають тим наборам, на яких функція дорівнює одиниці. Карти Вейча будуються так, що при будь-якому переході від однієї клітинки до іншої вздовж стовпця або рядка змінюється значення лише однієї змінної (аргументу) функції – див.рис.7.4. Тому диз'юнкція цих двох мінтермів дає один кон'юнктивний член, з якого вилучено спільну змінну. Отже, якщо в парі сусідніх клітинок міститься 1, то над відповідними їм членами канонічної форми може бути проведено операцію склеювання. Таким чином полегшується пошук тих членів, які підлягають склеюванню – логічний вираз (7.6). Сусідніми вважаються також ті клітинки, які розташовано по краях карти (у верхньому і нижньому рядках та лівому і правому стовпцях). Слід відзначити, що значення функції, яке дорівнює нулю в карті, як правило не відображається.

Розглянемо **правила** одержання МДНФ за допомогою карт Вейча.

Усі клітинки, які вміщують 1, об'єднуються в замкнені області, що відповідає процедурі покриття. При цьому кожна область повинна представляти собою прямокутник з кількістю клітинок 2^k , де $k = 0,1,2,\dots$. Це означає, що допустима кількість клітинок в області $1,2,4,8,\dots$. Області можуть перетинатися і одні й ті ж клітинки можуть входити в різні області. Кожна з областей у МДНФ зображується членом, кількість літер в якому на k менше загальної кількості аргументів функції n (тобто дорівнює $n-k$). Кожен член МДНФ складається тільки з тих аргументів, які для

клітинок відповідної області мають однакові значення (без інверсії або з інверсією).

Таким чином, при охопленні клітинок замкненими областями треба прагнути, щоб кількість областей була мінімальною (при цьому мінімальною буде кількість літер у членах МДНФ функції).

Для одержання МКНФ логічної функції замкненими областями охоплюються клітинки з нульовими значеннями функції, а при запису членів логічного виразу беруть інверсії тих змінних, а перетині яких знаходяться області.

Вирішення задач

Задача 7.6. За допомогою карт Вейча знайти МДНФ логічної функції $f(x_1, x_2, x_3)$, яка задано таблицею на рис.7.5а. Тут використано форму для карти Вейча ЛФ трьох аргументів, яку наведено на рис.7.4б.

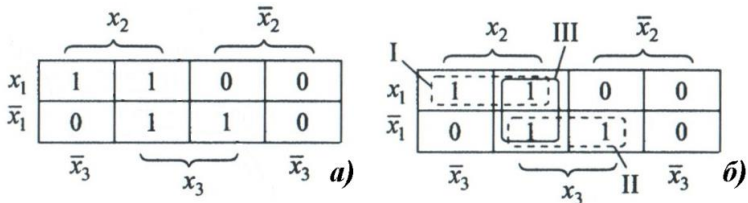


Рисунок 7.5 – До мінімізації ЛФ

Вирішення.

1. З таблиці на рис.7.5а видно, що існує декілька можливих варіантів об'єднання сусідніх клітинок (рис.7.5б), які вміщують 1, та охоплюються трьома областями. У кожній з областей 2^1 клітинок, для них $n-k=3-1=2$, і ці області в МДНФ буде представлено членами, які вміщують по дві літери.

2. Оберемо той варіант, при якому представлення функції буде, по-перше, найбільш коротким, а, по-друге, кожний добуток, який входить у диз'юнкцію, складається з найменшої кількості членів. Для цього оберемо I та II області, які охоплюють усі клітинки, які вміщують 1.

3. Першій області відповідає член $x_1 \wedge x_2$ (аргумент x_3 тут неprisутній, тому що для однієї клітинки він має значення без інверсії, а для другої – з інверсією, що дає

$$x_1 \wedge x_2 \wedge \bar{x}_3 \vee x_1 \wedge x_2 \wedge x_3 = x_1 \wedge x_2 \wedge (x_3 \vee \bar{x}_3) = x_1 \wedge x_2.$$

4. Другій області відповідає член $\bar{x}_1 \wedge x_3$, бо

$$\bar{x}_1 \wedge x_2 \wedge x_3 \vee \bar{x}_1 \wedge \bar{x}_2 \wedge x_3 = \bar{x}_1 \wedge x_3 \wedge (x_2 \vee \bar{x}_2) = \bar{x}_1 \wedge x_3.$$

5. Таким чином, МДНФ функції $f(x_1, x_2, x_3) = x_1 \wedge x_2 \vee \bar{x}_1 \wedge x_3$.

Задача 7.7. За допомогою карт Вейча зобразити ЛФ, яку задано табл. на рис.7.5а

Вирішення.

1. Ця ЛФ має три аргументи, отже скористаємось формою для карти Вейча ЛФ трьох аргументів, яку наведено на рис.7.6а.

1	$x_1 x_2 \bar{x}_3$	0	1	$x_1 \bar{x}_2 x_3$	1	$x_1 \bar{x}_2 \bar{x}_3$
1	$\bar{x}_1 x_2 \bar{x}_3$	0	1	$\bar{x}_1 \bar{x}_2 x_3$	1	$\bar{x}_1 \bar{x}_2 \bar{x}_3$

а)

1	0	1	1
1	0	1	1

б)

Рисунок 7.6 – До представлення ЛФ за допомогою карти Вейча

2. Підставимо сюди ті клітинки, де значення ЛФ із табл. на рис.7.6 а дорівнює 1 і отримаємо карту Вейча, яку наведено на рис.7.6 б.

7.5.3 Мінімізація ЛФ за допомогою карт Карно

Карти Карно відрізняються від карт Вейча порядком розташування аргументів, які перераховуються в циклічному коді (код Грея) двійкових чисел. Коди Грея перших 16 десяткових чисел наведено в табл.7.6. Цей код має непостійну вагу розрядів.

Якщо в двійковому коді при переході від зображення одного числа до зображення наступного може відбуватися одночасна зміна цифр у кількох його розрядах, то в коді Грея сусідні числа відрізняються цифрою (1 або 0) тільки в одному розряді.

Перехід від двійкового коду до коду Грея відбувається шляхом їх додавання за модулем 2 ($\text{mod } 2$) з тими ж числами, які зсунуто на один розряд праворуч.

Таблиця 7.6 - Двійкові коди та коди Грея десяткових чисел

Десяткові числа	Двійковий код	Код Грея	Десяткові числа	Двійковий код	Код Грея
0	0000	0000	8	1000	1100
1	0001	0001	9	1001	1101
2	0010	0011	10	1010	1111
3	0011	0010	11	1011	1110
4	0100	0110	12	1100	1010
5	0101	0111	13	1101	1011
6	0110	0101	14	1110	1001
7	0111	0100	15	1111	1000

Карти Карно для логічних функцій трьох та чотирьох аргументів наведено в таблицях на рис.7.7.

	x_1x_2	00	01	11	10
x_3	0	000	010	110	100
	1	001	011	111	101

а)

	x_1x_2	00	01	11	10
x_3x_4	00	0000	0100	1100	1000
	01	0001	0101	1101	1001
	11	0011	0111	1111	1011
б)	10	0010	0110	1110	1010

Рисунок 7.7 – Карти Карно для 3-х (а) та 4-х (б) аргументів.

Для одержання МДНФ функції усі клітинки, які вміщують 1, об'єднуються в замкнені прямокутні області, як і для карт Вейча, з кількістю клітинок 2^k (тут $k=0,1,2,3, \dots$). Для кожної області складається набір з двох комбінацій: приписаних стовпцям і приписаних рядкам, на перетині яких розташовано область. При цьому, якщо області відповідають декілька комбінацій коду Грея, які приписані стовпцям або рядкам, то при складанні набору області записується спільна частина цих комбінацій, а на місці розрядів тих комбінацій, які вже представлено, ставляться зірочки.

7.5.4 Мінімізація частково визначених ЛФ

ЛФ є повністю визначеною, якщо задано всі 2^n її значень, інакше функція буде частково визначеною, або недовизначеною, тобто її значення буде задано не на всіх наборах аргументів. Такі вхідні набори в різних ситуаціях можуть бути або байдужими, або забороненими. Ті набори, на яких функцію не визначено, позначають рисою (--) і на них можна функцію довизначити. Але довизначення ЛФ істотно впливає на кінцевий результат мінімізації.

Якщо в початкових умовах частково визначеної ЛФ не ставиться жодних обмежень щодо їх довизначення або немає

заборон до конкретного вхідного набору, то таку ЛФ можна довизначати довільним чином. Це означає, що на байдужих наборах такій ЛФ можна приписувати значення і 0, і 1. Зрозуміло, що в такому випадку з різних варіантів довизначати слід так, щоб отримати якомога простішу МДНФ заданої ЛФ.

Питання для самоперевірки

1. Яка сутність логічної змінної, логічної функції, логічного елементу?
2. Які основні ЛФ застосовує булева алгебра?
3. Які основні аксіоми застосовує булева алгебра?
4. Які основні закони застосовує булева алгебра? Що таке правила де-Моргана?
5. Які існують способи представлення ЛФ?
6. Як позначаються та реалізуються основні логічні функції?
7. Який пріоритетний порядок виконання основних логічних операцій?
8. Що таке логічний базис та які його різновиди?
9. Які застосовують стандартні форми аналітичного представлення логічних функцій?
10. Що таке константи одиниці (мінтерми) та нуля (макстерми) для ЛФ?
11. Що таке ДНФ та КНФ?
12. Як представляються ЛФ в ДДНФ?
13. Як представляються ЛФ в ДКНФ?
14. Для чого потрібна мінімізація логічних функцій?
15. Як виконується аналітичний метод мінімізації ЛФ?
16. Який вигляд мають карти Вейча для 2-х та 3-х аргументів?
17. Як виконується мінімізація логічних функцій за допомогою карт Вейча?

18. Що таке код Грея та як він застосовується при мінімізації логічних функцій за допомогою карт Карно?
19. Як мінімізуються неповністю визначені ЛФ?

8 ЦИФРОВІ ІНТЕГРАЛЬНІ ЛОГІЧНІ ЕЛЕМЕНТИ

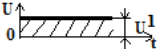


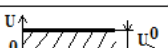
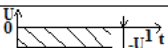



Сигнали в цифровій формі обробляються цифровими ІС (ЦІС). Базовим елементом ЦІС є електронний ключ (ЕК), який виконує функцію інверсії $y = \bar{x}$ та може знаходитися в одному з двох станів. Цим станам відповідає одне з двох фіксованих значень конкретної електричної величини: високий або низький потенціал, наявність або відсутність перепаду напруги (струму) імпульсу (фронту або зрізу).

8.1 Потенціальне і імпульсне керування. Додатна і від'ємна логіки (СВП та СНП)

Найбільш часто застосовується потенціальний спосіб відображення логічних рівнів. При цьому використовується напруга (струм) двох рівнів $U1$, $U0$. Залежно від того, якому з цих рівнів ставлять у відповідність значення логічної 1 або логічного 0 (True, False), відрізняють додатну і від'ємну логіки – система високих потенціалів (СВП) і система низьких потенціалів (СНП) – Табл. 8.1. При імпульсному способі відображення – рис. 8.1 значенням логічної 1 відповідає додатний перепад напруги (фронт), а значенням логічного 0 – від'ємний перепад – зріз (задній фронт). Тут же наведено відповідні позначення умовні графічні.

Слід зазначити, що при потенційному способі відображення значення логічної змінної x може бути визначено в довільний момент часу. При імпульсному ж відображенні – тільки в строго певні дискретні моменти часу (t_f і t_z на рис. 8.1).

Таблиця 8.1 – Сигнали потенціального керування

Знак напруги	Додатна логіка (СВП)		Від'ємна логіка (СНП)	
	Рівень напруги	Логічна функція	Рівень напруги	Логічна функція
$U > 0$		$x = True(1)$		$x = True(1)$
		$x = False(0)$		$x = False(0)$
$U < 0$		$x = True(1)$		$x = True(1)$
		$x = False(0)$		$x = False(0)$

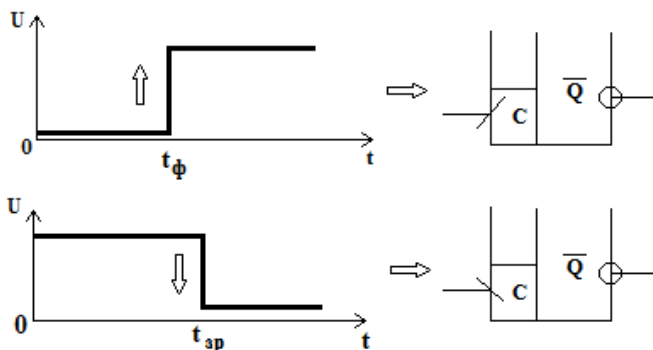


Рисунок 8.1 – Імпульсне відображення логічної величини

Таким чином, при потенційному способі можливо як асинхронне, так і синхронне зняття інформації, а при імпульсному – тільки синхронне.

8.2 Передатна характеристика ЛЕ.

Рівні логічних сигналів

Будемо розглядати на прикладі СВП. На рис. 8.2 наведено передатну характеристику $U_{вих} = f(U_{вх})$ для ЛЕ в

СВП. Вихідні порогові напруги $U_{вих\min}^1$ і $U_{вих\max}^0$ знаходять за допомогою точок a і b , в яких диференційний коефіцієнт підсилення за напругою $K_u = -1$. Значенням $U_{вих\min}^1$ відповідає $U_{вих\max}^0$, а $U_{вих\max}^0 - U_{вих\min}^1$.

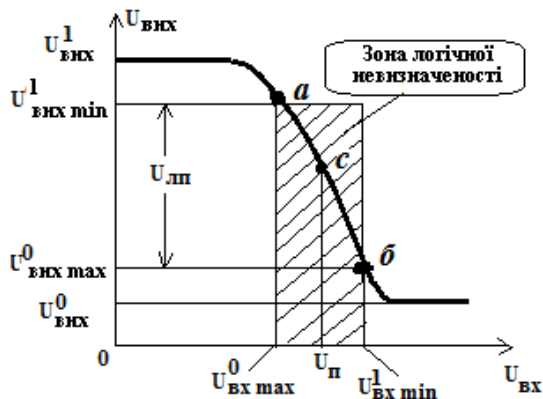


Рисунок 8.2 – Передатна характеристика ЛЕ в СВП

Різниця $U_{ЛП} = U_{вих\min}^1 - U_{вих\max}^0$ називається перепадом.

Як видно з характеристики, чіткої межі діапазонів низького U^0 (лог 0) і високого U^1 (лог1) рівнів у ЛЕ немає. Між ними існує проміжна зона невизначеності, в якій логічний стан є нестійким.

Для кожного типу ІС (ТТЛ, ЕСЛ, U2Л, МОН, КМОН) важливо знати вхідні $U_{вх}^0$, $U_{вх}^1$ і вихідні $U_{вих}^0$, $U_{вих}^1$ рівні напруг (паспорт ІС) і значення перепаду $U_{ЛП}$, від якого залежить завадостійкість ЛЕ.

Точці c на характеристиці відповідає U_n – порогова напруга.

8.3 Коефіцієнт об'єднання по входу. Коефіцієнт розгалуження по виходу. Середня потужність споживання

Для оцінки властивостей ЛЕ використовують вхідну і вихідну статичні характеристики

$$I_{вх} = f(U_{вх}) / I_{вх} = 0, \quad I_{вих} = f(U_{вих}) / I_{вих} = 0.$$

Статичні характеристики дозволяють визначити статичні параметри ЛЕ:

1) Середня потужність споживання

$$P_{спож} = 0,5 \cdot (P_{спож}^0 + P_{спож}^1).$$

де $P_{спож}^0$ і $P_{спож}^1$ – споживані потужності в стані лог. 0 і лог. 1;

2) Коефіцієнт об'єднання по входу $K_{об}$ – кількість входів ЛЕ, призначених для подачі логічних змінних (2 ... 8);

3) Коефіцієнт розгалуження по виходу (навантажувальна здатність) $K_{роз}$ – кількість поодиноких навантажень (ЛЕ того ж типу), які можна одночасно під'єднати до виходу ЛЕ (4 ... 30).

Більшість КМОН ІС мають малі вихідні струми, тому їх виходи не може бути навантажено навіть на один вхід ТТЛ ІС. Для узгодження застосовують спеціалізовані ІС – перетворювачі рівнів і ЛЕ з підвищеною здатністю навантаження, наприклад 564ЛА10 – рис. 8.3.

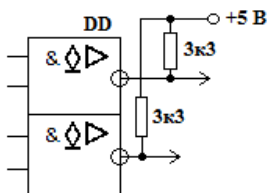


Рисунок 8.3 – Вмикання ЛЕ 564ЛА10

Це ЛЕ типу КМОН (серія 564), який виконує ЛФ $2 \times 2I - NI$; він має вихідний каскад з відкритим стоком (позначення \triangle), який забезпечує вихідний струм до 32мА (позначення \triangleright), достатній для підключення 20 входів ІС серії 155 (ТТЛ ІС).

8.4 Базовий елемент ТТЛ ІС

Базовим елементом логічних схем прийнято вважати електронну схему, яка виконує логічну функцію штрих Шеффера ($2I-NI$). Аббревіатура ТТЛ позначає, що функцію кон'юнкції (I) і функцію заперечення (NI) виконують транзисторні схеми. Схему базового елемента $y = x_1 \wedge x_2$ наведено на рис.8.4 .

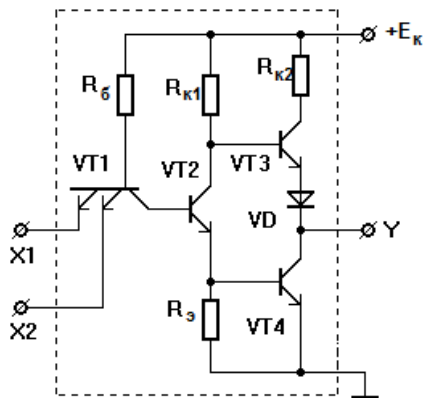


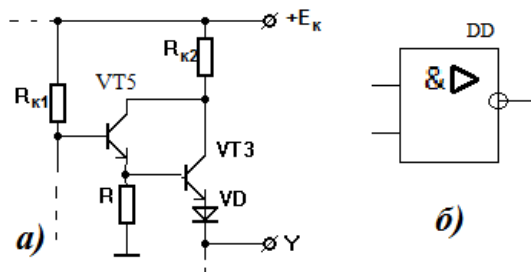
Рисунок 8.4 – Базовий ТТЛ елемент 2I-NI

Тут функцію I виконує БЕТ VT1; VT2, VT3, VT4 - складний інвертор (функція NI), причому на VT2 зібрано парафазний каскад, а на VT3, VT4 – двотактний інвертор.

Двотактний він тому, що і в стані 1 і в стані 0 вихідний струм забезпечується відкритим транзистором (або VT3 – 1, або VT4 – 0). Завдяки цьому навантажувальна здатність в стані 1 і 0 майже однакова. Діод VD ($U_{np} \approx 0.6B$) надійно забезпечує закритий стан VT3 при відкритому VT2 (VT4 також відкритий).

8.4.1 Підвищення навантажувальної здатності ТТЛ ІС

Для підвищення навантажувальної здатності в стані 1 замість VT3, VD (на рис. 8.4) використовують складений транзистор (схема Дарлінгтона) VT3, VT5, R – рис 8.5 а. Позначення таких елементів показано на рис. 8.5 б.



а) – схема вмикання, б) – позначення

Рисунок 8.5 – Під'єднання складеного транзистора

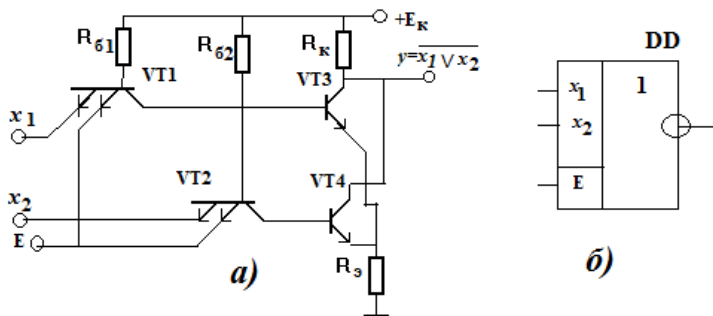
8.4.2 Стробування в ТТЛ ІС (приклад 2АБО - НІ)

Додатковий вхід стробування, або дозволу E (Enable) в ЛЕ 2АБО - НІ (рис. 8.6) реалізується введенням в схему замість одного БЕТ двох багатоєміттерних транзисторів VT1, VT2. На рис. 8.6 для спрощення зображено схему з простими інверторами. На БЕТ реалізується функція 2І;

тут аргументи x_i та E , а далі звичайна схема логічного додавання

$$y = \overline{x_1 \wedge E \vee x_2 \wedge E} \text{ з інверсією.}$$

Запитання: як реалізувати функцію 2АБО за допомогою ЛЕ Шеффера?



а) схема ЛЕ 2АБО-НІ, б) позначення
Рисунок 8.6 – Стробування ЛЕ 2АБО-НІ

Застосувавши до функції Шеффера $y = \overline{x_1 \wedge x_2}$ правило де-Моргана, отримаємо $y = \overline{x_1} \vee \overline{x_2}$, тобто функцію АБО в системі низьких потенціалів (СНП) – рис. 8.7 а. Додавши інвертор DD2, отримаємо ЛЕ 2 АБО-НІ в системі високих потенціалів (СВП) – рис. 8.7 б.

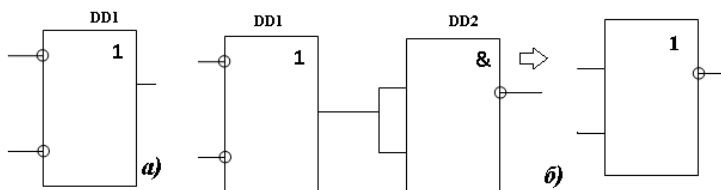


Рисунок 8.7 – До отримання ЛЕ 2АБО-НІ з ЛЕ 2І-НІ

8.4.3 ТТЛ ІС з третім (високоімпедансним) станом

Такі ЛЕ призначено для роботи декількох ІС на одну (загальну) шину. Безпосереднє об'єднання виходів декількох ЛЕ (стандартних) неможливе, тому що може привести до виходу з ладу транзисторів складного інвертора. Поява на виході хоча б одного з паралельно ввімкнених ЛЕ рівня 0 переводить інші (якщо вони в стані 1) в режим КЗ по виходу, що неприпустимо. Ці ЛЕ треба перевести в стан Z. Схему ЛЕ 2І-НІ зі станом Z наведено на рис 8.8 а. Позначення умовне, графічне – рис. 8.8 б.

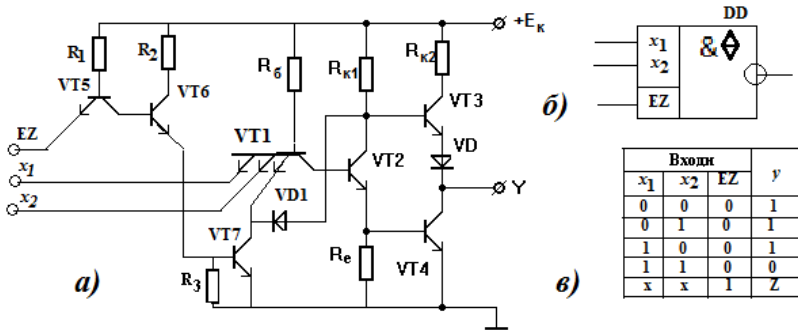


Рисунок 8.8 – ТТЛ ІС зі станом Z

Стандартну схему (рис. 8.4) доповнено транзисторами VT5, VT6, VT7, діодом VD1, а в БЕТ VT1 вводиться додатковий емітер. Ці елементи повторюють схемотехніку стандартного ЛЕ ТТЛ ІС. VT5 – аналог БЕТ; коли $EZ = 1$, перехід ЕБ закритий, а БК – відкритий, це інверсний режим, протікає струм переходу БК, який відкриває VT6 – це підсилювач; на R_3 виділяється напруга, яка насичує VT7 і на додатковому емітері БЕТ VT1 – сигнал 0. Якщо це так, то стан БЕТ вже не

буде залежати від рівнів x_1 і x_2 (позначено x в таблиці, рис 8.8 в), тобто стандартна схема буде сама закривати VT2 і VT4. Транзистор VT3 також виявиться закритим через шунтування його базового ланцюга послідовно ввімкнутим відкритого VD1 і насиченого VT7. Тому при $EZ = 1$ та VT3 і VT4 закриті і ЛЕ фактично відключено від виводу y , тобто переходить в стан Z.

Якщо $EZ = 0$, струм через R1 насичує VT5, VT6 і VT7 – закриті і на додатковому емітері БЕТ сигнал 1, який не впливає на роботу елемента в цілому (тепер «працюють» x_1 і x_2).

8.5 Базові логічні елементи на МОН транзисторах

Використовуються n-МОН, p-МОН і КМОН технології. Базовою схемою ЛЕ на n-МОН транзисторах (або p-МОН) є інвертор (підсилювач з активним навантаженням в ключовому режимі).

8.5.1 ЛЕ І–НІ та АБО–НІ на n-МОН (p-МОН) транзисторах

На рис. 8.9 зображено схеми ЛЕ 2І - НІ та 2АБО - НІ на n-МОН структурах. Обидві схеми складаються з трьох ПТ. VT1 виконує роль активного навантаження. Рис.8.9а – VT2 і VT3 з'єднано послідовно – це ЛЕ 2І - НІ, рис 8.9б – VT2 і VT3 з'єднано паралельно – це ЛЕ 2АБО - НІ.

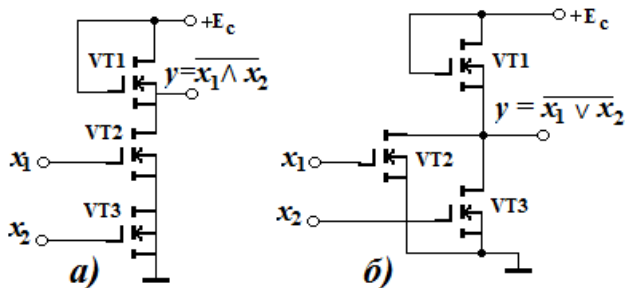


Рисунок 8.9 – ЛЕ на n-МОН структурах

8.5.2 ЛЕ на КМОН структурах

Схематично ЛЕ КМОН структур – рис. 8.10 повторюють схеми елементів на n-МОН та p-МОН структурах. Відмінність в тому, що завжди використовуються комплементарні пари транзисторів.

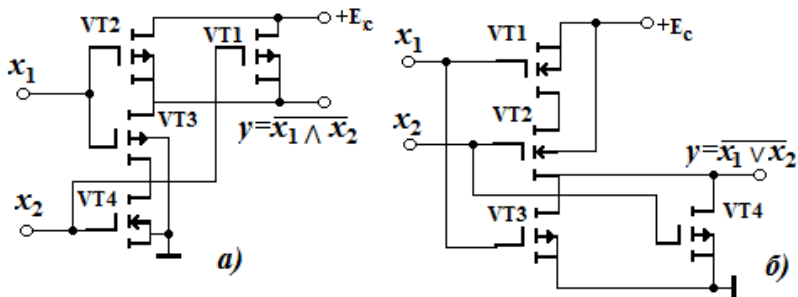


Рисунок 8.10 – ЛЕ на КМОН структурах

При цьому, якщо n-МОН транзистори включаються послідовно, то парні їм p-МОН – паралельно і навпаки. На рис. 8.10, як приклад, наведено схеми ЛЕ 2І-НЕ та 2АБО-НІ.

Звернути увагу, що у деяких транзисторів (VT3 на рис. 8.10 а і VT2 на рис. 8.10 б підкладинку не з'єднано з витоком).

Транзистори VT1, VT2 в схемі рис. 8.10 а р-типу і відкриті при $U_{зв} \approx 0$, транзистори VT3, VT4 n-типу і відкриті при $U_{зв} > V_{пор}$. За умови, що хоча б один із сигналів на вході нульовий, один з VT1, VT2 відкритий і $U_{вих} \approx E_c$. Тільки в тому випадку, коли $x_1 = 1$ і $x_2 = 1$, транзистори VT3, VT4 відкриті, а $U_{вих} \approx 0$. Таким чином реалізовано логічну функцію 2 І-НІ.

Якщо групи послідовних і паралельних транзисторів поміняти місцями, отримаємо логічну функцію 2АБО-НІ – рис. 8.10б.

8.5.3 ЛЕ КМОН з трьома станами

Розглянемо на прикладі інвертора на VT2, VT3 – рис. 8.11. Для отримання третього стану послідовно з VT2, VT3 вмикають два комплементарних транзистора VT1, VT4.

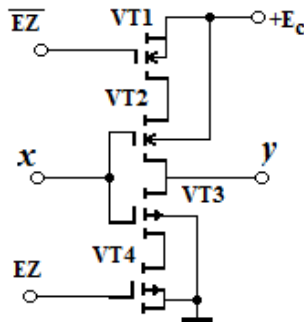


Рисунок 8.11 – ЛЕ з трьома станами на КМОН

Якщо при подачі сигналів EZ і \overline{EZ} транзистори VT1 і VT4 закриті, то $R_{вих}$ інвертора $\rightarrow \infty$, тобто він переходить в стан Z.

8.6 Перетворення рівнів ЛЕ

На рис. 8.12 наведено діаграми для порівняння рівнів вхідних і вихідних сигналів ІС ТТЛ і ІС КМОН, з яких видно, що рівні логічного 0 і логічної 1 ЛЕ різних типів не збігаються.

Для узгодження рівнів застосовуються перетворювачі рівнів. Промисловість випускає понижувальні (позначається ∇), підвищувальні (позначаються Δ) та універсальні (позначаються ∇/Δ) перетворювачі – рис.8.13, де наведено позначення умовні графічні для типових перетворювачів рівнів.

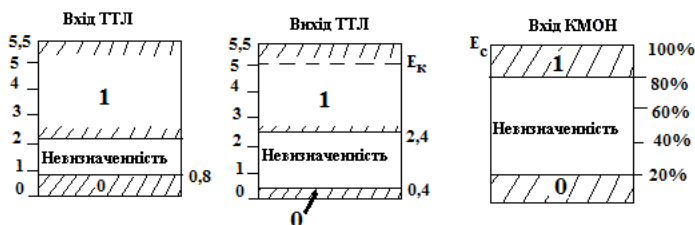


Рисунок 8.12 – Діаграми рівнів ЛЕ ТТЛ ІС та ЛЕ КМОН ІС

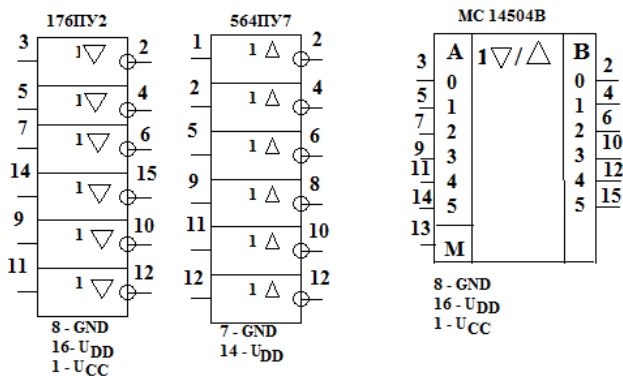


Рисунок 8.13 – Типові перетворювачі рівнів

8.7 Комбінаційні цифрові пристрої (КЦП)

Принциповою особливістю КЦП є відсутність в їх складі елементів пам'яті. Це означає, що вихідні сигнали визначаються тільки комбінацією вхідних сигналів в даний момент часу.

До КЦП відносяться ЛЕ І-НІ (ЛІА), АБО-НІ (ЛЕ), І (ЛІІ), АБО (ЛЛ), НІ (ЛН), І-АБО (ЛС), І-АБО-НІ (ЛР), шифратори (ІВ), дешифратори (ІД), перетворювачі кодів X/Y (ПР), мультиплектори MUX (КП), демультіплектори DMX (ІД), схеми порівняння (цифрові компаратори) == (СА), цифрові суматори (ІМ), арифметико логічні пристрої ALU (ІП) і ін. Тут в дужках наведено літерні позначення, які застосовуються для відповідних мікросхем вітчизняного виробництва.

Особливості схемотехніки КЦП розглянемо на прикладах побудови схем мультиплексорів і демультіплексорів.

8.7.1 Мультиплектори

Мультиплексором $2^n \rightarrow 1$ або 2^n – канальним мультиплексором (MUX – Multiplexer) називається комбінаційний логічний пристрій, який призначено для керованої передачі (комутації) цифрових сигналів від декількох джерел інформації (входів, DI – Data Input – інформаційні вхідні сигнали) на один вихідний канал (вихід, DO – Data Output – вихідний сигнал мультиплексора). Згідно з цим визначенням, мультиплексор повинен мати один вихід і дві групи входів: інформаційні (DI) і адресні A_i (A – address).

Код, який подається на адресні входи, визначає, який з інформаційних входів в даний момент часу підключено до вихідного виводу. Оскільки n -розрядний двійковий код може приймати 2^n значень, то за умови, що кількість адресних входів дорівнює n , кількість його інформаційних входів повинно бути 2^n ($n_{\text{інф}}=2^{n_{\text{адр}}}$). Керований мультиплексор має ще один вхід дозволу мультиплексування E (Enable) або OE (Output Enable).

Відповідно до свого призначення, мультиплексор реалізує логічну функцію

$$DO = \bigvee_{i=0}^{2^n-1} DI_i m_i(A), \quad (8.1)$$

де DI_i – вхідні інформаційні сигнали, $m_i(A)$ – мінтерми n адресних змінних A_i , тобто адреси.

Мультиплексор є комутатором 2^n інформаційних сигналів DI_i на один вихід DO . Дійсно, якщо $m_i(A) = 1$, то при $m_j(A) = 0$ при $i \neq j$ і $DO = DI_i$.

Якщо в (8.1) сигнали DI_i замінити на $\overline{DI_i}$, то функція DO зміниться на \overline{DO} . Вираз (8.1) є основою для побудови схеми мультиплексора. На рис. 8.14а наведено мультиплексор $2 \rightarrow 1$, що виконує функцію

$$DO = DI_0 \overline{A_0} \vee DI_1 A_0. \quad (8.2)$$

На рис. 8.14б наведено схему мультиплексора $4 \rightarrow 1$, з рисунка видно, що ця схема включає в себе повний дешифратор на ЛЕ типу І. Для збільшення функціональних можливостей мультиплексорів і забезпечення їх каскадування зазвичай вводиться один з керуючих сигналів E (Enable) або

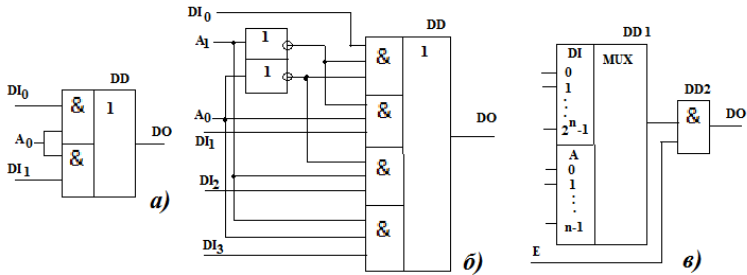


Рисунок 8.14 – Схеми мультиплексорів

OE (Output Enable). Структурну схему мультиплексора $2^n \rightarrow 1$ з стробувальним сигналом E наведено на рис. 8.14в. Він виконує логічну функцію

$$DO = E \wedge (DI \wedge \overline{A0} \vee DI \wedge A0). \quad (8.3)$$

8.7.2 Демультиплексори

Демультиплексор (DMX – Demultiplexer) комбінаційна схема, призначення якої є прямо протилежним мультиплексору – передача (комутація) сигналу з єдиного інформаційного входу D (Data) на один з 2^n виходів; номер виходу визначається кодом на його n адресних входах.

На рис. 8.15 а наведено схему демультиплексора на два виходи, а на рис. 8.15б – схема демультиплексора $1 \rightarrow 4$. Таблицю істинності цього демультиплексору наведено в табл.8.2.

Таблиця 8.2 – Таблиця істинності демультиплексора 1→4

A1	A0	F0	F1	F2	F3
X	X	0	0	0	0
0	0	D	0	0	0
0	1	0	D	0	0
1	0	0	0	D	0
1	1	0	0	0	D

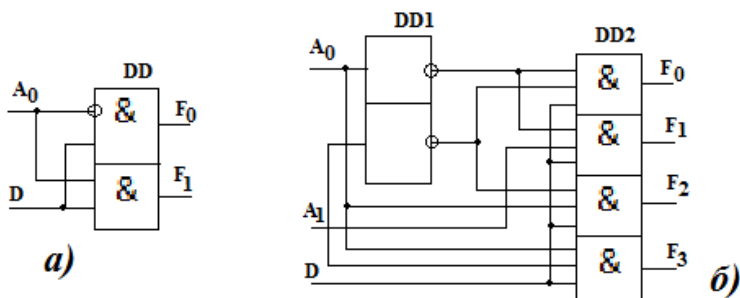


Рисунок 8.15 – Схеми демультиплексорів

Питання для самоперевірки

1. Чим потенційне керування відрізняється від імпульсного? Які рівні сигналів додатної та від'ємної логіки?
2. Передатна характеристика ЛЕ. Як по ній визначити рівні логічних сигналів додатної логіки?
3. Коефіцієнт об'єднання по входу. Коефіцієнт розгалуження по виходу (навантажувальна здатність). Що таке середня потужність споживання?

4. З яких частин складається базовий елемент ТТЛ ІС (2 І-НІ)? Навіщо потрібен складний інвертор?
5. Чим обмежено навантажувальну здатність ТТЛ ІС і як її підвищити?
6. Навіщо в ТТЛ ІС вводять стробування (показати на прикладі 2АБО-НІ)?
7. Яка необхідність введення в логічні схеми третього стану (високого імпедансу, показати на прикладі)?
8. Як в ЛЕ ТТЛ ІС схемотехнічно реалізується третій стан?
9. Які схемотехнічні вирішення ЛЕ І-НІ і АБО-НІ на n-МОН (р-МОН) транзисторах?
10. Як схемотехнічно будуються ЛЕ на КМОН структурах (інвертор) ?
11. Як схемотехнічно будуються ЛЕ на КМОН з трьома станами?
12. Навіщо потрібні перетворювачі рівнів логічних сигналів?
13. Які позначення мікросхем реальних перетворювачів рівнів логічних сигналів?
14. Які особливості та властивості комбінаційних цифрових пристроїв?
15. Які задачі виконують мультиплексори та демультиплексори?
16. Як схемотехнічно будуються мультиплексори?
17. Як схемотехнічно будуються демультиплексори?

9 ПОСЛІДОВНІСНІ ЦИФРОВІ ПРИСТРОЇ (ПЦП)

Особливість ПЦП – стан вихідних сигналів $y(t)$, q^T залежить не тільки від значень вхідних сигналів в даний момент часу $x(t)$, X^T , але і від попередніх їхніх станів $x(t - \Delta t)$, X^{T-1} . Звідси випливає, що ПЦП реалізують функціональний зв'язок не між окремими значеннями вхідних і вихідних сигналів у даний момент часу, але між їх послідовностями (що і пояснює їх назву). Таким чином, роботу ПЦП слід розглядати в часі. Щоб значення Q^T були залежні від X^{T-1} (Q^{T+1} , x^T), тобто від їх значень в попередні моменти часу, схема ПЦП повинна мати пам'ять, в якій зберігається інформація про ці попередні вхідні впливи і реакції на них. Функції елементів пам'яті логічних змінних виконують тригери, які є невід'ємною частиною будь-якого ПЦП.

9.1 Класифікація інтегральних цифрових тригерів

Інтегральні цифрові тригери класифікують за різними ознаками.

1. За логікою функціонування (логічного зв'язку).

а) RS-тригер. Має два входа-установки в 0 (скидання в 0) - вхід R і установки в 1 вхід S (S – Set, R – Reset). Особливість: одночасна передача сигналів R і S забороняється (заборонена комбінація на вході $R=True, S=True$).

б) D-тригер (Delay – затримка) має один вхід, стан якого повторює вхідний сигнал, але із затримкою, яка визначається тактовим сигналом.

в) T-тригер (Toggle – перевертати) має один вхід, який називається рахунковим і змінює свій стан кожного разу під

час подачі вхідного сигналу ($T=True$).

г) JK (універсальний) має вхід установки J (J – Jack – раптово вимкнути) і вхід скидання K (K – Kill – раптово вимкнути), як і RS-тригер, але допускає ситуацію $J=K=True$. В цьому режимі тригер працює, як рахунковий тригер щодо третього (тактового) входу С (Clock – первинне джерело сигналів синхронізації).

Крім основних входів (RS, D, T, JK) деякі тригери можуть мати входи V, E (Valve – клапан, вентиль, Enable – дозвіл), які блокують роботу тригера, і він може зберігати раніше записану в нього інформацію (True або False) як завгодно довго.

У комбінованих тригерах об'єднуються кілька режимів, наприклад, RST-тригер – рахунковий тригер, який має входи установки в 1 (S) і в 0 (R).

Прикладом тригера зі складною вхідною логікою є JK-тригер з групами входів J1, J2, J3 та K1, K2, K3, об'єднаних оператором кон'юнкції $J=J1\wedge J2\wedge J3$; $K=K1\wedge K2\wedge K3$.

2. За способом запису інформації

а) Тактування (стробування).

Спосіб запису інформації визначає хід процесу запису інформації. За цією ознакою розрізняють асинхронні (нетактовані) і синхронні (тактовані) тригери. У синхронного тригера, крім інформаційних входів (R, S, T, J, K), є тактовий (синхронізаційний) вхід С для подачі тактових сигналів, які дають дозвіл на запис інформації.

б) Активний логічний рівень.

За видом активного логічного рівня, який діє на входах, тригери поділяються на статичні – керовані рівнем

(потенціальні) і динамічні – керовані перепадом (фронтом або зрізом) сигналу.

Керування рівнем: при $C=True$ тригер сприймає входні сигнали і реагує на них (значенням $True$ в СВП і СНП відповідають різні рівні потенціалів), а при $C=False$ – не сприймає і залишається в попередньому стані.

Керування фронтом (зрізом) – дозвіл на перемикання дається тільки в момент перепаду сигналу на вході C . В інші моменти часу, незалежно від рівня сигналу на вході C тригер не сприймає сигнали на входах (R, S, T, J, K) і залишається в незмінному (попередньому) стані.

Динамічний вхід може бути прямим (по фронту) і інверсним (по зрізу) сигналу на вході C .

9.2 Позначення входів в СВП і СНП

Для синхронізації декількох ПЦП в них вводять входи тактування. Ці входи позначаються літерою C . При наявності дозвільного сигналу на вході C ПЦП працює відповідно до свого алгоритму, який задається таблицею істинності (таблиця перемикань). Розрізняють потенційне тактування, коли дозвільний сигнал – це наявність відповідного потенціалу на вході C і динамічне тактування, коли дозвільний сигнал – це перепад напруги, тобто фронт або зріз імпульсу. Позначення входів в СВП і СНП наведено на рис. 9.1. Тут стрілкою позначено факт дозволу прийому сигналу, який подано на відповідний інформаційний вхід (або групу входів).

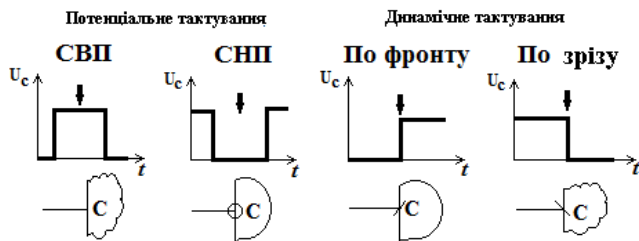


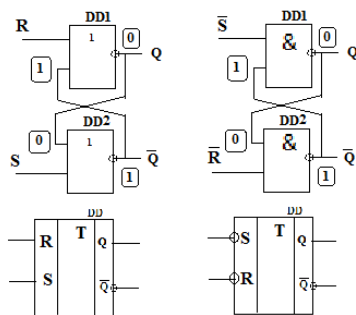
Рисунок 9.1 - Позначення входів ПЦП в СВП і СНП

За принципом роботи цієї частини схеми, яка реалізує процес перемикавання, динамічні тригери поділяють на одноступінчасті (схема трьох тригерів) і двоступінчасті (MS: "Master – Slave", "господар – раб". "Ведучий – ведений"). Схему MS розглянемо пізніше.

9.3 Різновиди тригерів за логікою функціонування

9.3.1 Асинхронні RS - тригери

Схеми асинхронних RS - тригерів в СВП і СНП наведено на рис.9.2.



СВП (2 × 2АБО–НІ)

СНП (2 × 2 І–НІ)

Рисунок 9.2 – Схеми асинхронних RS–тригерів

Звернути увагу на перехід від СВП до СНП: $R \rightarrow \bar{S}$; $S \rightarrow \bar{R}$. Логічний рівень, наявність якого на одному з входів ЛЕ однозначно визначає логічний рівень на його виході, незалежно від рівнів на інших входах, називається активним логічним рівнем.

Внаслідок того, що наявність активного рівня на одному з входів ЛЕ визначає рівень на виході ЛЕ, то можна говорити, що при цьому відбувається логічне від'єднання інших входів ЛЕ.

Рівень, зворотний активному, називається пасивним логічним рівнем. Пасивним рівнем для ЛЕ АБО-НІ є рівень логічного 0, а для І-НІ – логічної 1. При пасивному логічному рівні на одному з входів ЛЕ, рівень на виході визначається логічними рівнями на інших входах.

Розглянемо принцип роботи RS-тригера на ЛЕ 2АБО-НІ. Тут активним є рівень – "1", пасивним – "0". У схемі діє ланцюг ДЗЗ, який забезпечує два стійких стани після закінчення процесу переходу із одного стану в інший. Принцип роботи RS-тригера (в СВП) пояснюється таблицею переходів - табл.9.1.

Таблиця 9.1 – Логічні переходи RS-тригера (СВП)

S	R	Q^T	Q^{T+1}
0	0	0	0
0	1	0	0
1	0	0	1
1	1	0	–
0	0	1	1
0	1	1	0
1	0	1	1
1	1	1	–

Тут комбінація $S = R = 1$ є забороненою (4-ий і 8-ий ряд), бо при цьому на обох входах (1 для АБО-НІ – це активний рівень) встановлюється логічний 0, а після зняття активних рівнів на входах, стан тригера буде невизначеним: тригер може перейти або в стан 0 ($Q = 0, \bar{Q} = 1$), або в стан 1 ($Q = 1, \bar{Q} = 0$).

Для асинхронного RS-тригера з інверсними входами (активний рівень – 0) таблицю переходів можна отримати з табл.9.1, змінюючи 0 на 1 і навпаки в стовпцях R і S, тобто вважати, що в зазначених стовпцях записано інверсії вхідних сигналів \bar{S} і \bar{R} .

9.3.2 Синхронний RS-тригер зі статичним керуванням

Синхронний RS-тригер зі статичним керуванням має додатковий вхід C – тактування, синхронізація. Сигнал на цьому вході дозволяє приймання сигналів по входах R і S в задані інтервали часу (коли $C = 1$).

Виникає питання – навіщо необхідно тактування (стробування)? Причина в тому, що на вхід ЛЕ (або пристрою) інформаційні сигнали (R або S) можуть надходити не одночасно за причиною того, що можуть проходити різні шляхи в схемі (через спрацювання різної кількості ЛЕ з різними $t_{зеп}$). Це явище називається гонками або змаганнями. В результаті цього протягом деякого Δt на входах створюється непередбачувана ситуація: нові значення одних сигналів можуть об'єднуватися (згодом) з попередніми значеннями інших, що може привести до помилкового спрацювання. Наслідки гонок можна усунути стробуванням за часом.

Схеми RSC-тригера (в СВП і СНП) наведено на рис. 9.3.

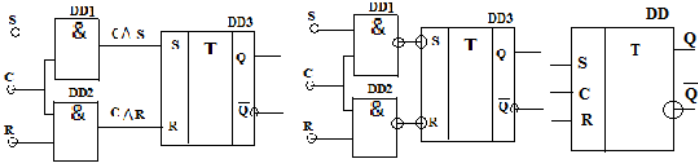


Рисунок 9.3 – Логічні схеми RSC - тригерів

Аналогічно можна побудувати схему статичного синхронного RS-тригера з входами встановлення.

9.4 D-тригери (тригери пам'яті)

Статичний D-тригер зі статичним керуванням має один інформаційний вхід D і тактовий вхід C – позначення на рис.9.4. Переходи - в табл.9.2.

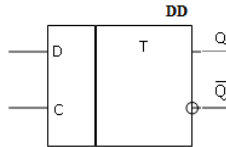


Рисунок 9.4 – Позначення умовне графічне для DC-тригера

Таблиця 9.2 – Переходи DC-тригера

C	D	Q^T	Q^{T+1}
1	0	0	0
1	1	0	1
1	0	1	0
1	1	1	1
0	0	0	0
0	1	0	0
0	0	1	1
0	1	1	1

Як видно з таблиці, при $C = 1$, тригер встановлюється в той стан, який визначається сигналом на вході D , а при $C = 0$ – зберігає попередній стан.

9.4.1 Логічні схеми D-тригерів (потенційне керування)

Логічну схему DC-тригера з потенційним керуванням наведено на рис.9.5. Тут DD2 та DD3 – кон'юнктори (логічна функція I).

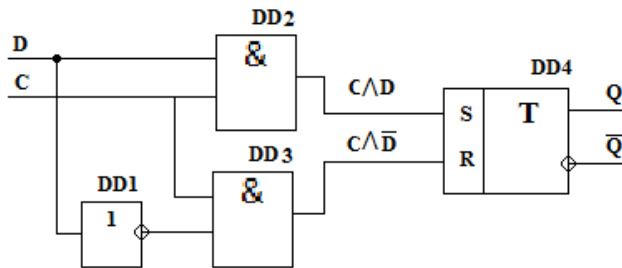


Рисунок 9.5 – Логічна схема DC-тригера з потенційним керуванням

При $C = 0$ на входах ЛЕ I (I-HE) на їх виходах виникають пасивні для входів асинхронного RS-тригера рівні (стан пам'яті). При $C = 1$ рівень, поданий на інформаційний вхід D , створює активний рівень або на вході R (при $D = 0$) або на вході S (при $D = 1$) асинхронного RS-тригера, і тригер встановлюється в той стан, який відповідає рівню на вході D . Таким чином D-тригер сприймає інформацію зі входу D при $C = 1$ і потім зберігає її невизначений час, поки $C = 0$.

Мікросхеми D-тригерів, які випускаються в країнах СНД, мають літерне позначення (шифр) ТМ.

9.5 Динамічне керування. Двоступеневі тригери

Розглянемо ідею роботи схем типу MS (Master–Slave, провідний – ведений). Схему наведено на рисунку 9.6а, а позначення – на рис.9.6 б (звернути увагу на позначення ТТ – динамічний тригер).

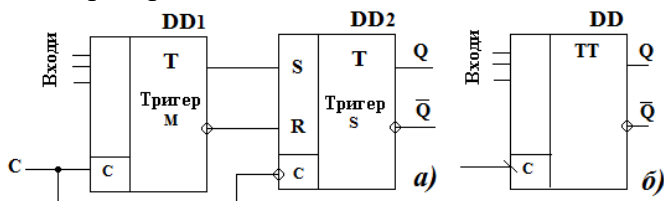


Рисунок 9.6 – До роботи схеми типу MS

При рівні $C = 1$ тригер М встановлюється відповідно до рівнів сигналів на інформаційних входах, а при рівні $C = 0$ інформація з виходів тригера М переписується в тригер S. Таким чином, перемикання схеми в цілому відбувається по зрізу імпульсу на вході C (переходу з 1 в 0 в СВП).

9.5.1 Рахункові тригери (Т-тригери)

Т-тригер повинен перемикатися кожним імпульсом на рахунковому вході (Т-вході). Т-тригер можна побудувати різними способами. На рис. 9.7 а наведено схему типу MS з двох RS-тригерів з потенційним тактуванням, на рис.9.7б – на основі D-тригера з динамічним тактуванням, а на рис.9.7в – умовне графічне зображення динамічного D-тригера (звернути увагу, що спрацьовує по зрізу керувального сигналу).

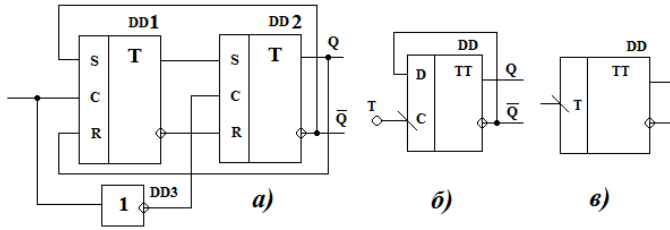


Рисунок 9.7 – Динамічний Т-тригер

9.5.2 Універсальні JK-тригери

JK-тригери – це синхронні універсальні тригери з двома інформаційними входами J та K. (аналог S і R для RS-тригера, але без забороненої комбінації).

У табл.9.3 наведено таблицю переходів JK-тригера. При $J = 0$, $K = 0$ – стан пам'яті;

Таблиця 9.3 – Переходи JK-тригера

J	K	Q^T	Q^{T+1}
0	0	QT	QT
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	$\overline{Q^T}$	$\overline{Q^{T+1}}$

При $J = K = 1$ – при наявності дозвільного перепаду на вході C (динамічний) тригер перемикається в стан, який є інверсним до попереднього (режим рахункового тригера). На рис. 9.10а наведено одну з можливих функціональних схем JK-тригера, на рис.9.10б – умовне позначення.

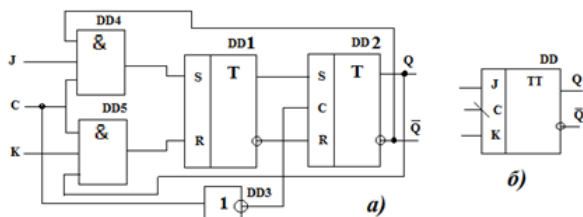
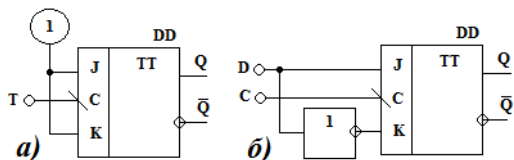


Рисунок 9.10 – JK-тригер з динамічним тактуванням за схемою MS

На рисунку 9.11 наведено схеми вмикання JK-тригера в режимі T-тригера (по динамічному входу C) та D-тригера.



а) T-тригер

б) DC-тригер

Рисунок 9.11 – Схеми вмикання JK-тригера

Мікросхеми JK-тригерів, які випускаються в країнах СНД мають літерне позначення (шифр) ТВ.

9.6 Регістри

9.6.1 Визначення. Класифікація

Регістри (Registrum – список, покажчик) – це ПЦП, які призначено для приймання, запам'ятовування, перетворення і передачі інформації, яка представлена у вигляді багаторозрядного двійкового числа (слова, коду). Під перетворенням розуміють зсув числа вправо або вліво (на q

розрядів), а також перетворення послідовного коду в паралельний і навпаки.

За способом прийому і передачі інформації (двійкового числа, коду) регістри можуть бути:

- SI / SO – послідовний по входу (запис) і послідовний по виходу (зчитування);

- SI / PO – послідовний запис, паралельне зчитування;

- PI / SO – паралельний запис, послідовне зчитування;

- PI / PO – паралельний запис, паралельне зчитування;

Позначення: S (serial) – послідовний; P (parallel) – паралельний; I (input) – вхід; O (output) – вихід.

Розрядність регістра визначається кількістю тригерів – елементів пам'яті. Кожен тригер відповідає за прийом, зберігання і зчитування 1 біта інформації.

Такі операції, як установка тригерів в початковий стан, приймання, зчитування, зсув вліво або вправо реалізуються за допомогою комбінаційної схеми регістра (логічна схема керування).

9.6.2 Регістри пам'яті PI / PO – паралельні

Регістри пам'яті (статичні) – це накопичувальні регістри – пристрої типу PI / PO. Схему паралельного дворозрядного регістру наведено на рис.9.12 а, позначення на рис.9.12 б. Вхід R – попереднє встановлення в стан 0.

Входи x_i – інформаційні, вхід C – тактування, дозвіл запису.

9.6.3 Послідовні регістри (SI / SO) – регістри зсуву

Ці регістри призначено для виконання операції зсуву двійкової інформації, яку представлено в послідовному коді – розряд за розрядом.

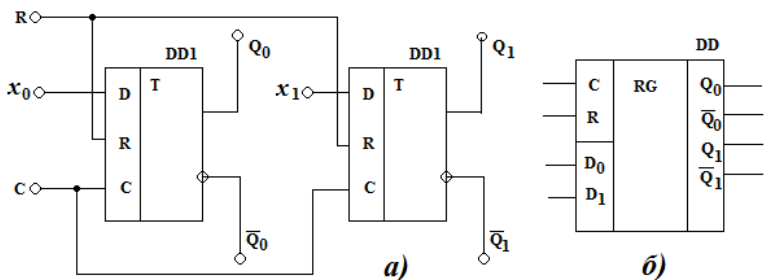


Рисунок 9.12 – Схема паралельного регістра PI / PO на D-тригерах

Якщо зсув (переміщення всіх розрядів) здійснюється в напрямку від старших до молодших – це зсув вправо, якщо від молодших до старших – зсув вліво. Будують на основі синхронних D- або RS-тригерів. Схему на D-тригерах наведено на рисунку 9.13а, позначення на рис.9.13б. Це схема SI \ PO (SO).

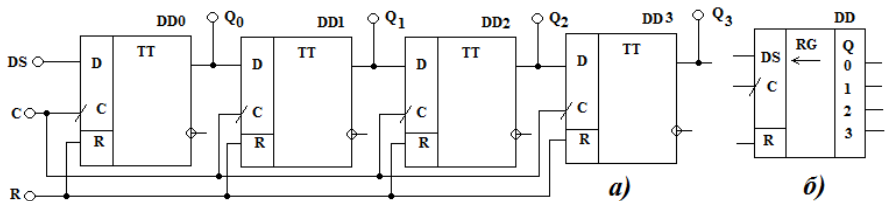


Рисунок 9.13 – Послідовний регістр типу SI / PO (SO) на D-тригерах

Зсув здійснюється від молодшого розряду до старшого (вліво) синхронно з періодом надходження тактових імпульсів. Попередньо всі тригери встановлюються в 0 сигналом на вході R.

Питання для самоперевірки

1. Які особливості мають послідовнісні цифрові пристрої?
2. Яка класифікація інтегральних цифрових тригерів?
3. Які способи керування застосовуються в інтегральних цифрових тригерах?
4. Які позначення входів тригерів в СВП і СНП?
5. Що таке динамічне керування в тригерах?
6. Як схемотехнічно виконується асинхронний тригер RS-типу зі статичним керуванням?
7. Навіщо в тригерах необхідно застосовувати тактування (стробування)?
8. Як схемотехнічно виконується синхронний RS-тригер зі статичним керуванням?
9. Як функціонує статичний D-тригер зі статичним керуванням?
10. Які логічні схеми D-тригерів з потенційним керуванням?
11. Як в тригерах виконують динамічне керування за схемою MS?
12. Як функціонує тригер T-типу за схемою MS?
13. Які особливості функціонування тригерів JK-типу?
14. Які функції, визначення та класифікація регістрів?
15. Чим за принципом роботи і схемотехніці паралельні регістри відрізняються від послідовних?
16. Який алгоритм роботи паралельного регістру PI / PO?
17. Який алгоритм роботи послідовного регістру SI / PO?

БІБЛІОГРАФІЧНИЙ СПИСОК

1. Опадчий Ю.Ф. Аналоговая и цифровая электроника / Ю.Ф. Опадчий, О.П. Глудкин, А.И. Гуров. – М.: «Горячая линия – Телеком», 2000. – 768 с.
2. Электротехника и основы электроники / О.А. Антонова, О.П. Глудкин, П.Д. Давыдов и др.; под. ред. О.П. Глудкина, В.П. Соколова. – М.: Высшая школа. 1993 . – 445 с.
3. Ногин В.Н. Аналоговые электронные устройства. – М.: Радио и связь. 1992. – 300 с.
4. Алексеенко А.Г., Шагурин И.И. Микросхемотехника. – М.: Радио и связь. 1990. – 496 с.
5. Остапенко Г.С. Усилительные устройства. – М.: Радио и связь. 1989. – 399 с.
6. Токхейм Р. Основы цифровой электроники: пер. с англ. М.: Мир. 1988. – 392 с.

ЗМІСТ

Перелік скорочень.	3
ВСТУП.	5
1. ПАСИВНІ І АКТИВНІ ЕЛЕМЕНТИ СХЕМОТЕХІКИ.	6
1.1 Електронні ланцюги і принципові схеми.	6
1.2 Лінійні, параметричні і нелінійні елементи і схеми.	7
1.3 Активні елементи.	8
1.4 Пасивні елементи (пасивні двополюсники) і їх властивості.	9
2. ЕЛЕКТРИЧНІ СИГНАЛИ ТА ЇХ ПАРАМЕТРИ	13
2.1 Гармонійний сигнал.	13
2.2 Одиничний стрибок (функція вмикання Хевісайда)	14
2.3 Дельта-функція (функція Дірака)	14
2.4 Ідеальний прямокутний імпульс додатної полярності.	15
2.5 Періодична послідовність ідеальних прямокутних імпульсів.	16
2.6 Трапецієвидний імпульс.	17
2.7 Лінійно змінний сигнал.	18
2.8 Наростаючий експоненційний імпульс	19
2.9 Спадаючий експоненційний імпульс	19
2.10 Реальний трапецієвидний імпульс.	20
3. ЛІНІЙНІ ФОРМУВАЛЬНІ ЛАНЦЮГИ (ЛФЛ)	22
3.1 Диференціальні ланцюги (ДЛ)	22
3.2 Інтегровальні ланцюги	25
3.3 Ланцюги зв'язку між каскадами.	30
3.4 Форсувальні ланцюги	31
4. НАПІВПРОВІДНИКОВІ ПРИБОРИ.	34
4.1 НП резистори.	34
4.2 НП діоди.	36
4.2.1 Випростувальні НП діоди.	38

4.2.2 Діоди Шотткі (ДШ). Транзистор Шотткі (ТШ). . . .	41
4.2.3 Стабілітрони. Параметричний стабілізатор напруги.	43
4.2.4 Тунельний діод.	44
4.2.5 Фотодіоди.	45
4.2.6 Світлодіоди і лазери.	45
4.2.7 Варикапи.	47
4.3 Транзистори.	47
4.3.1 Гіпотетичний підсилювач. ВАХ для ПЕ.	48
4.3.2 Принцип підсилення. Біполярні і уніполярні транзистори.	50
4.3.3 Біполярні транзистори. Структура. Принципи роботи.	51
4.3.4 Режими роботи транзистора.	53
4.3.5 Основні схеми вмикання БТ.	56
4.3.6 Статичні ВАХ для БТ.	57
4.3.7 Робота БТ за схемою з ЗЕ в різних режимах.	59
4.3.8 Підсилення напруги в каскаді за схемою з ЗЕ.	62
4.3.9 Перехідні процеси при перемиканні БТ.	64
4.3.10 Динамічні властивості БТ в активному режимі.	67
4.4 Уніполярні (польові) транзистори (ПТ)	68
4.4.1 Визначення ПТ. Різновиди ПТ. Особливості.	68
4.4.2 Устрій і принцип дії ПТКП.	69
4.4.3 Устрій і принцип дії ПТІЗ.	70
4.4.4 ВАХ для ПТ.	71
4.4.5 Підсилювач напруги на ПТ.	74
4.4.6 Динамічні характеристики (ДХ) для ПТ.	75
4.5 Різновиди транзисторів.	78
4.5.1 Багатоємітерний транзистор (БЕТ)	78
4.5.2 Складені транзистори (БТ) за схемою Дарлінгтона.	78
4.5.3 Складений транзистор (БТ) за схемою Шіклаі.	79
4.5.4 Комплементарна пара МОН транзисторів.	79

4.6	Силові НП прилади.	80
4.6.1	Визначення. Вимоги. Різновиди.	80
4.6.2	Діністори.	81
4.6.3	Тиристор (керований діод, триністор)	82
4.6.4	Сімістор (симетричний тиристор)	83
4.6.5	Фототиристори і фотосімістори.	84
4.6.6	СІТ - транзистори (ПТ із статичною індукцією).	85
4.6.7	БТ з ізолюваним затвором (БТІЗ). IGBT (фірма Semikron (Німеччина) і TOSHIBA Semiconductor – Японія)	86
5.	ПІДСИЛЮВАЧІ ЕЛЕКТРИЧНИХ СИГНАЛІВ.	89
5.1	Структурна схема підсилювача. Різновиди підсилювачів і їх особливості.	89
5.2	Параметри підсилювачів.	90
5.3	Характеристики підсилювачів.	91
5.4	Основні режими (класи) роботи підсилювачів.	93
5.4.1	Точка спокою підсилювача.	93
5.4.2	Робота підсилювача в режимі класу А.	94
5.4.3	Класи В і С. Кут відсічення.	95
5.5	Ланцюги зміщення каскадів.	96
5.5.1	Схема зміщення фіксованим струмом бази.	96
5.5.2	Схема зміщення фіксованою напругою на базі.	97
5.6	Температурна стабілізація підсилювачів.	98
5.7	Зворотні зв'язки (ЗЗ) в підсилювачах.	100
5.7.1	Петля ЗЗ.	100
5.7.2	Різновиди ЗЗ.	100
5.7.3	Позначення величин в підсилювачах з ЗЗ.	101
5.7.4	Параметри підсилювача з ОС.	102
5.7.5	Від'ємний ЗЗ (ВЗЗ) в підсилювачах.	103
5.7.6	Параметри підсилювача з ВЗЗ.	104
5.7.7	Додатний ОЗЗ (ДЗЗ) в підсилювачах.	105
5.7.8.	Приклади підсилювачів з повним ВЗЗ – повторювачі напруги.	106

5.8 Підсилювачі сталого струму (ПСС)	108
5.8.1 Особливості ПСС. Дрейф нуля.	108
5.8.2 Чотирьохплечий міст з паралельним балансом. Принцип роботи балансного підсилювача.	109
5.8.3 Диференціальний ПСС (ДПСС)	110
5.9 Операційні підсилювачі	111
5.9.1 Загальні властивості ОП.	111
5.9.2 Типова схема вмикання ОП.	114
5.9.3 Основні характеристики ОП.	115
6. ПРИСТРОЇ АНАЛОГОВОЇ І ІМПУЛЬСНОЇ ЕЛЕКТРОНІКИ НА ОСНОВІ ОП.	118
6.1 Інвертувальний підсилювач (ІНП)	118
6.1.1 Масштабувальний підсилювач. Інвертор полярності.	120
6.2 Неінвертувальний підсилювач (НІП)	120
6.2.1 Неінвертувальний повторювач напруги.	121
6.3 Перетворювач струму в напругу.	121
6.4 Інвертувальний суматор.	122
6.5 Інтегрувальний підсилювач (інтегратор)	123
6.6 Компаратори напруги.	125
6.7 Генератори прямокутних імпульсів на ОП – мультивібратори (МВ)	126
6.7.1 Загальні відомості.	126
6.7.2 Автоколивний МВ на ОП.	126
6.7.3 Очікувальний режим мультивібратора на ОП.	128
6.8 Підвищення потужності вихідного сигналу ОП.	129
7. ЕЛЕМЕНТИ АЛГЕБРИ ЛОГІКИ.	130
7.1 Логічна змінна. Логічні функції.	130
7.2 Аксиоми та закони булевої алгебри.	132
7.3 Представлення логічних функцій. Логічні елементи. Базиси.	133
7.3.1 Мінімальні базиси логічних функцій.	135
7.4 Стандартні форми аналітичного представлення	

логічних функцій.	138
7.4.1 Конституенти одиниці (мінтерми) та нуля (макстерми) для ЛФ.	140
7.5 Мінімізація логічних функцій.	142
7.5.1 Аналітичний метод мінімізації ЛФ	144
7.5.2 Мінімізація ЛФ за допомогою карт Вейча.	146
7.5.3 Мінімізація ЛФ за допомогою карт Карно.	150
7.5.4 Мінімізація частково визначених ЛФ.	151
8. ЦИФРОВІ ІНТЕГРАЛЬНІ ЛОГІЧНІ ЕЛЕМЕНТИ.	154
8.1 Потенціальне і імпульсне керування. Додатна і від'ємна логіки (СВП та СНП)	154
8.2 Передатна характеристика ЛЕ. Рівні логічних сигналів.	155
8.3 Коефіцієнт об'єднання по входу. Коефіцієнт розгалуження по виходу. Середня потужність споживання.	157
8.4 Базовий елемент ТТЛ ІС.	158
8.4.1 Підвищення навантажувальної здатності ТТЛ ІС.	159
8.4.2 Стробування в ТТЛ ІС (приклад 2АБО - НЕ).	159
8.4.3 ТТЛ ІС з третім (високоімпедансним) станом.	161
8.5 Базові логічні елементи на МОН транзисторах.	162
8.5.1 ЛЕ І-НЕ та АБО-НЕ на n-МОН (p-МОН) транзисторах.	162
8.5.2 ЛЕ на КМОН структурах.	163
8.5.3 ЛЕ КМОН з трьома станами.	164
8.6 Перетворення рівнів ЛЕ.	165
8.7 Комбінаційні цифрові пристрої (КЦП)	166
8.7.1 Мультиплексори.	166
8.7.2 Демультіплексори.	168
9. ПОСЛІДОВНІСНІ ЦИФРОВІ ПРИСТРОЇ (ПЦП).	171
9.1 Класифікація інтегральних цифрових тригерів.	171
9.2 Позначення входів в СВП і СНП.	173

9.3	Різновиди тригерів за логікою функціонування.	174
9.3.1	Асинхронні RS - тригери.	174
9.3.2	Синхронний RS-тригер зі статичним керуванням. .	176
9.4	D-тригери (тригери пам'яті)	177
9.4.1	Логічні схеми D-тригерів (потенційне керування).	178
9.5	Динамічне керування. Двоступеневі тригери.	179
9.5.1	Рахункові тригери (Т-тригери)	179
9.5.2	Універсальні JK-тригери.	180
9.6	Регістри.	181
9.6.1	Визначення. Класифікація.	181
9.6.2	Регістри пам'яті PI / PO – паралельні.	182
9.6.3	Послідовні регістри (SI / SO) – регістри зсуву.	182
	БІБЛОГРАФІЧНИЙ СПИСОК.	185

Наукове видання

**Дмитренко Віктор Панкратович
Романенко Сергій Миколайович
Карпуков Леонід Матвійович**

**ОСНОВИ ЕЛЕКТРОНІКИ В ТЕЛЕКОМУНІКАЦІЇ
І СИСТЕМАХ ТЕХНІЧНОГО ЗАХИСТУ ІНФОРМАЦІЇ**

Навчальний посібник

Комп'ютерний набір *Романенко С.М.*

Підписано до друку 10.06.2019. Формат 60×84/16. Ум. друк. арк. 11,68.
Тираж 300 прим. Зам. № 721.

Запорізький національний технічний університет
Україна, 69063, м. Запоріжжя, вул. Жуковського, 64
Тел.: (061) 769–82–96, 220–12–14

Свідотство суб'єкта видавничої справи ДК № 2394 від 27.12.2005.