

МІНІСТЕРСТВО ОСВІТИ ТА НАУКИ УКРАЇНИ
Національний Університет
"Запорізька Політехніка"

Конспект лекцій
з дисципліни «Електроніка та основи схемотехніки»
для студентів спеціальності 173 «Авіоніка»
усіх форм навчання
Частина 3

Запоріжжя 2023

Конспект лекцій з дисципліни «Електроніка та основи схемотехніки» для студентів спеціальності 173 «Авіоніка» усіх форм навчання частина 3 / Укл. М.Л. Антонов, Є.В.Васильєва – Запоріжжя: НУЗП, 2023 – 50 с.

Укладачі: М.Л. Антонов , канд. техн. наук

Є.В.Васильєва, старш. викл.;

Рецензент: А.Є. Казурова, канд. техн. наук, доцент

Відповідальний за випуск: Є.В.Васильєва

Затверджено

на засіданні кафедри ЕПА

Протокол № 10

від 26.05.2023

Рекомендовано до видання

НМК ЕТФ

Протокол № 9

від 18.05.2023

Зміст

	стр
Розділ 5 Імпульсні пристрої	191
5.1. Загальні відомості про імпульсні пристрої. Параметри імпульсів	191
5.2. Електронні ключі та найпростіші схеми формування імпульсів	194
5.3. Мультивібратори	198
5.3.1. Загальні відомості	198
5.3.2. Мультивібратор з колекторно-базовими зв'язками у автоколивальному режимі	200
5.3.3. Мультивібратор на ОП	205
5.3.4. Одновібратор з колекторно-базовими зв'язками (чекаючий мультивібратор)	207
5.3.5. Одновібратор на ОП	210
5.4. Блокінг-генератори	212
Розділ 6 Логічні елементи	218
6.1. Алгебра логіки	218
6.2. Реалізація простих логічних функцій. Логічні елементи	220
Розділ 7 Тригери	228
7.1. Загальні відомості про тригери та їх призначення	228
7.2. Тригер на біполярних транзисторах (симетричний тригер з лічильним запуском)	228
7.3. Тригери на логічних елементах	231
7.3.1. RS-тригер	233
7.3.2. Тригер Т-типу (Т-тригер)	235
7.3.3. JK – тригер	236

РОЗДІЛ 5

ІМПУЛЬСНІ ПРИСТРОЇ

5.1. Загальні відомості про імпульсні пристрої. Параметри імпульсів

Імпульсними називають пристрої, що працюють не безперервно, а в переривчастому режимі, коли дія чередується з паузою, тривалість якої сумірна з тривалістю перехідних процесів (якщо тривалість несумірно більша, то процес вважається таким, що встановився). Використання імпульсних режимів роботи має ряд переваг порівняно з безперервними режимами, а саме:

а) У імпульсному режимі можна одержати досить значну потужність в імпульсі за незначної середньої потужності, а оскільки габарити електронних пристроїв визначаються, головним чином середньою потужністю, то імпульсні пристрої мають менші габарити, ніж пристрої, що працюють у безперервному режимі;

б) імпульсні пристрої практично не зазнають впливу такого дестабілізуючого фактору, як зміни температури навколишнього середовища, бо працюють у ключовому режимі: увімкнено-вимкнено;

в) імпульсні пристрої мають значну швидкодію та високу завадостійкість;

г) імпульсні пристрої, навіть найскладніші (наприклад, обчислювальні машини), будуються з простих однотипних елементів, що дозволяє якнайширше використовувати інтегральну технологію, забезпечуючи підвищену надійність і невеликі габарити;

д) застосування імпульсних (цифрових) методів у вимірвальній техніці дозволило суттєво підвищити точність вимірів та зручність роботи з вимірвальними приладами.

Імпульсні пристрої широко використовують при побудові систем керування та регулювання для:

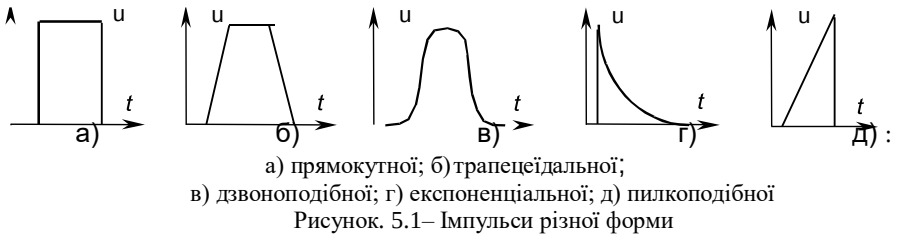
1) формування імпульсів необхідної форми, тривалості і полярності з синусоїдних коливань та імпульсів іншої форми;

2) генерування імпульсів із заданими параметрами;

3) керування імпульсами, пов'язаного з визначенням їхнього часового положення (затримка, синхронізація, лічба, розподіл та ін.).

Отже: **імпульс** – це короткочасна зміна напруги (струму) в електричному колі від нуля до деякого значення, тривалість якої сумірна або менша тривалості перехідних процесів у цьому колі.

За геометричною формою імпульси бувають прямокутні, трапецеїдальні, дзвоноподібні (як у підсилювача синусоїдних коливань у режимі класу В), експоненціальні, лінійнозмінювані (пилкоподібні), як показано на рис. 5.1.



Розрізняють відеоімпульси і радіоімпульси.

Відеоімпульс – це імпульс у колі постійного струму.

Відеоімпульси можуть бути позитивні, негативні або різнополярні.

Радіоімпульс являє собою короткочасний пакет високочастотних коливань, обвідна якого має форму відеоімпульсу.

Параметри послідовності імпульсів розглянемо на прикладі прямокутних імпульсів з рис. 5.2. Це:

T – період надходження імпульсу; $f = T^{-1}$ – частота повторення; t_i – тривалість імпульсу; U_i – амплітуда імпульсу; t_n – тривалість паузи.

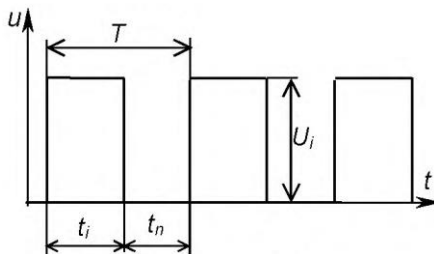


Рисунок. 5.2 – Параметри послідовності імпульсів

$$Q = \frac{T}{t_i} - \quad (5.1)$$

Щільність імпульсів; (величина, зворотна до Q , називається коефіцієнтом заповнення);

$$U_{cp} = \frac{1}{T} \int_0^{t_i} U_i dt = \frac{U_i}{Q} - \quad (5.2)$$

Середнє значення напруги

$$U_{ef} = \sqrt{\frac{1}{T} \int_0^{t_i} U_i^2 dt} = \frac{U_i}{\sqrt{Q}} - \quad (5.3)$$

ефективне (діюче) значення напруги;

$$P_{cp} = \frac{P_i}{Q} - \quad (5.4)$$

середня потужність (при цьому потужність джерела живлення імпульсного пристрою повинна бути не меншою за P_{cp} : тоді, накопичуючи енергію у паузі, можна в імпульсі видавати потужність в Q разів більшу за P_{cp} – так працюють фотоспалах, крапкова зварка і тому подібні пристрої).

На рис. 5.3 зображено класичну форму реального прямокутного імпульсу. Він має такі параметри:

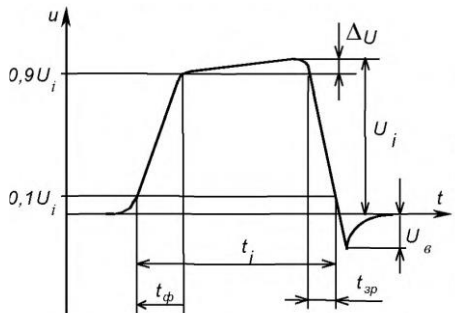


Рисунок. 5.3 – Параметри несиметричного імпульсу

U_i – амплітуда імпульсу;

ΔU – нерівномірність вершини;

T_i – тривалість імпульсу на рівні $0,1U_i$ (іноді, наприклад, при оцінці енергетичної дії імпульсу її беруть на рівні $0,5U_i$);

t_ϕ – тривалість переднього фронту;

$t_{зр}$ – тривалість заднього фронту (зрізу);

U_v – амплітуда викиду.

Деякі імпульси не мають вершини (наприклад, див. рис. 5.1, д).

Пропускна спроможність імпульсного пристрою за частотою визначається спектром імпульсу, який є наслідком розкладання імпульсу у ряд Фур'є, тобто на нескінченну кількість гармонічних складових різної частоти.

Зокрема, частотні властивості імпульсного сигналу визначаються активною шириною частотного спектру F_a : беруться частоти від $f = 0$ до $f_{гр} = F_a$, що відповідає 95% енергії імпульсного сигналу.

Наприклад, активна ширина спектру:

у прямокутного імпульсу

$$F_a = \frac{2}{t_i};$$

у дзвоноподібного імпульсу

$$F_a = \frac{0,25}{t_i}.$$

5.2. Електронні ключі та найпростіші схеми формування імпульсів

Ключ – це елемент, що має два тривалих стани: увімкнутий та вимкнутий.

Найближчим за параметрами до ідеального ключа є електромеханічний контакт, що має нескінченний опір у розімкнутому стані і нульовий у замкнутому. В наш час в електронних пристроях у якості ключів найчастіше використовують напівпровідникові діоди, транзистори, тиристори.

Схема найпростішого ключа на електромеханічному контакті та часові діаграми його роботи зображені на рис. 5.4.

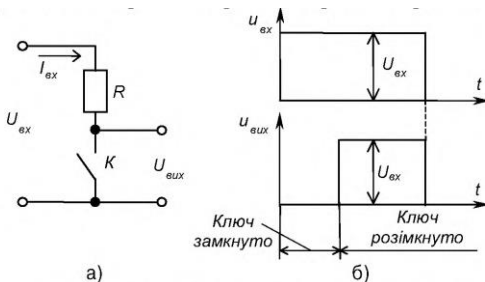


Рисунок.. 5.4 Ключ на електромеханічному контакті (а) і часові діаграми його роботи (б)

Схему одного з найпростіших **діодних ключів** та його передатну характеристику зображено на рис. 5.5 – це паралельний діодний ключ- обмежувач низу.

Зрозуміло, що точність його роботи визначається параметрами реального діода (див. ВАХ на рис. 2.5) – прямим спадом напруги до 1 В і зворотним струмом (пряма гілка **ВАХ ідеального ключового елемен**

та збігається з відрізком вісі струму $0 - I_{пр}$, а зворотна з відрізком вісі напруг $0 - U_{зв}$).

Для того, щоб виключити зв'язок між вхідним та вихідним колами і забезпечити підсилення, у якості ключа використовують транзистор. Схему **транзисторного ключа** зображено на рис. 5.6

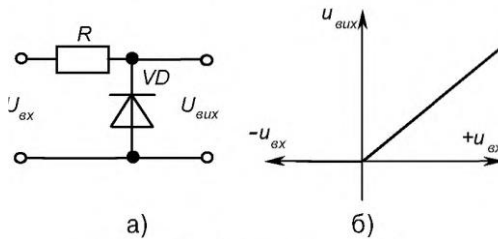


Рисунок. 5.5 – Діодний ключ (а) та його передатна характеристика (б)

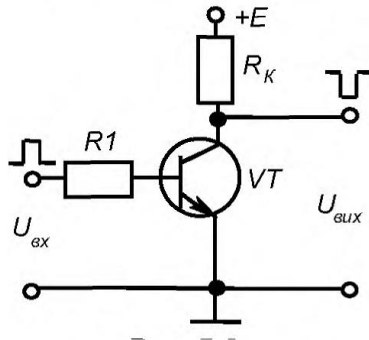


Рисунок.5.6–Транзисторний ключ

Найпростішими **колами формування імпульсів** (формуючими колами) є диференціальні та інтегральні RC-ланцюжки.

У **диференціального ланцюжка**, схему якого зображено на

рис. 5.7,а, напруга на виході пропорційна похідній за часом вхідної напруги, як це видно з наступних математичних викладів.

Для ідеального випадку

$$u_{вих} = K \frac{du_{ex}}{dt}, \quad (5.5)$$

Тому що

$$i = C \frac{du_c}{dt}; \quad (5.6)$$

$$u_{вих} = RC \frac{du_c}{dt}; \quad (5.7)$$

$$u_c = u_{ex} - u_{вих}. \quad (5.8)$$

Якщо

$$u_c \approx u_{вх}, \quad u_{вих} = u_{R1} \ll u_{вх}, \quad (5.9)$$

і забезпечуються умови виконання ланцюжком операції диференціювання (а саме:

– для гармонійного сигналу це:

$$R \ll \frac{1}{\omega C},$$

де $\omega = 2\pi f$; f – частота;

– для імпульсного сигналу:

$$RC \ll t_i,$$

де t_i – тривалість імпульсу), матимемо

$$u_{вих} = RC \frac{du_{ex}}{dt}, \quad (5.10)$$

де $RC = \tau$ – стала часу.

Часові діаграми роботи диференційовального ланцюжка наведено на рис. 5.7,б (для трапецеїдальної форми імпульсів) і рис. 5.7,в (для прямокутного імпульсу у випадку, коли реально не виконується умова диференціювання).

У **інтегровального кола**, схема якого зображена на рис. 5.8,а, вихідна напруга пропорційна інтегралу за часом від вхідної. Роботу схеми пояснюють наступні математичні викладки:

$$u_{\text{вих}} = u_c = \frac{1}{C} \int_0^t i_c dt \quad \text{при } U_{\text{вих}0} = 0 \quad (5.11)$$

$$i_c = \frac{u_{\text{вх}} - u_c}{R} \quad (5.12)$$

(порівняйте з інтегратором на ОП – див. пп. 4.6.7).

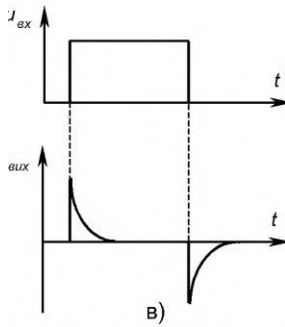
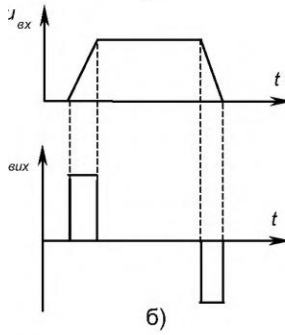
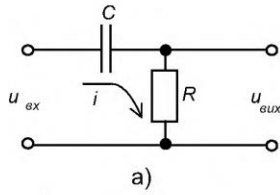


Рисунок 5.7 – Диференціювальний

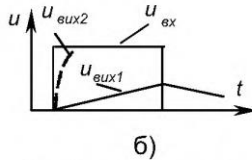
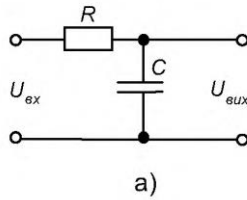


Рисунок. 5.8 – Інтегровальний ланцюжок

Якщо $U_C \ll U_{вх}$, маємо

$$i_c = \frac{U_{вх}}{R} \quad (5.13)$$

(умови виконання ланцюжком операції інтегрування:

для гармонійного сигналу $R \gg \frac{1}{\omega C}$;

для імпульсного сигналу $RC \gg t_i$).

$$U_{вих} = \frac{1}{RC} \int_0^t u_{вх} dt = \frac{1}{\tau} \int_0^t u_{вх} dt. \quad (5.14)$$

Часові діаграми роботи інтегровального ланцюжка для вхідного імпульсу прямокутної форми наведені на рис. 5.8,б (при виконанні умови інтегрування – $u_{вих1}$ і при її невиконанні – $u_{вих2}$).

5.3. Мультивібратори

5.3.1. Загальні відомості

Мультивібратори (від латинського multum – багато; vibro – коли- ваю) – це релаксаційні автогенератори напрути прямокутної форми (релаксаційний – такий, що різко відрізняється від гармонійного – синусоїдного; автогенератор – пристрій, що генерує незатухаючі коливання без запуску ззовні і не має стійких станів).

Виконуються мультивібратори на основі електронних приладів, що мають на ВАХ ділянку з негативним опором (наприклад, тунельні діоди, тиристори), а також на підсилювачах постійного струму з ППЗ (позитивними зворотними зв'язками), побудованими на транзисторах, ОП, цифрових і спеціальних ІМС). Електронні прилади в них працюють у ключових режимах.

Мультивібратори можуть працювати у трьох режимах: чекаючому, автоколивальному та режимі синхронізації.

Найчастіше вони працюють у **автоколивальному режимі**, коли мультивібратор має два квазісталіх (нестійких) стани рівноваги і переходить із одного стану в інший самочинно під впливом внутрішніх перехідних процесів. У такому режимі мультивібратор використовується як генератор прямокутної напруги.

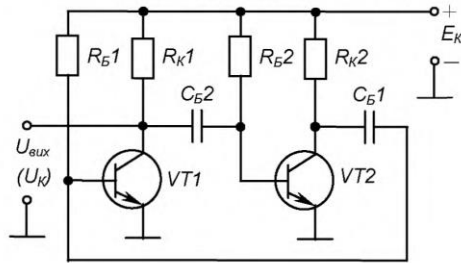
У **чекаючому режимі** мультивібратор має один сталий і один квазі-сталий стани рівноваги. Зазвичай він знаходиться у сталому стані і переходить до квазісталого під дією зовнішнього електричного сигналу. Час перебування у квазісталому стані визначається внутрішніми процесами в схемі мультивібратора. Такі мультивібратори використовуються для формування імпульсів напруги необхідної тривалості, а також для затримки імпульсів на визначений час. Мультивібратор, що працює у такому режимі, має назву одновібратор.

У **режимі синхронізації** використовується мультивібратор, що працює в автоколивальному режимі, але його перехід із одного стану в інший забезпечується зовнішньою синхронізуючою напругою. Для його нормальної роботи в цьому режимі необхідно, щоб частота синхронізуючого сигналу перевищувала частоту власних коливань. У результаті частота коливань мультивібратора практично не залежить від дестабілізуючих факторів, що впливають на його елементи. Використовуються такі мультивібратори для створення генераторів стабільної частоти і при керуванні складними електронними пристроями, робота яких синхронізована якоюсь зовнішньою дією (наприклад, синхронізація розгортки електронного осцилографа).

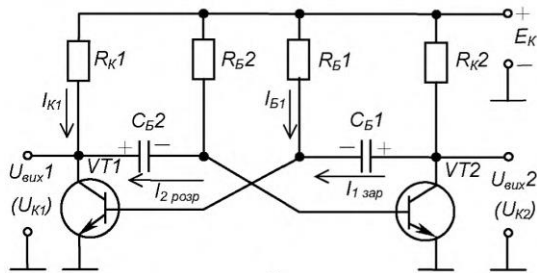
Загалом, мультивібратори повинні забезпечувати стабільність частоти і тривалості імпульсів, а також необхідну (зазвичай, мінімальну) тривалість їх фронтів.

5.3.2. Мультивібратор з колекторно-базовими зв'язками у автоколивальному режимі

На транзисторах автоколивальний мультивібратор найчастіше бу- дують за симетричною схемою з **колекторно-базовими зв'язками**. Він являє собою двокаскадний підсилювач з резистивно-ємнісними зв'язками, як показано на рис. 5.9,а. Кожен з каскадів є каскадом з СЕ зі зміщенням фіксованим струмом бази (див. рис. 3.9). Режим генерації



а)



б)

Рисунок. 5.9 – Мультивібратор з колекторно-базовими зв'язками

забезпечується за рахунок ПЗЗ, що створюється подачею вихідного сигналу другого каскаду на вхід першого, з-за чого підсилювач само- збуджується. Як правило симетричний мультивібратор з колекторно- базовими зв'язками зображують у вигляді наведеному на рис. 5.9,б.

І хоча такі мультивібратори зараз практично не застосовуються (бо використовують, в основному, мультивібратори виконані на ІМС), во- ни якнайкраще підходять з точки зору здобуття навиків аналізу роботи імпульсних пристроїв.

Симетрія схеми забезпечується тим, що задають $R_{K1}=R_{K2}$ та $R_{B1}=R_{B2}$ (вони призначені для забезпечення насиченого стану транзисторів), $C_{B1}=C_{B2}$ (забезпечують зв'язок між каскадами). Відповідно параметри транзисторів повинні бути повністю ідентичні. І така ідеальна схема буде непрацездатною: обидва транзистори будуть відкриті. Неможливість реально забезпечити абсолютну симетрію і наявність ППЗ призводять до того, що після подачі напруги живлення один з транзисторів повністю відкривається, а другий – закривається.

Роботу мультивібратора ілюструють часові діаграми, наведені на рис. 5.10.

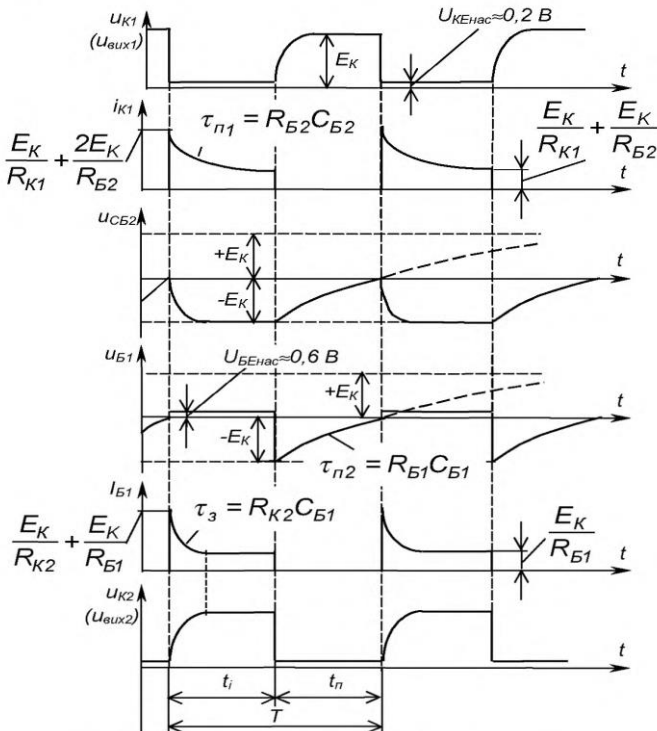


Рисунок. 5.10 – Часові діаграми роботи мультивібратора з колекторно-базовими зв'язками

Отже, мультівібратор має два квазістабільні стани:

1 – транзистор VT1 відкритий, а VT2 закритий;

2 – транзистор VT2 відкритий, а VT1 закритий.

Уявимо, що початковий стан мультівібратора такий: VT1 відкритий (знаходиться у режимі насичення), а VT2 закритий (знаходиться у режимі відсічки). При цьому і надалі:

а) через VT1 і R_{K1} від E_K протікає колекторний струм насичення I_{K1} ;

б) через R_{B1} і базо-емітерний перехід VT1 протікає струм бази I_{B1} , який утримує VT1 у режимі насичення (маємо схему зміщення фіксованим струмом бази);

в) конденсатор C_{B1} заряджається струмом $I_{1зар}$ від E_K через R_{K2} і базо-емітерний перехід VT1;

г) конденсатор C_{B2} заряджений із вказаною на схемі полярністю до напруги, рівної E_K (у попередньому такті роботи схеми), і через VT1 (замкнений ключ) підімкнений до нульової точки, за рахунок чого через нього протікає струм $I_{2розр}$ від E_K через R_{B2} ; цей струм намагається перезарядити C_{B2} від напруги $-E_K$ до напруги $+E_K$, при цьому негативна напруга з C_{B2} подається на базу VT2 відносно його емітера і утримує транзистор в закритому стані (розімкнений ключ);

д) процес перезаряду конденсатора C_{B2} триває доти, доки напруга на ньому не перетне нульовий рівень і не стане вищою за порогову напругу базо-емітерного переходу транзистора VT2 $U_{BE нас} \approx 0,6 \text{ В}$, після чого потече базовий струм VT2 і він почне відкриватися;

е) через VT2, що перейшов у активний режим, конденсатор C_{B1} обкладкою «+» підмикається до нульової точки і негативна напруга з C_{B2} подається на базу VT1 відносно його емітера, закриваючи транзистор;

ж) як тільки VT1 починає закриватись, збільшується позитивна напруга на його колекторі і починає заряджатися C_{B2} від E_K через R_{K1} і базо-емітерний перехід VT2, за рахунок чого останній відкривається ще більше – діє ППЗ: розвивається лавиноподібний регенеративний процес, після закінчення якого VT1 повністю закривається, а VT2 відкривається і мультівібратор переходить до свого другого квазістабільного стану.

Далі процеси в схемі протікають аналогічно, тільки тепер заряджається C_{B2} , а перезаряджається C_{B1} .

Таким чином, пристрій фактично працює за рахунок автоматичної комутації конденсаторів ключами-транзисторами.

Умовами працездатності мультівібратора є:

$$R_{K2} C_{B1} < R_{B2} C_{B2}; \quad R_{K1} C_{B2} < R_{B1} C_{B1};$$

$$R_{K1} \beta_1 \geq R_{B1}; \quad R_{K2} \beta_2 \geq R_{B2} \quad .(5.15)$$

Тривалість імпульсів, що знімаються з колекторів транзисторів

VT1

або VT2, становить відповідно

$$t_1 \approx 0,7 R_{B1} C_{B1}; \quad t_2 \approx 0,7 R_{B2} C_{B2}. \quad (5.16)$$

Період надходження імпульсів $T = t_1 + t_2$.

$$\text{Для симетричної схеми} \quad T \approx 1,4 C, \quad (5.17)$$

де $R = R_{B1} = R_{B2}$; $C = C_{B1} = C_{B2}$.

Співвідношення значень t_1 і t_2 (шпаруватість) можна змінювати, порушуючи симетрію схеми: наприклад, збільшуючи опір R_{B1} і пропорційно зменшуючи опір R_{B2} . При цьому тривалість періоду залишається незмінною.

Якщо змінювати опір тільки одного з резисторів або ємність конденсаторів, то при постійній тривалості імпульсу (або паузи) будуть змінюватись період і шпаруватість.

Недоліком розглянутої схеми є значно спотворений передній фронт генерованих імпульсів (він являє собою експоненту). Це відбувається через те, що вихідним сигналом пристрою є напруга, що знімається з закритого транзисторного ключа і під'єднаного паралельно до нього конденсатора – фактично це є напруга на конденсаторі, що заряджається.

Скоротити тривалість фронтів (час заряду конденсаторів) можна, наприклад, зменшивши опір колекторних резисторів R_{K1} і R_{K2} . Але це призведе до значних енергетичних втрат: через транзистори в режимі насичення буде протікати значний струм.

Оскільки причиною спотворення є процес заряду конденсаторів, то забезпечити якість генерованих імпульсів можна, відмикаючи колектори транзисторів від кіл заряду конденсаторів. Для цього в схему мультівібратора необхідно ввести допоміжні ключі – наприклад, діоди VD1 і VD2, як це показано на рис. 5.11.

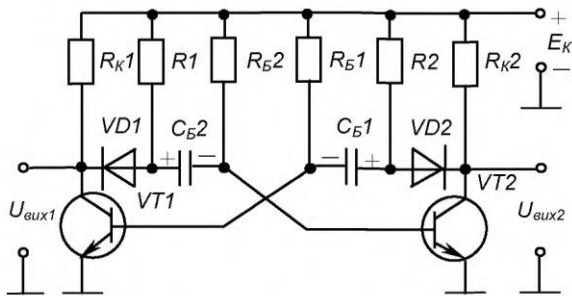


Рисунок. 5.11 – Мультивібратор з відсікаючими діодами

Для створення кіл заряду конденсаторів тут введено резистори R_1 і R_2 . У результаті, діодні ключі відмикають (відсікають) кола заряду від колекторів на час заряду. Тому такий мультивібратор називають **мультивібратором з відсікаючими діодами**. Перезаряджа- тися конденсаторам діодні ключі не заважають. Тепер тривалість фро- нтів імпульсів майже однакова і визначається частотними властивос- тями транзисторів і діодів, а також паразитними ємностями схеми.

5.3.3. Мультивібратор на ОП

Схему мультивібратора на ОП наведено на рис. 5.12,а, часові діаграми роботи – на рис. 5.13.

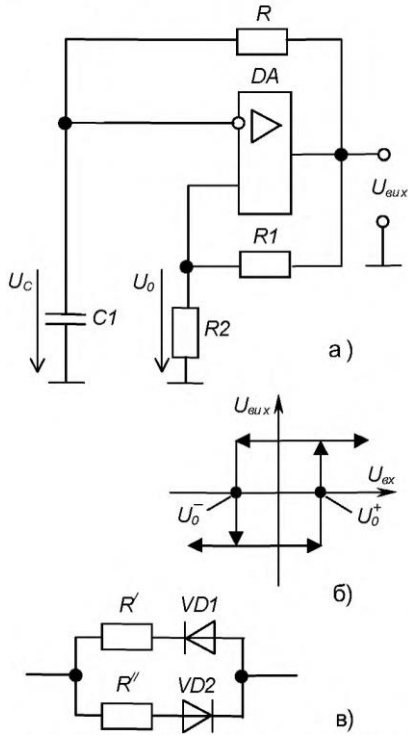


Рисунок. 5.12 – Мультивібратор на ОП

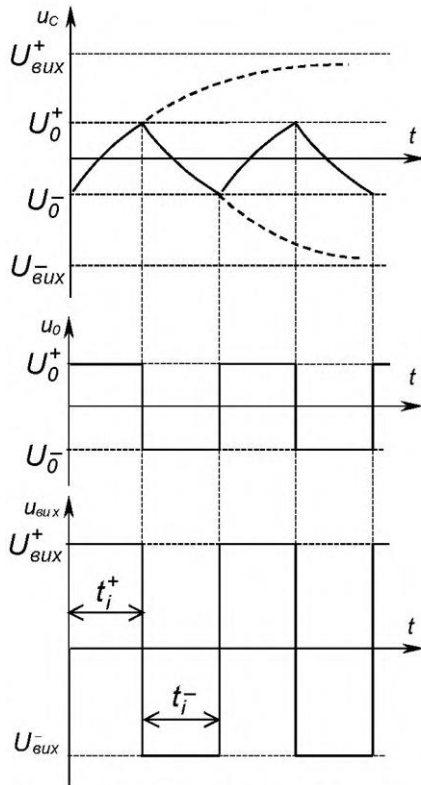


Рисунок. 5.13 – Часові діаграми роботи мультівібратора на ОП

Автоколивальний режим (збудження генератора) забезпечується ПЗЗ, що охоплює ОП з виходу на неінвертувальний вхід ділянкою R_1 , R_2 . Часові характеристики вихідного сигналу визначаються RC-ланцюжком, увімкненим у коло НЗЗ: з виходу ОП на його інвертувальний вхід.

ОП тут фактично працює як компаратор, порівнюючи значення напруг, що подаються на його інвертувальний та неінвертувальний входи.

Значення напруги на неінвертувальному вході є частиною вихідної напруги ОП. Для абсолютних величин це

$$|U_0| = \frac{|U_{вих}| R_2}{R_1 + R_2}. \quad (5.18)$$

Тому маємо два пороги спрацьовування U_0^+ і U_0^- . При цьому, якщо напруга на інвертувальному вході буде змінюватися від найбільш можливої негативної $U_{вих}^-$ найбільш позитивної $U_{вих}^+$, спрацьовування відбудеться при її значенні U^+ , а якщо вона почне змінюватись у зворотному напрямку – при U_0^- , як показано на рис. 5.12,б. Такий пристрій (з гістерезисом за вхідним сигналом) називають **тригером Шмітта**.

Таким чином, при роботі мультивібратора порівнюються фіксоване значення напруги, що знімається з дільника, зі змінною напругою на конденсаторі, який намагається зарядитися до вихідної напруги ОП $U_{вих}$. Як тільки значення напруг зрівнюються, $U_{вих}$ змінює знак, а значить, і U_0 також, а конденсатор починає намагатися зарядитись до нового значення $U_{вих}$ і так надалі. На виході ОП формується прямокутна **напруга типу «меандр»** - коли тривалості її негативного t_i^- і t_i^+ значень однакові. Період генерованих імпульсів становить

$$T = 2RC \ln\left(1 + 2 \frac{R_2}{R_1}\right). \quad (5.19)$$

Змінити співвідношення t_i^- і t_i^+ можна, якщо замість резистора R

ввести два паралельних ланцюжки з двох різних за опором резисторів R' і R'' та послідовно у різних на прямках увімкненими діодами VD1 і VD2, як це показано на рис. 5.12,в.

5.3.4. Одновібратор з колекторно-базовими зв'язками (чекаючий мультивібратор)

Одновібратор (чекаючий мультивібратор), схему якого зображено на рис. 5.14, являє собою двокаскадний підсилювач із ПЗЗ, виконаний на транзисторах VT1 та VT2, увімкнених за схемою з СЕ. ПЗЗ забезпечується подачею колекторної напруги першого транзистора через конденсатор $C_{Б2}$ на базу другого транзистора та

колекторної напруги другого транзистора через резистор R_{B1} та пришивидчуючий конденсатор C_{B1} – на базу першого.

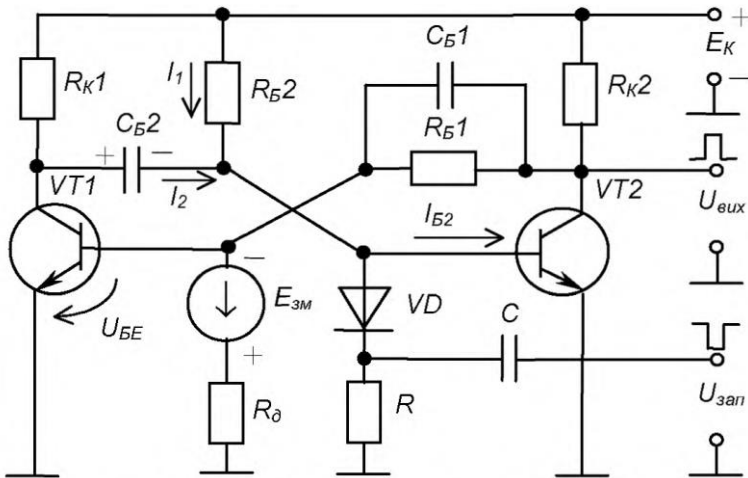


Рисунок. 5.14 – Одновібратор (чекаючий мультивібратор)

Джерело негативного зміщення E_{3M} призначене для надійного утримання VT1 закритим, коли схема знаходиться у сталому стані.

VD, C, R є елементами кола запуску, призначеного для переведення пристрою у квазістабільний стан під дією зовнішнього сигналу. На виході формується одиничний імпульс зовнішнього сигналу. На виході формується одиничний імпульс.

За відсутності сигналу запуску U_{zap} схема знаходиться у сталому стані рівноваги: VT1 закритий напругою E_{3M} , а VT2 знаходиться в режимі насичення під дією струму I_{B2} . При цьому конденсатор C_{B2} заряджений до напруги E_K з полярністю, вказаною на рис. 5.14, а струм I_{B2} становить

$$I_{B2} = I_1 + I_2.$$

Оскільки у сталому стані $I_2 = 0$, то $I_{B2} = I_1 = E_K / R_{B2}$.

Щоб транзистор VT2 знаходився у режимі насичення, необхідно виконувати умову $I_{B2} \geq I_{BH2}$ (струму насичення). Тоді

$$I_{BH2} = \frac{I_{KH2}}{\beta_2} = \frac{E_K}{R_{K2}\beta_2}; \quad (5.20)$$

$$\frac{E_{K1}}{R_{B2}} \geq \frac{E_K}{R_{K2}\beta_2} \text{ або } R_{B2} \leq \beta_2 R_{K2}. \quad (5.21)$$

Роботу одновібратора ілюструють часові діаграми, зображені на рис. 5.15.

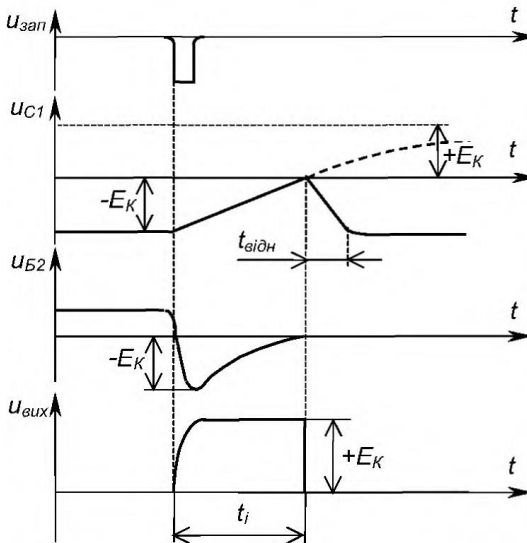


Рисунок. 5.15 – Часові діаграми роботи одновібратора

Подача на базу транзистора VT2 короткого запускаючого імпульсу негативної полярності через коло C-R-VD перекидає одновібратор: VT2 закривається і його колекторна напруга через пришвидчуючий конденсатор C_{B1} подається на базу VT1, викликаючи насичення останнього. При цьому конденсатор C_{B2} через відкритий транзистор VT1 підмикається у запірному напрямку до бази транзистора VT2. Тобто завдяки ПЗЗ, після закінчення запускаючого імпульсу транзистор VT2 залишається закритим, а VT1 відкритим. При цьому конденсатор C_{B2} починає перезаряджатись по колу $+E_K - R_{B2} - C_{B2} - VT1$ – нульова точка схеми ($-E_K$), намагаючись досягти протилежної полярності. Але, коли напруга на ньому досягне нуля запірної напруга на базі VT2 зникає і схема повертається до початкового стану: VT1 закритий, VT2 відкритий.

Час перебування одновібратора у стані квазісталої рівноваги визначається часом розряду конденсатора C_{B2} від напруги, що дорівнює E_K , до 0, за який на виході схеми формується прямокутний

імпульс напруги тривалістю $t_1 = 0,7R_{B2}C_{B2}$.

Час відновлення, із закінченням якого до схеми знову можна подавати запускаючий імпульс, становить $t_{\text{відн}} \approx 3R_{K1}C_{B2}$.

Коло $R_{B2}C_{B2}$ має назву часозадаючого.

Стала часу заряду конденсатора C_{B2} становить $R_{K1}C_{B2}$.

5.3.5. Одновібратор на ОП

Одновібратор на ОП можна отримати з мультивібратора (дивись рис. 5.12), якщо зашунтувати конденсатор діодом, як це показано на рис. 5.16. Це виключає можливість заряду конденсатора до напруги U_0^- забезпечує один стійкий стан пристрою, як показано на часових діаграмах, наведених на рис. 5.17.

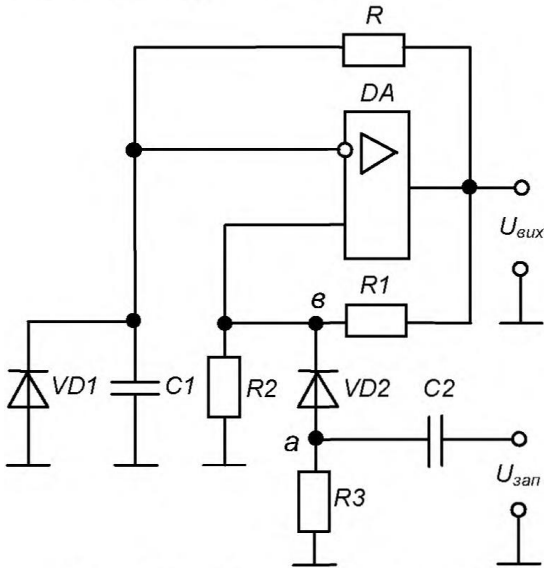


Рисунок. 5.16 – Одновібратор на ОП

У вихідному стані конденсатор C_1 розряджений, на виході маємо напругу $U_{\text{вих}}$ струм протікає через діод $VD1$ і резистор R .

Щоб перевести пристрій у квазістабільний стан, необхідно в точку **а** подати імпульс напруги позитивної полярності більшої за U_0 . Тоді на виході будемо мати напругу $U_{\text{вих}}^+$ і конденсатор C_1 почне заряджатись через резистор R : на виході формується імпульс позитивної

полярності.

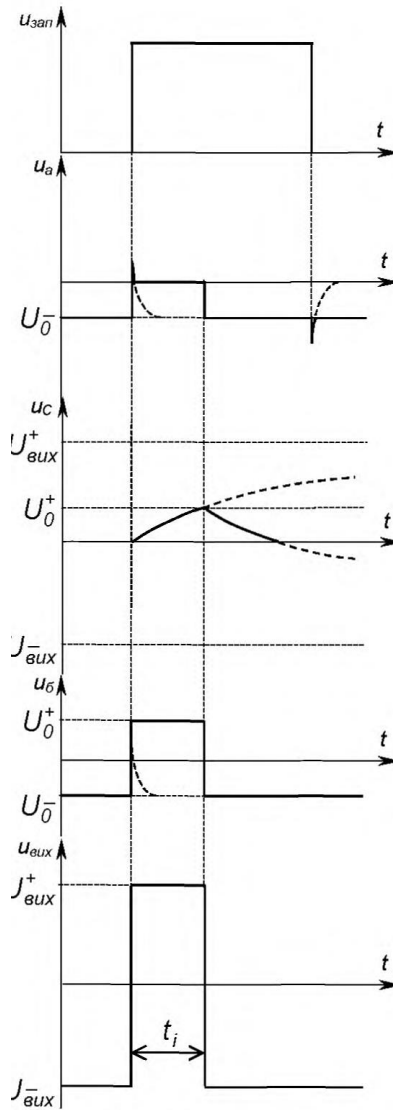


Рисунок. 5.17 – Часові діаграми роботи одновібратора на ОП

Після досягнення напругою на конденсаторі значення $U_{вих}^-$
 U_0^+

отримаємо на виході - закінчиться формування імпульсу, конденсатор C_1 розрядиться і пристрій буде готовий до повторного запуску.

Якщо тривалість запускаючого імпульсу більша за тривалість генерованого, то запускаючий подають через диференціювальний ланцюжок R_3C_3 і діод VD_2 (інакше на виході отримаємо імпульс з тривалістю запускаючого). Тривалість генерованого імпульсу становить

$$t_i = RC_1 \ln\left(1 + \frac{R_2}{R_1}\right). \quad (5.22)$$

5.4. Блокінг-генератори

Блокінг-генератор (однотактний) – це, як правило, однокаскадний підсилювач з трансформаторним ПЗЗ, призначений для генерування потужних прямокутних імпульсів з дуже великою щільністю (від одиниць до десятків тисяч) і тривалістю від часток мікросекунди до часток мілісекунди.

Використання трансформатора дозволяє вводити допоміжні вихідні обмотки і мати напругу вихідного імпульсу, що у багато разів перевищує напругу живлення схеми.

Блокінг-генератор, як і мультивібратор, може працювати у автоколивальному режимі, чекаючому та режимі синхронізації.

Схему блокінг-генератора, що працює у автоколивальному режимі і побудований на транзисторі з СЕ, зображено на рис. 5.18.

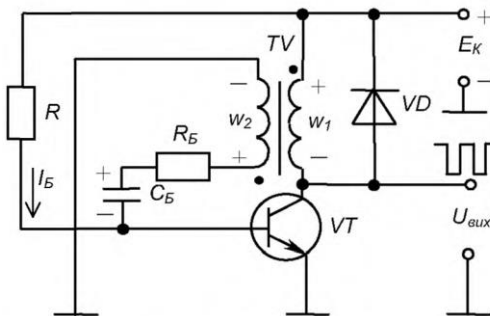


Рисунок. 5.18 – Блокінг-генератор

У коло колектора транзистора увімкнена обмотка w_1 імпульсного трансформатора TV, а в базове коло – обмотка w_2 , що реалізує в підсилювачі зворотний зв'язок.

Для забезпечення ПЗЗ обмотки вмикаються зустрічно

У базове коло транзистора увімкнено також часозадаючий RC-ланцюжок, що визначає частоту генерованих імпульсів.

Умови виникнення автоколивального режиму:

$$\varphi_k + \varphi_n = 2\pi n; n = 0; 1; 2; 3; \dots; \quad K_U n_1 \geq 1, \quad (5.23)$$

де φ_k – фазовий зсув, що вноситься підсилювачем на транзисторі VT;

φ_n – фазовий зсув, що вноситься трансформатором;

K_U – коефіцієнт підсилення за напругою;

$n_1 = w_1/w_2$ – коефіцієнт трансформації трансформатора.

Розглянемо роботу блокінг-генератора від моменту перезаряду конденсатора C_B , що у попередньому циклі роботи був заряджений до напруги $U_C = U_{C\max}$ (транзистор закритий), з полярністю, вказаною на рис. 5.18.

Часові діаграми роботи пристрою наведені на рис. 5.19.

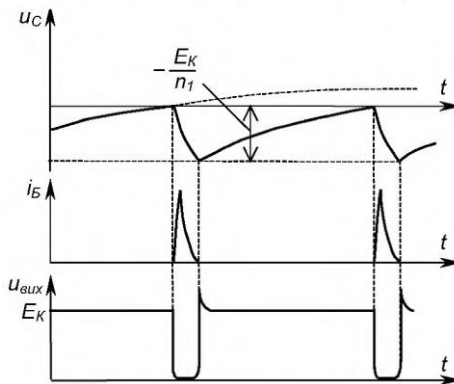


Рисунок. 5.19 – Часові діаграми роботи блокінг-генератора

Коло розряду конденсатора C_B : $+E_k - R - C - R_B - w_2$ – нульова точка схеми. У процесі розряду напруга на ньому буде змінюватися за експоненціальним законом. Коли U_C досягне нульового рівня, транзистор відкриється, з'явиться його колекторний струм, що

приведе до зниження напруги на колекторі та підвищення до E_K напруги на обмотці w_1 . В осерді трансформатора починає змінюватись магнітний потік і в обмотці w_2 за законом електромагнітної індукції наводиться електрорушійна сила з полярністю, вказаною на рис. 5.18. Поява напруги на w_2 призводить до подальшого відкриття транзистора – зростають струми бази і колектора. Це і є прямий лавиноподібний блокінг-процес, що триває частки мікросекунди.

Наступний етап – формування вершини імпульсу.

Струм бази транзистора, що є струмом RC-ланцюжка, змінюється експоненціально: знижується від максимального значення до нуля.

Через деякий час, що приблизно дорівнює $3 \div 4$ сталим часу $R_B C_B$, струм бази досягне нуля, а напруга на конденсаторі максимуму (полярність вказана на рис. 5.18), і транзистор почне регенеративно закриватись: виникає зворотний блокінг-процес.

Тривалість вихідного імпульсу визначається сталою часу $R_B C_B$, тривалість паузи – сталою часу перезаряду конденсатора $\tau_{\text{пер}} \approx (R + R_B) C_B$, оскільки $R \gg R_B$, то щільність значно більша за одиницю.

Коли транзистор закривається, набута індуктивністю колекторної

обмотки w_1 енергія викликає на колекторі транзистора появу негативного викиду напруги, що може привести до пробоя транзистора. Щоб запобігти цьому, паралельно колекторній обмотці вмикають діод VD , що забезпечує протікання струму в обмотці після закривання транзистора.

Схему чекаючого блокінг-генератора зображено на рис. 5.20.

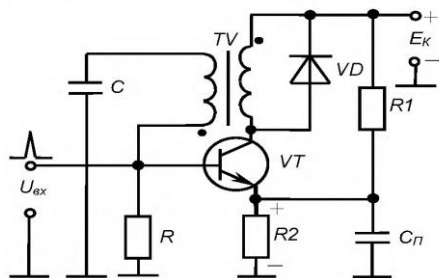


Рисунок. 5.20 – Чекаючий блокінг-генератор

Перехід блокінг генератора із автоколивального режиму до

чекаючого забезпечується напругою, що знімається з резистора R_2 увімкненого до емітерного кола транзистора (ділянка R_1 - R_2). Запуск блокінг- генератора здійснюється зовнішнім імпульсом $U_{вх}$.

Розглянуті блокінг-генератори широко застосовувались, наприклад, в схемах керування тиристорами, де вони забезпечували генерування коротких імпульсів необхідної потужності і електричне розділення кіл керування і силового за рахунок трансформатора.

Двотактний блокінг-генератор (генератор Росра), схему якого зображено на рис. 5.21, генерує прямокутні імпульси фіксованої частоти із щільністю $Q=2$ ($t_i=t_n$).

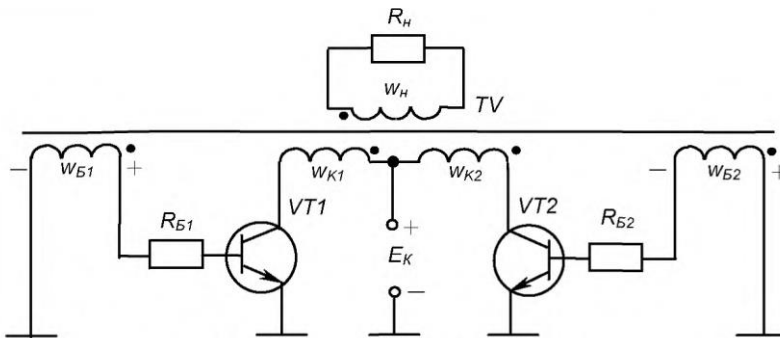


Рисунок. 5.21 – Двотактний блокінг-генератор

Виведення транзистора із режиму насичення тут здійснюється різким підвищенням струму колектора у момент насичення осердя трансформатора, яке виконується із матеріалу, що має прямокутну петлю гістерезису (холоднокатана сталь, пермалой, ферити).

Часові діаграми роботи блокінг-генератора зображені на рис. 5.22.

Нехай

$$w_K = w_{K1} = w_{K2}; w_B = w_{B1} = w_{B2}; R_B = R_{B1} = R_{B2}. \quad (5.24)$$

Припустимо, що транзистор $VT1$ має більший коефіцієнт підсилення за струмом, ніж $VT2$. При вмиканні джерела живлення $I_{KVT1} > I_{KVT2}$, а $U_{KVT1} < U_{KVT2}$. Тому на обмотку w_{K1} у колекторному колі $VT1$ подається більша напруга, ніж на w_{K2} , а отже, $U_{wB1} > U_{wB2}$ і мають полярності, вказані на рис. 5.21. Це призводить до того, що виникає намагнічуюча сила обмотки w_{K2} і осердя трансформатора починає перемагнічуватися, наприклад, у бік підвищення індукції B . При

цьому на базових обмотках виникає напруга, що прагне відкрити VT1 і закрити VT2: у процесі регенерації VT2 повністю закривається, а VT1 відкривається. Осердя трансформатора перемагнічується під дією E_K , що подається на w_{K1} , магнітний потік у осерді змінюється при цьому за лінійним законом.

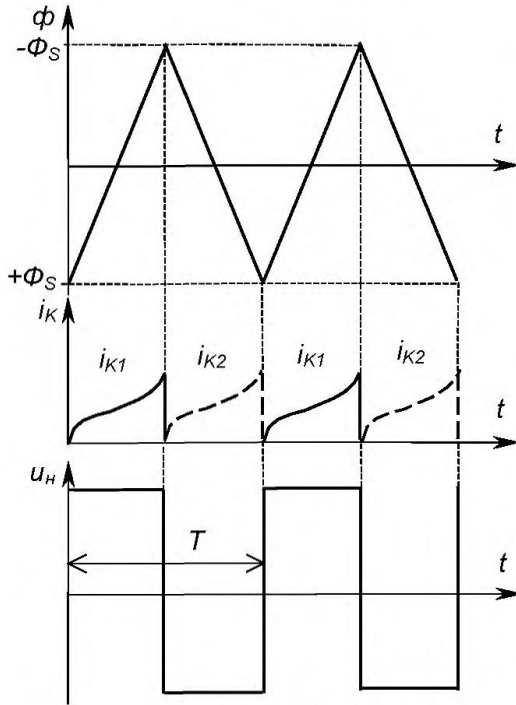


Рисунок.5.22–Часові діаграми роботи двотактного блокуінг-генератора

Після насичення осердя (коли індукція стане рівною індукції насичення матеріалу осердя $+B_S$) різко зростає намагнічуюча сила та колекторний струм I_{K1} першого транзистора VT1, а I_{B1} має значення, менше за граничний струм. Транзистор VT1 входить в активний режим, напруга на обмотках зменшується і змінює свій знак.

У процесі регенерації, коли формуються фронти імпульсу, VT1 за- кривається, VT2 відкривається, осердя перемагнічується від $+B_S$ до $-B_S$. Магнітний потік змінюється за лінійним законом від $+Φ_S$ до $-Φ_S$ за- вдяки напрузі E_K , поданій на w_{K2} .

Напруга на виході має прямокутну форму і частоту, пропорційну E_K .

Такий блокінг-генератор, зазвичай, не використовують у якості генератора прямокутних імпульсів. Його застосовують для перетворення постійної напруги у змінну з частотою від декількох десятків герц до десятків кілогерц. Потужність навантаження може сягати від десятків міліват (наприклад, у лампі-спалаху фотоапарату) до декількох сот ват. Розрахувати частоту імпульсів блокінг-генератора f можна за наступними формулами у такій послідовності:

$$\begin{aligned}
 u_K &= w_K \frac{d\Phi}{dt} = E_K \Rightarrow w_K d\Phi = E_K dt \Rightarrow w_K \int_{-\Phi_s}^{+\Phi_s} d\Phi = E_K \frac{T}{2} \Rightarrow \\
 \Rightarrow w_K 2\Phi_s &= E_K \frac{T}{2} \Rightarrow T = \frac{4w_K \Phi_s}{E_K} = \frac{4W_K}{E_K} B_s S \Rightarrow \\
 \Rightarrow f &= \frac{1}{T} = \frac{E_K}{4w_K B_s S},
 \end{aligned} \tag{5.25}$$

де S – перетин осердя трансформатор.

РОЗДІЛ 6

ЛОГІЧНІ ЕЛЕМЕНТИ

6.1. Алгебра логіки

Основу сучасних пристроїв обробки інформації складають **цифрові (логічні) ІМС**.

Аналіз роботи цифрових пристроїв базується на використанні апарату **математичної логіки – алгебри Джорджа Буля** (1815 – 1864 рр.). В її основі лежить поняття **події**, що оцінюється з точки зору її настання: вона може статися або не статися.

Тоді кожну **подію** можна вважати **істинною**, що може моделюватися одиницею «1» (високим рівнем напруги при електричному моделюванні), або **хибною** – моделюється нулем «0» (низьким рівнем напруги).

Обробка інформації, поданої у вигляді подій, ведеться у **двійковій системі числення**. Вона має тільки дві цифри: 0 і 1.

Величина, котра може приймати тільки ці два значення, називається **двійковою (логічною) змінною**.

Складна подія, що залежить від декількох двійкових змінних, називається **двійковою (логічною, перемикальною) функцією**:

$$y = f(x_1, x_2, \dots, x_n), \text{ де } x = \{1, 0\}. \quad (6.1)$$

Алгебра логіки дозволяє виконувати математичний запис логічних подій і зв'язків між ними, а це дає можливість аналітично описувати будову і роботу цифрових пристроїв (нагадаємо: цифрові пристрої оброблюють інформацію, представлену у вигляді сигналів, що змінюються за законом дискретної функції – див. пп. 2.9.4).

В алгебрі логіки є три основних **логічних дії (операції, функції)**:

- **операція НІ – логічне заперечення:**

функція має зворотне значення до змінної, від якої вона залежить

$$y = x \quad (6.2)$$

(читається у дорівнює не x);

- **операція АБО – логічне додавання (диз'юнкція):**

функція істинна, якщо істинна хоча б одна з незалежних

змінних, що до неї входять

$$y = x_1 + x_2; \quad (6.3)$$

- **операція І – логічне множення (кон'юнкція):**

функція істинна, якщо істинні усі незалежні змінні, що до неї входять

$$y = x_1 \cdot x_2. \quad (6.4)$$

Зверніть увагу: в алгебрі логіки немає операцій віднімання і ділення. Порядок дій в алгебрі логіки такий: перш за все виконується операція НІ, потім І й насамкінець АБО.

Для зміни порядку дій, як і в звичайній алгебрі, застосовують дужки. Для **алгебри логіки** справедливі **закони**:

- **переставний (комутативний)**

$$x_1 + x_2 = x_2 + x_1 \text{ та } x_1 \cdot x_2 = x_2 \cdot x_1; \quad (6.5)$$

- **сполучний (асоціативний)**

$$x_1 + x_2 + x_3 = x_1 + (x_2 + x_3) = (x_1 + x_2) + x_3 \quad (6.6)$$

$$x_1 \cdot x_2 \cdot x_3 = x_1(x_2 \cdot x_3) = (x_1 \cdot x_2) x_3;$$

- **розподільний (дистрибутивний)**

$$x_1(x_2 + x_3) = x_1 \cdot x_2 + x_1 \cdot x_3 \quad (6.7)$$

(зазначимо, що такі ж закони діють і в звичайній алгебрі).

Тотожності алгебри логіки:

$$x + x = x \text{ та } x \cdot x = x; \quad (6.8)$$

$$x + x = 1 \text{ та } x \cdot x = 0; \quad (6.9)$$

$$x + 0 = x \text{ та } x \cdot 0 = 0; \quad (6.10)$$

$$x = x; \quad (6.11)$$

$$x_1 + x_1 \cdot x_2 + x_1 \cdot x_3 = x_1; \quad (6.12)$$

$$x_1 + x_1 \cdot x_2 = x_1 + x_2; \quad (6.13)$$

$$x_1 \cdot x_2 + x_1 \cdot x_2 = x_1; \quad (6.14)$$

$$x_1(x + x_2) = x_1; \quad (6.15)$$

$$x_1(x_1 + x_2) = x_1 \cdot x_2; \quad (6.16)$$

$$(x_1 + x_2)(x_1 + x_3) = x_1 + x_2 \cdot x_3. \quad (6.17)$$

До основних законів алгебри логіки також відносяться **закони**

інверсії для логічних додавання та множення – правила де Моргана:

$$\overline{x_1 + x_2} = \overline{x_1} \cdot \overline{x_2} \text{ та } \overline{x_1 \cdot x_2} = \overline{x_1} + \overline{x_2}. \quad (6.18)$$

Ці закони грають важливу роль при синтезі схем цифрових пристроїв, часто призводячи до суттєвого спрощення логічних функцій, а значить і схем пристроїв, що їх реалізують.

Взагалі, знання законів алгебри логіки дозволяє отримувати оптимальну за заданими критеріями схему пристрою, що забезпечує виконання мінімального числа уніфікованих елементів, високу швидкість дію та надійність.

Зазначимо, що у практичних цілях алгебру Буля першим у 1938 році застосував один із родоначальників математичної теорії інформації і кібернетики Клод Шеннон (США) при дослідженні електричних кіл з контактними перемикачами.

6.2. Реалізація простих логічних функцій. Логічні елементи

Практична реалізація аналітичного опису подій алгебри логіки виконується у вигляді **логічних схем**, що будуються з **логічних елементів як логічні (цифрові) автомати**. При цьому проектувальника, зазвичай, не цікавить внутрішня будова логічних елементів. Вони розглядаються як функціональні вузли обробки цифрової інформації.

Отже, однією з найпростіших логічних функцій є функція заперечення НІ, яку ще називають **операцією інверсії**.

Графічне позначення елемента, що реалізує таку функцію наведено на рис. 6.1. У якості такого елемента може бути використано, наприклад, транзисторний ключ – підсилювач з СЕ, що працює у ключовому режимі: при високому рівні напруги на його вході на виході матимемо низький і навпаки.

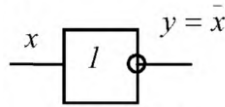


Рисунок. 6.1 –Елемент НІ

Функцію, що її виконує логічний пристрій, для полегшення сприйняття часто представляють у вигляді таблиці, яку називають **таблицею істинності**. Кількість стовбців цієї таблиці дорівнює числу змінних, що входять до функції і є ще один стовбець, у якому вказують значення функції для кожної з можливих комбінацій вхідних змінних, а їхньому числу відповідає кількість рядків таблиці. У загальному випадку кількість рядків дорівнює 2^n , де n – число змінних.

Об'єднану таблицю істинності деяких основних логічних функцій, що залежать від двох змінних (усього таких функцій шістнадцять), наведено на рис. 6.2. На рисунку також представлено інформацію про математичний запис функцій, їхні назви, графічне позначення, можливу реалізацію.

З таблиці видно, що, наприклад, функція АБО істинна, якщо істинною є хоча б одна із змінних, що до неї входять, а функція І – тільки у випадку істинності обох змінних.

Якщо вхідні сигнали змінювати з часом, як це показано на рис. 6.3, можна отримати часові діаграми роботи, що відповідають **динамічному режиму роботи** логічних елементів. У загальному випадку кількість вхідних змінних (кількість входів) логічних елементів, необхідних для реалізації складних логічних функцій, може бути будь-якою. Реально у елементів, що випускаються у вигляді ІМС, вона, як правило, складає 2 (чотири елементи в одному корпусі ІМС, що мають спільні кола живлення), 3 (три елементи), 4 (два елементи), 8 (один елемент). Частіше це елементи І-НІ, АБО-НІ.

За елементною базою, на якій виконано логічні елементи, їх підрозділяють на резисторно-діодні (РДЛ – резисторно-діодна логіка), резисторно-транзисторні (РТЛ), резисторно-діодно-транзисторні (РДТЛ), транзисторно-транзисторні (ТТЛ), на К-МОН комплементарних транзисторах (К-МОН-логіка) і деякі інші.

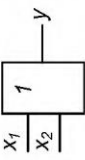
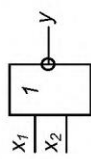
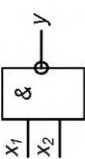
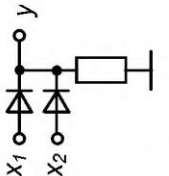
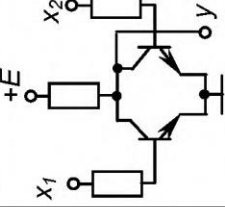
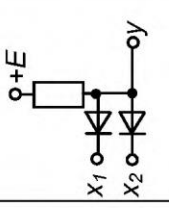
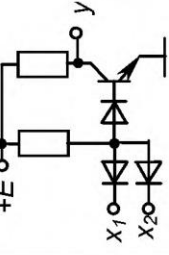
Вхідні змінні		Функція y			
x_1	x_2	АБО	АБО-НІ	І	І-НІ
0	0	0	1	0	1
0	1	1	0	0	1
1	0	1	0	0	1
1	1	1	0	1	0
Математичний запис (формула)		$y = x_1 + x_2 = x_1 \vee x_2$	$y = \overline{x_1 + x_2}$	$y = x_1 \cdot x_2 = x_1 \wedge x_2$	$y = \overline{x_1 \cdot x_2}$
Назва функції		Логічне додавання (диз'юнкція) – функція АБО	Заперечення логічного додавання (стрілка Пірса) – функція АБО-НІ	Логічне множення (кон'юнкція) – функція І	Заперечення логічного множення (штрих Шеффера) – функція І-НІ
Графічне позначення елемента, що реалізує функцію					
Можлива реалізація					
		Резисторно-діодна логіка (РДЛ)	Резисторно-транзисторна логіка (РТЛ)	Резисторно-діодна логіка (РДЛ)	Резисторно-діодно-транзисторна логіка (РДТЛ)

Рис. 6.2 – Деякі логічні функції двох змінних

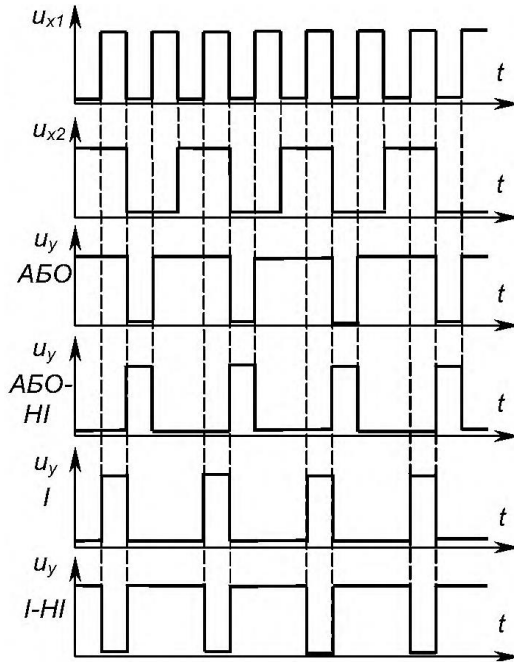


Рисунок. 6.3 – Часові діаграми роботи деяких двовходових логічних елементів

Схеми двовходових резисторно-діодних елементів 2АБО та 2І наведено на рис 6.4,а і рис. 6.4,б відповідно.

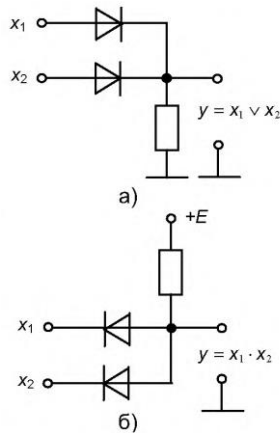


Рисунок.6.4 – Резисторно-діодні елементи 2АБО (а) та 2І (б)

При своїй схемній простоті вони мають суттєвий недолік: падіння напруги на діодних ключах не дозволяє реалізовувати складні логічні функції з послідовним вмиканням великого числа елементів за прийнятних значень напруги джерела живлення. Необхідно забезпечувати проміжне підсилення сигналів. Підсилення забезпечують елементи, побудовані на основі транзисторних ключів. Наприклад, це **інвертор**, схема якого наведена на рис. 6.5. Зверніть увагу: подача невеликої негативної напруги зміщення U_{3M} забезпечує надійне закривання транзистора – збільшує завадостійкість елемента.

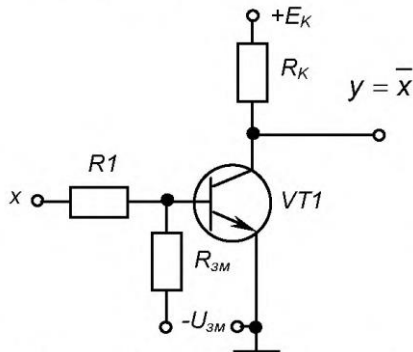


Рисунок. 6.5 – Інвертор (елемент НІ)

Схеми діодно-транзисторних елементів 2АБО-НІ та 2І-НІ наведено на рис. 6.6 і рис. 6.7 відповідно.

Діоди VD3 і VD4 у елемента І-НІ забезпечують виключення відкриваючої дії на транзистор напруги, що падає на діодах VD1 або VD2 (замінюють U_{3M}).

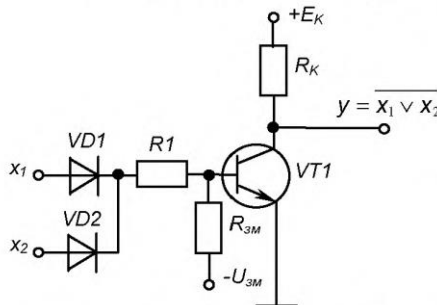


Рисунок. 6.6 – РДТЛ елемент 2АБО-НІ

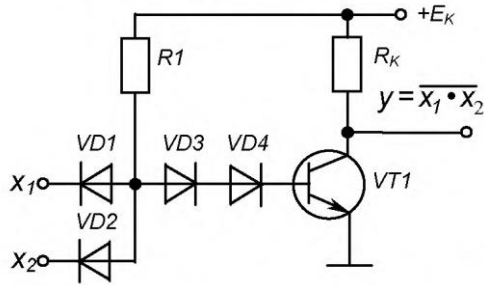
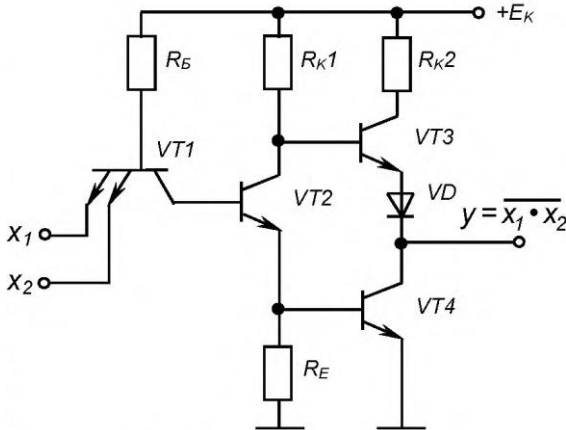


Рисунок. 6.7 – РДТЛ елемент 2І-НІ

Широке розповсюдження знайшли елементи ТТЛ. Схему двоходового ТТЛ елемента 2І-НІ наведено на рис. 6.8.



Рисунком. 6.8 – ТТЛ елемент 2І-НІ

Відмінною його рисою є наявність на вході багатоємітного транзистора VT1, що є набуток інтегральної технології і замінює вхідний діодний вузол елементів РДТЛ.

Елемент ТТЛ також має складний двотактний вихідний каскад, що дозволяє збільшити навантажувальну здатність елемента – знижує вплив опору колекторного резистора на значення вихідного сигналу, що відповідає 1.

Діод VD (як пороговий елемент з напругою відкриття близько 0,6 В) надійно забезпечує закритий стан транзистора VT3 при

відкритому VT2 (падіння на якому складає 0,2 - 0,4 В).

Розсмоктування зарядів у базі насиченого транзистора при відкриванні триває значний час. Для його зменшення транзистору забезпечують стан, коли він закритим знаходиться на межі режимів насичення і активного. Для цього в ІМС застосовують діод Шоттки, що вмикається паралельно до переходу база- колектор транзистора (анодом до бази). Швидкодія при цьому значно підвищується. Така структура називається **транзис- тором Шоттки**.

На рис. 6.9 наведено схему двовходового елемента І-НІ, виконаного на комплементарних К-МОН транзисторах. Як видно з рисунку, елемент складається тільки з чотирьох МОН-транзисторів, що одночасно виконують і роль резисторів бо опір їхнього каналу становить від десятків до сотень Ом. Вихід елемента транзисторними ключами VT1 або VT2 підмикається до шини живлення, а VT3 і VT4 – до нульової шини.

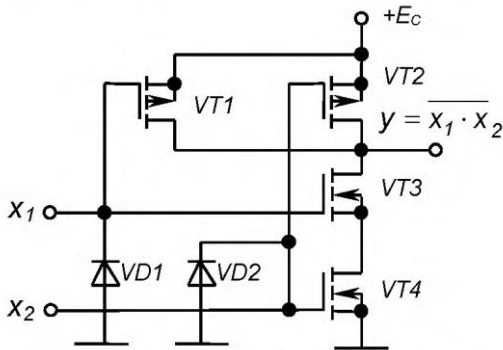


Рисунок. 6.9 – Елемент 2І-НІ К-МОН-логіки

Діоди VD1 і VD2 забезпечують захист вхідних кіл ІМС від подачі негативної напруги.

Зазначимо, що захисні ланцюжки встановлюють на входах багатьох видів ІМС з метою їхнього захисту як від напруги недопустимої полярності, так і від перевищення вхідною напругою допустимого значення. Наприклад, від дії статичної електрики у разі дотику людини до виводів ІМС.

Елементи К-МОН прості у виготовленні (а значить дешеві), мають більшу завадостійкість ніж елементи ТТЛ, а за частотними властивостями у останній час наближаються до них.

Перевагою К-МОН логіки є ще й те, що вона працездатна у

широкому діапазоні змін напруги живлення. Так, якщо для ІМС ТТЛ типове значення напруги живлення становить $5 \text{ В} \pm 5 \%$, то для ІМС К-МОН вона може становити від 3 до 15 В.

РОЗДІЛ 7

ТРИГЕРИ

7.1. Загальні відомості про тригери та їх призначення

Основою цифрових (логічних) пристроїв з пам'яттю є тригери. Три-гер забезпечує запам'ятовування елементарного об'єму інформації – 1 біт. **Тригери** (від англійського trigger – заскачка) – це спускові імпульсні пристрої з ПЗЗ, що мають два сталих стани рівноваги і можуть переходити із одного стану в інший під дією сигналу, що перевищує де-який рівень – поріг спрацьовування пристрою.

Тригери можуть бути побудовані на напівпровідникових приладах, що мають ділянку з негативною крутизною характеристики (напри- клад, на тиристорах). Сучасні тригери, як правило, будують на основі двокаскадних підсилювачів з ПЗЗ. Тригери в інтегральному виконанні будують на логічних цифрових елементах.

Використовують тригери для таких цілей:

- а). перетворення імпульсу довільної форми у прямокутну, тобто за- стосовуються як формувачі імпульсів прямокутної форми (тригери Шмітта – див пп. 5.3.4);
- б). створення електронних реле;
- в). створення пристроїв підрахунку імпульсів і ділення частоти над- ходження імпульсів (лічильників);
- г). зберігання інформації у двійковому коді.

7.2. Тригер на біполярних транзисторах (симетричний тригер з лічильним запуском)

Схему **симетричного тригера** зображено на рис. 7.1. Тригер являє собою двокаскадний підсилювач з ПЗЗ, виконаний на біполярних транзисторах VT1 і VT2, ввімкнених за схемою з СЕ.

Додатний зворотний зв'язок забезпечується ланцюжками R_1 , C_1 та R_2 , C_2 , що з'єднують колектор одного транзистора з базою іншого.

Напруга $E_{зм}$ призначена для надійного утримування у закритому стані одного із транзисторів схеми.

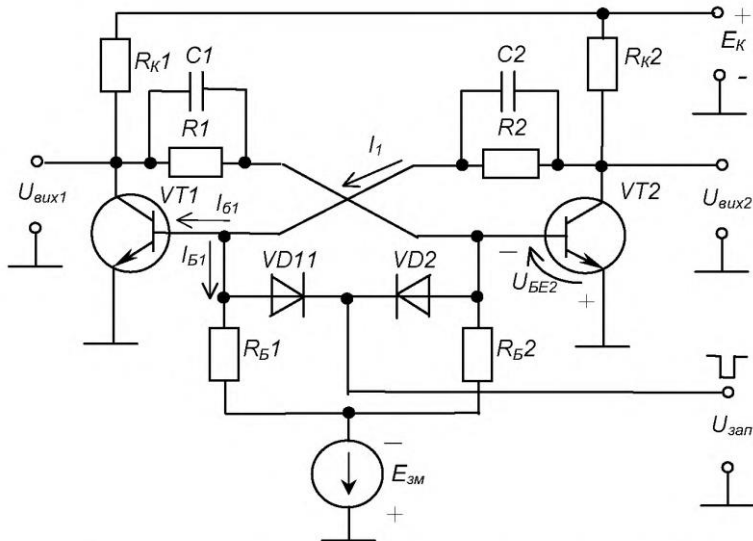


Рисунок. 7.1 – Симетричний тригер на біполярних транзисторах
Коло, до якого входять діоди VD1 і VD2, призначене для запуску тригера при подачі запускаючої напруги $U_{\text{зап}}$.

Тригер є симетричним, бо

$$R_{K1} = R_{K2} = R_K; R_1 = R_2 = R; C_1 = C_2 = C; R_{Б1} = R_{Б2} = R_B,$$

Тригер має два сталих стани:

- 1) VT1 відкритий, VT2 закритий, при цьому $U_{\text{вих1}}=0$, $U_{\text{вих2}}=1$;
- 2) VT1 закритий, VT2 відкритий, $U_{\text{вих1}}=1$, $U_{\text{вих2}}=0$.

Після вмикання джерела живлення тригер рівноможливо може опинитися у будь-якому стані і, за відсутності зовнішніх сигналів керування, може знаходитися у ньому скільки завгодно часу (але тільки за наявності живлення – енергозалежна пам'ять).

Розглянемо умови, коли VT1 відкритий, а VT2 закритий:

$$I_{\text{б1}} = I_1 - I_{\text{Б1}}; I_{\text{б1}} = \frac{E_K}{R_K + R} - \frac{E_{3M}}{R_B}. \quad (7.1)$$

Щоб транзистор VT1 знаходився у насиченому стані, необхідно забезпечити:

$$I_{\theta 1} \geq I_{\theta n} = \frac{I_{KH}}{\beta} = \frac{E_K}{R_K \beta}, \quad (7.2)$$

Тобто

$$\frac{E_K}{R_K + R} - \frac{E_{3M}}{R_B} \geq \frac{E_K}{R_K \beta}. \quad (7.3)$$

Вираз (7.3) є визначальним для забезпечення насиченого стану VT1.

Маємо

$$U_{BE2} = E_{3M} - U_{R_{B2}}; U_{R_{B2}} = \frac{E_{3M} R_B}{R_B + R}; U_{BE2} = E_{3M} - \frac{E_{3M} R_B}{R_B + R} < 0. \quad (7.4)$$

Розглянемо роботу тригера при подачі запускаючої напруги. Припустимо, схема знаходиться у першому сталому стані рівноваги. У цьому випадку діод VD1 зміщений у прямому напрямку під дією позитивної напруги U_{BE1} , а діод VD2 закритий напругою U_{BE2} . Якщо подати негативний запускаючий імпульс, він через діод VD1 потрапить до бази VT1, який закриється (матимемо $I_1=0$). Напруга на колекторі VT1 зросте і через R_1 та прискорюючий конденсатор C_1 потрапить на базу VT2 і відкриє його.

У результаті – схема перейде до другого сталого стану.

Тепер діод VD1 закритий напругою U_{BE1} і наступний негативний імпульс запуску буде діяти на базу VT2 через діод VD2 і закриє VT2, переводячи тригер у перший сталий стан.

Таким чином кожен імпульс запуску змінює стан тригера на протилежний. Такий вид запуску називається лічильним запуском, а тригер має назву **тригера Т-типу**. Його роботу ілюструють часові діаграми, зображені на рис. 7.2, з яких видно, що період вихідних імпульсів $T_{вих}$ у два рази більший за період запускаючих $T_{зп}$ (тому такий тригер ще називають тригером поділювачем на два).

Поряд із лічильним запуском існує роздільний запуск, котрий можна реалізувати двома способами:

- 1) подачею імпульсів однієї полярності від двох різних генераторів на бази кожного з транзисторів у різні моменти часу;
- 2) подачею імпульсів змінної полярності на базу одного з

транзисторів.

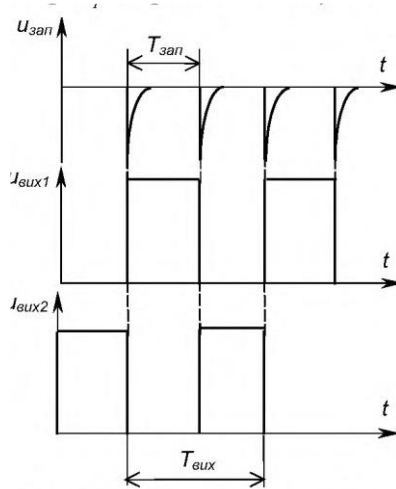


Рисунок. 7.2 – Часові діаграми роботи лічильного тригера

7.3. Тригери на логічних елементах

Тригери у інтегральному виконанні будуються з простих логічних елементів типу АБО-НІ, І-НІ. Зазвичай мікросхема вміщує 1÷4 тригери із спільними колами живлення, а інколи і спільними колами синхронізації або керування.

У загальному випадку тригер складаються з логічного пристрою керування та власне тригера як елемента пам'яті. Є велика кількість різноманітних схем тригерів з різними функціональними можливостями.

Узагальнену структурну схему тригера зображено на рис. 7.3.

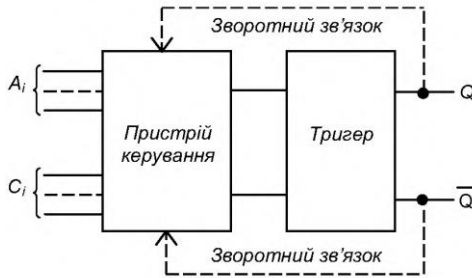


Рисунок. 7.3 – Структурна схема тригера

Пристрій керування призначений для перетворення сигналів, що надходять до входів A_i , у вигляді, придатний для керування власне тригером, що виконує функцію елемента пам'яті.

Тригер має два **виходи**: Q – **прямий** (одиничний), $\bar{Q}$ – **інверсний** (нульовий). **Входи** A_i називаються **інформаційними**, а входи C_i – **так-товими** або **синхронізуючими**.

За способом занесення інформації тригери поділяються на **асинхронні**, що змінюють свій стан одразу після надходження сигналу на певний інформаційний вхід, і **синхронні** (тактовані), що спрацьовують не тільки за наявності сигналів на інформаційних входах, а лише після надходження синхронізуючого (тактового) сигналу на певний вхід синхронізації.

Описують роботу тригерів (і цифрових пристроїв з пам'яттю взагалі) також за допомогою логічних функцій або частіше задля наочності за допомогою **таблиць переходів**. У таблицях вказують усі можливі комбінації сигналів на інформаційних входах у даний момент часу (t^i) і стан, в який перейде тригер під дією цих сигналів в наступний момент часу (t^{i+1}). Причому, наступний момент часу у асинхронного тригера настає одразу після зміни комбінації сигналів на інформаційних входах, а у синхронного – після надходження тактового сигналу (як правило, це імпульс) на відповідний вхід синхронізації.

Стани тригера в таблицях переходів зазвичай вказують так: 0 – тригер має сигнал на виході $Q = 0$ (**нульовий стан**);

1 – тригер має сигнал на виході $Q = 1$ (**одиничний стан**);

Q_i – стан тригера не змінюється при зміні сигналів на

входах;

Q_i – стан тригера змінюється на протилежний при зміні сигналів на входах;

X – **невизначений стан** тригера, коли він після зміни сигналів на входах рівноможливо може опинитися в нульовому ($Q = 0$) або у одиничному ($Q = 1$) стані.

Стверджують, що навіть за найпростішої конфігурації тригерного пристрою, яка має один інформаційний вхід і два виходи, можна отримати 25 функціональних різновидів тригерів. При двох входах їх буде вже 625. Практично ж застосовують 6 – 8 типів.

Найбільш розповсюджені з них RS-тригери, D-тригери, T-тригери, JK-тригери. Часто тригери будують як комбіновані: RSD-тригер, RST-тригер і т.п.

7.3.1. RS-тригер

Умовні позначення **двовходових асинхронних RS-тригерів з прямими** (такими, що реагують на наявність 1) і **інверсними** (такими, що реагують на наявність 0) **входами** наведено на рис. 7.4.

Свою назву RS-тригер одержав від перших літер англійських слів to set - встановлювати (S) та to reset – відновлювати (R).

S – інформаційний вхід, призначений для установлення тригера в одиничний стан ($Q=1$), а R – вхід, призначений для повернення тригера у нульовий стан ($Q=0$).

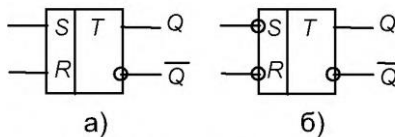


Рисунок. 7.4 – Умовні позначення RS-тригера з прямими (а) й інверсними (б) входами

Роботу тригерів описують відповідні таблиці переходів, наведені у табл. 7.1.

Таблиця 7.1 – Таблиці переходів RS-тригерів

а) з прямими входами

t_i		t_{i+1}
S	R	Q
1	0	1
0	1	0
0	0	Q_i
1	1	X

б) з інверсними входами

t_i		t_{i+1}
S	R	Q
1	0	0
0	1	1
1	1	Q_i
0	0	X

Схеми таких RS-тригерів, побудованих на елементах І-НІ та АБО-НІ, зображено на рис. 7.5.

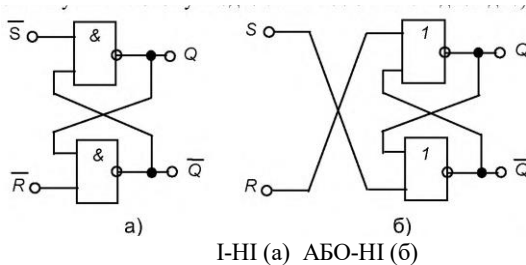


Рисунок. 7.5 – RS-тригер з інверсними входами на елементах І-НІ та з прямими входами на елементах АБО-НІ

Схему і умовне позначення синхронного RS-тригера з прямими входами, побудованого на елементах І-НІ, наведено на рис. 7.6.

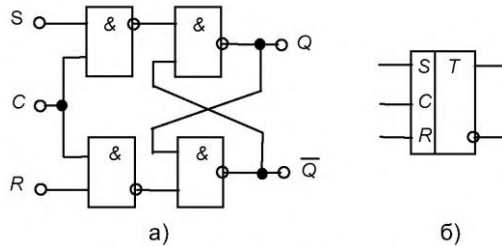


Рисунок. 7.6 – Синхронний RS-тригер

Слід зазначити, що тактові **входи** бувають **потенціальні прямі**, як у даному випадку (тригер змінює свій стан при надходженні сигналу 1 на вхід C), **інверсні** (тригер змінює стан при надходженні

сигналу 0), або **імпульсні**, також прямі й інверсні (коли тригер змінює свій стан при зміні сигналу на тактовому вході з 0 на 1 або з 1 на 0 відповідно).

D-тригер (від англійського delay – затримка) має два входи: D – інформаційний та C – тактовий (синхронізуючий): D-тригер синхронний. А це значить, що інформація, яка надходить на вхід D, за-пам'ятовується лише при надходженні синхронізуючого імпульсу на вхід C, тобто із затримкою на час надходження останнього. Тому D-тригер ще називають тригером затримки. Умовне позначення D-тригера з прямим імпульсним входом синхронізації, реалізація на елементах І-НІ, таблиця переходів та часові діаграми його роботи наведено на рис. 7.7.

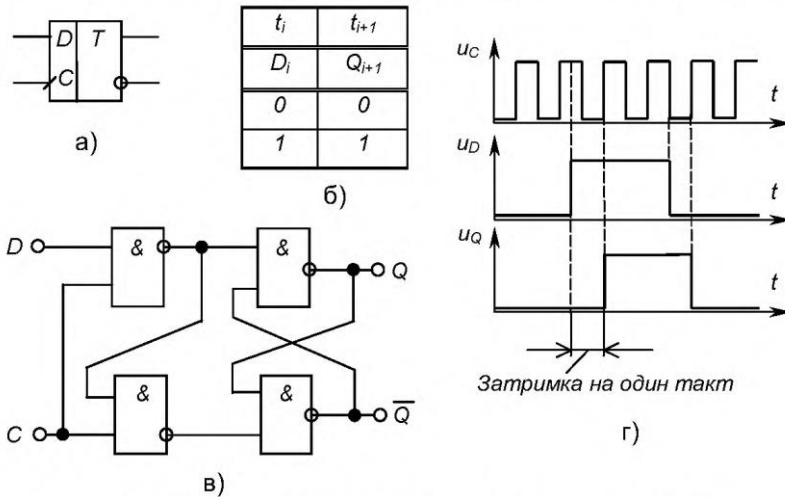


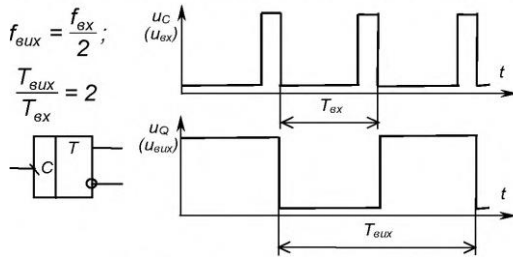
Рисунок. 7.7 – Умовне позначення (а), таблиця переходів (б), схема на елементах І-НІ (в) та часові діаграми роботи (г) D-тригера

7.3.2. Тригер Т-типу (Т-тригер)

Т-тригер (від англійського to toggle – перекидатись) ще називають тригером по-діювачем на два або лічильним тригером (див. пп. 7.2). Тригер має лише один тактовий вхід, а його стан змінюється на протилежний із надходженням на вхід кожного

імпульсу. Цей тригер використовують для лічення та ділення частоти імпульсів.

Умовне позначення та часові діаграми роботи Т-тригера з інверсним імпульсним входом наведено на рис. 7.8.

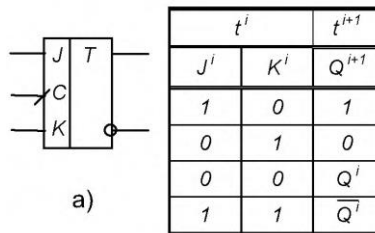


Умовне позначення(а), та часові діаграми роботи (б)

Рисунок. 7.8 –Т-тригера

7.3.3. JK - тригер

Синхронний **JK-тригер** має два інформаційних входи J (jump – стрибок) і K (kill – відключення) та тактовий С. Умовне позначення та таблиця переходів JK-тригера з прямим імпульсним тактовим входом наведені на рис. 7.9.

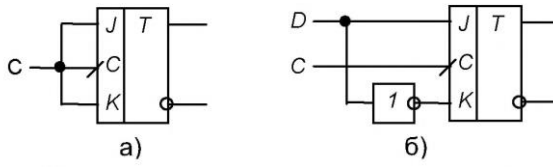


б)

Умовне позначення (а) та таблиця переходів (б)

Рисунок. 7.9 –JK-тригера

JK-тригер є універсальним, бо він може виконувати роль RS-тригера, якщо використовувати вхід J як S, а K як R (при цьому таблиця переходів RS-тригера відповідає першим трьом рядкам таблиці переходів JK-тригера). Якщо задати одиниці на обох інформаційних входах, JK-тригер стає Т-тригером. Схеми використання JK-тригера як Т-тригера та D-тригера зображено на рис. 7.10.



Т-тригера (а) та D-тригера (б)
Рисунок. 7.10 – Використання JK-тригера