

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ  
Національний університет «Запорізька політехніка»

## **МЕТОДИЧНІ ВКАЗІВКИ**

до виконання лабораторних робіт з дисципліни  
«Електроніка та мікросхемотехніка у системах управління та  
діагностики» частина 1 для студентів спеціальності  
G5 – «Електроніка, електронні комунікації, приладобудування  
та радіотехніка» всіх форм навчання

Методичні вказівки до виконання лабораторних робіт з дисципліни «Електроніка та мікросхемотехніка у системах управління та діагностики» частина 1 для студентів спеціальності G5 – «Електроніка, електронні комунікації, приладобудування та радіотехніка» всіх форм навчання /Укл.: Л.С. Скрупська, О.А. Сахно, О.О. Каплієнко – Запоріжжя: НУЗП, 2026.– 47с.

Укладачі: Л.С. Скрупська, ст. викл.  
О.А. Сахно, доцент, к. т. н.  
О.О. Каплієнко, доцент, к. т. н.

Рецензент: В.В.Василевський, доцент, к. т. н.

Відповідальний  
за випуск: Л.С. Скрупська, ст. викл.

Затверджено  
на засіданні кафедри  
«Електричні та  
електронні апарати»  
Протокол № 6  
від « 24 » 12 2025 р.

Затверджено НМК ЕТФ  
Протокол № 6  
від « 21 » 01 2026 р.

## ЗМІСТ

Вступ.....	4
Лабораторна робота № 1. Вимірювання параметрів пасивних компонентів та перевірка законів Кірхгофа .....	5
Лабораторна робота № 2. Дослідження характеристик діодів та транзисторів .....	10
Лабораторна робота № 3. Збірка та дослідження однокаскадного транзисторного підсилювача .....	16
Лабораторна робота № 4. Дослідження базових схем на операційних підсилювачах (підсилювач, суматор).....	22
Лабораторна робота № 5 Конструювання та дослідження характеристик RC-фільтрів та активних фільтрів .....	28
Лабораторна робота № 6. Реалізація булевих функцій та дослідження комбінаційних схем .....	33
Лабораторна робота № 7. Дослідження роботи тригерів та проектування лічильників .....	39
Список використаних джерел посилання .....	46

## ВСТУП

Метою виконання лабораторних робіт є закріплення на практиці теоретичного матеріалу з дисципліни «Пристрої систем силової електроніки та перетворювальної техніки» частина 1.

Мета лабораторного практикуму — закріплення теоретичних знань та набуття практичних навичок з дослідження функціональних вузлів, схем та режимів роботи ключових напівпровідникових приладів, які формують основу сучасних систем силової електроніки.

Лабораторні роботи Частини 1 зосереджені на вивченні принципів побудови перетворювальної техніки, аналізі схем комутації та керування, а також використанні сучасного програмного забезпечення (схемотехнічного моделювання) для оцінки характеристик та діагностики роботи електронних пристроїв. Успішне виконання робіт є необхідною передумовою для розуміння складніших інтегрованих систем управління.

Методичні вказівки містять опис 8 лабораторних робіт за темами дослідження основи електронних компонентів і приладів та їх застосування в аналогових підсилювальних і фільтраційних схемах, напівпровідникових діодів, біполярних транзисторів, тиристорів, електронних підсилювачів, операційних підсилювачів, логічних елементів та фільтрів.

Студент зобов'язаний вивчити теоретичний матеріал, виконати практичні завдання та зробити звіт з лабораторної роботи, який буде мати основні розділи:

- назва лабораторної роботи;
- її мета;
- схеми експериментів, таблиці, графіки, розрахунки, висновки.

Звіт має бути оформлений у відповідності до СТП 1596 і захищений.

## ЛАБОРАТОРНА РОБОТА № 1

### Вимірювання параметрів пасивних компонентів та перевірка законів Кірхгофа

Тема: «Вимірювання параметрів пасивних компонентів та перевірка законів Кірхгофа»

#### Мета роботи

- Набути практичних навичок роботи з вимірювальними приладами (мультиметр, лабораторний блок живлення).
- Експериментально визначити номінальні та фактичні значення параметрів пасивних компонентів (резисторів, конденсаторів, індукторів).
- Експериментально перевірити виконання Законів Кірхгофа (KCL та KVL) для кіл постійного струму.

#### 1. Обладнання та програмне забезпечення

1. Лабораторний стенд (макетна плата).
2. Лабораторний блок живлення (регульоване джерело постійного струму).
3. Цифровий мультиметр (для вимірювання напруги  $U$ , струму  $I$  та опору  $R$ ).
4. Набір резисторів ( $R_1, R_2, R_3$  з різними номіналами).
5. Набір конденсаторів ( $C_1, C_2$ ).
6. Набір індукторів ( $L_1, L_2$ ).
7. З'єднувальні провідники.
8. Персональний комп'ютер (ПК) з встановленим програмним забезпеченням для моделювання (наприклад, NI Multisim, LTSpice або Proteus) — для додаткової перевірки.

#### 2. Завдання лабораторної роботи

1. Виміряти та порівняти номінальні та фактичні значення опорів, ємностей та індуктивностей.
2. Зібрати послідовне та паралельне з'єднання резисторів і перевірити відповідність еквівалентного опору розрахунковим значенням.

3. Зібрати розгалужене електричне коло та експериментально перевірити виконання Першого закону Кірхгофа (KCL).

4. Зібрати замкнене електричне коло з двома контурами та експериментально перевірити виконання Другого закону Кірхгофа (KVL).

### 3. Теоретичні відомості

#### *А. Закон Ома та пасивні компоненти*

- Закон Ома:  $U=I \cdot R$ . Цей закон є основою для розрахунку опору.
- Еквівалентний опір:
  - о Послідовне:  $R_{\text{екв}}=R_1+R_2+\dots$

Паралельне:

$$\frac{1}{R_{\text{екв}}} = \frac{1}{R_1} + \frac{1}{R_2} + \dots$$

- **Вимірювання R, C, L:** Фактичні значення можуть відрізнятися від номінальних через допуск (толеранс) та похибки вимірювальних приладів.

#### *Б. Закони Кірхгофа*

- **KCL (Закон струмів):** В алгебраїчній формі сума струмів, що входять у вузол, дорівнює сумі струмів, що виходять з нього (або алгебраїчна сума струмів у вузлі дорівнює нулю).

$$I_{\text{вхід}} = I_{\text{вихід}}$$

- **KVL (Закон напруг):** В алгебраїчній формі сума спадів напруги на пасивних елементах замкнутого контуру дорівнює алгебраїчній сумі електрорушійних сил (ЕРС) джерел, що входять у цей контур.

$$U_{\text{джерел}} = I R$$

- **Перевірка KCL/KVL:** Вважається успішною, якщо експериментальне значення відхиляється від теоретичного не більше ніж на 5%.

### 4. Хід виконання роботи

#### Частина 1. Вимірювання параметрів компонентів

1. **Вимірювання опору:**

- Визначте номінал резисторів  $R_1$ ,  $R_2$ ,  $R_3$  за колірним маркуванням.
- Виміряйте фактичний опір  $R_{\text{факт}}$  кожного резистора за допомогою мультиметра в режимі **омметра**.

Компонент	Номінал ( $R_{\text{ном}}$ , Ом)	Допуск, %	Фактичний опір ( $R_{\text{факт}}$ , Ом)	Абсолютна похибка, $\Delta R$	Відносна похибка, $\delta R, \%$
$R_1$					
$R_2$					
$R_3$					

- *Примітка:* Аналогічно, виміряйте  $C_{\text{факт}}$  та  $L_{\text{факт}}$  за допомогою відповідних режимів мультиметра або лабораторного вимірювача.

## Частина 2. Перевірка Законів Кірхгофа

1. **Збірка кола:** Зберіть розгалужене електричне коло згідно зі Схемою 1.(рис.1)

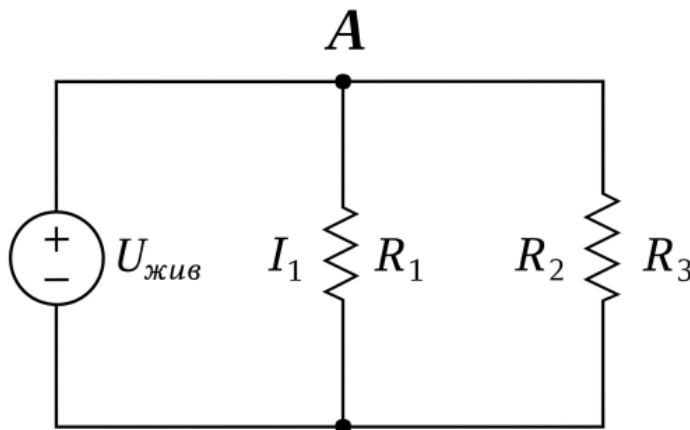


Рисунок 1 Схема 1 Розгалуженого електричного кола

2. **Розрахунок:** Розрахуйте теоретичні значення струмів ( $I_1$ ,  $I_2$ ,  $I_3$ ) та падінь напруги ( $U_1$ ,  $U_2$ ,  $U_3$ ) для заданого джерела  $U_{\text{жив}}$ .
3. **Вимірювання КСЛ:**
  - Встановіть  $U_{\text{жив}}$  на блоці живлення (наприклад, 12 В).
  - Виміряйте струм  $I_1$  (загальний струм джерела) та струми  $I_2$ ,  $I_3$  у розгалуженнях. Мультиметр вмикається в режим **амперметра послідовно** з елементом.
  - Запишіть результати до Таблиці 2.

- Перевірте KCL для вузла А (де  $I_1$  входить, а  $I_2$  та  $I_3$  виходять).

$$I = I_1 - I_2 - I_3 \approx 0$$

Величина	Теоретичне значення	Експериментальне значення	Відносна похибка, %
$U_{\text{жив}}$			
$I_1$			
$I_2$			
$I_3$			
$I$ (KCL)	0		

#### 4. Вимірювання KVL:

- Виміряйте напруги  $U_1, U_2, U_3$  на кожному резисторі. Мультиметр вмикається в режимі вольтметра паралельно до елемента.
- Запишіть результати до Таблиці 3.
- Перевірте KVL для замкнутого контуру (наприклад, зовнішній контур, що містить  $U_{\text{жив}}, U_1, U_3$ ).

$$U = U_{\text{жив}} - U_1 - U_3 \approx 0$$

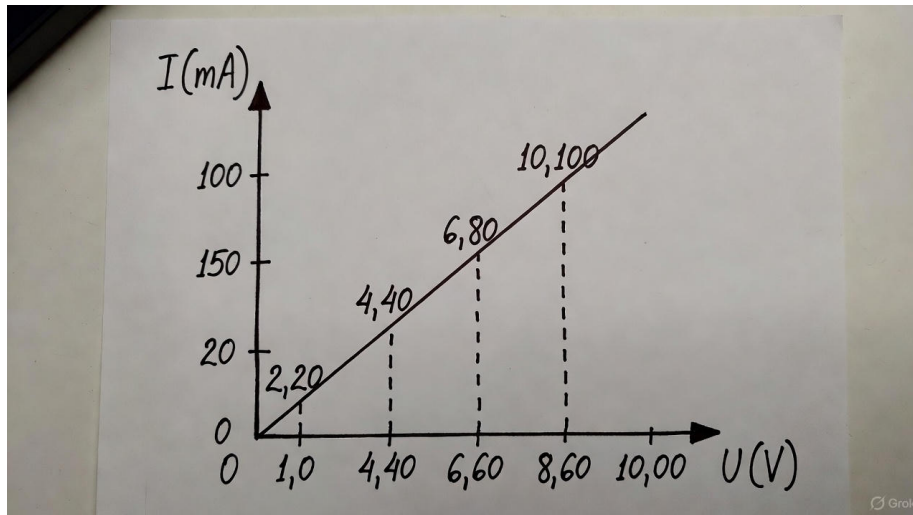
Величина	Теоретичне значення	Експериментальне значення	Відносна похибка, %
$U_1$			
$U_2$			
$U_3$			
$U$ (KVL)	0		

### Частина 3. Графічне представлення

#### 1. Побудова ВАХ резистора:

- Зберіть найпростіше коло:  $U_{\text{жив}} \rightarrow R_1 \rightarrow$  Амперметр.
- Фіксуйте струм  $I$  при поступовій зміні напруги  $U$  (наприклад, від 2 В до 10 В з кроком 2 В).
- Побудуйте графік залежності  $I = f(U)$ . (рис.2)

Ось приклад

Рисунок 2 графік залежності  $I = f(U)$ .

## по даним для побудови графіка

Номер виміру	Напруга U, В	Струм I, мА
1	2	20
2	4	40
3	6	60
4	8	80
5	10	100

**Контрольні питання**

1. Назвіть основну функцію та одиниці вимірювання резистора, конденсатора та індуктора.
2. Чому фактичний опір резистора може відрізнятися від номінального?
3. Сформулюйте Перший закон Кірхгофа (KCL) та поясніть його фізичний зміст.
4. Сформулюйте Другий закон Кірхгофа (KVL) та поясніть його фізичний зміст.
5. Як необхідно підключати амперметр та вольтметр у коло? Поясніть, чому.
6. Поясніть принцип визначення еквівалентного опору для послідовного та паралельного з'єднань.
7. Яке коло називається лінійним? Наведіть приклад нелінійного елемента.

### Список літератури

1. Бойко В.М., Мазепа Р.М. *Основи електроніки та мікросхемотехніки: Навчальний посібник*. Київ: Вища школа, 2018.
2. Гусак О.Г. *Електротехніка, електроніка та мікропроцесорна техніка*. Львів: Видавництво Львівської політехніки, 2019.
3. Нетребенко В.І., Скрипник В.М. *Теоретичні основи електротехніки: Лінійні електричні кола*. Харків: ХНУРЕ, 2021.
4. Шевченко К.І., Бондаренко О.І. *Електричні вимірювання та електричні кола: Практикум*. Київ: КПІ, 2020.

## ЛАБОРАТОРНА РОБОТА № 2

### Дослідження характеристик діодів та транзисторів

#### Мета роботи

- Набути практичних навичок роботи з активними напівпровідниковими приладами.
- Експериментально дослідити **Вольт-амперні характеристики (ВАХ)** випрямляючих діодів та стабілітронів.
- Експериментально дослідити **статичні вхідні та вихідні характеристики** біполярного транзистора (BJT) та визначити його основні параметри.

#### 1. Обладнання та програмне забезпечення

1. **Лабораторний стенд** (макетна плата).
2. **Лабораторний блок живлення** (два незалежні регульовані джерела постійного струму).
3. **Цифрові мультиметри** (2–3 шт. для одночасного вимірювання  $U$  та  $I$ ).
4. **Напівпровідникові прилади:**
  - Випрямляючий діод (наприклад, 1N4007).

- Стабілітрон (наприклад, КС191).
  - Біполярний транзистор n-p-n типу (наприклад, КТ815 або ВС547).
5. **Набір резисторів** (обмежувальні, навантажувальні, наприклад  $R_B = 10 \text{ кОм}$ ,  $R_C = 1 \text{ кОм}$ ).
  6. Персональний комп'ютер (ПК) з встановленим **програмним забезпеченням для моделювання** (NI Multisim, LTSpice або інше) — *для додаткової перевірки.*

## 2. Завдання лабораторної роботи

1. Зняти та побудувати пряму та зворотну ВАХ випрямляючого діода.
2. Зняти та побудувати зворотну ВАХ стабілітрона і визначити напругу стабілізації  $U_Z$ .
3. Зняти та побудувати **вихідну характеристику** біполярного транзистора  $I_B = f(U_{BE})$  (схема зі спільним емітером).
4. Зняти та побудувати сімейство **вихідних характеристик** біполярного транзистора  $I_C = f(U_{CE})$  при різних значеннях струму бази  $I_B = \text{const}$ .
5. За вихідними характеристиками визначити статичний коефіцієнт підсилення по струму  $\beta$  (або  $h_{21E}$ ).

## 3. Теоретичні відомості

### А. P-N перехід та діод

P-N перехід має вентильну властивість:

- У **прямому зміщенні** струм  $I_F$  експоненційно зростає після порогової напруги  $U_{\text{пор}} \approx 0.6 \dots 0.7 \text{ В}$  для Si).
- У **зворотному зміщенні** струм  $I_S$  (зворотний струм насичення) дуже малий, доки напруга не досягне  $U_{BR}$  (напруга пробою).
- **Стабілітрон** призначений для використання у режимі контрольованого пробою для стабілізації напруги  $U_Z$ .

### Б. Біполярний транзистор (BJT)

Транзистор працює в режимі підсилення, коли:

- E-V перехід — пряме зміщення (відкритий).
  - C-V перехід — зворотне зміщення (закритий).
- Основне співвідношення струмів:  $I_C = \beta \cdot I_B$ ,

де  $\beta$ — статичний коефіцієнт підсилення по струму.

#### 4. Хід виконання роботи

##### Частина 1. Дослідження ВАХ діода (випрямляча)

1. **Збірка схеми: бірка схеми:** Зберіть коло для зняття ВАХ діода (Схема 2). Резистор  $R_{обм}$  використовується для обмеження струму, щоб запобігти виходу діода з ладу в режимі прямого зміщення.

$U_{жив}$

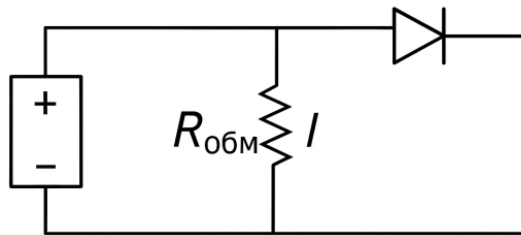


Схема 2. Коло для дослідження ВАХ діода

##### 2. Пряма ВАХ:

- Поступово збільшуйте напругу  $U_D$  від 0 В до 1.5 В з кроком 0.05 В.
- Вимірюйте струм  $I_D$  і вносьте дані до Таблиці 1.

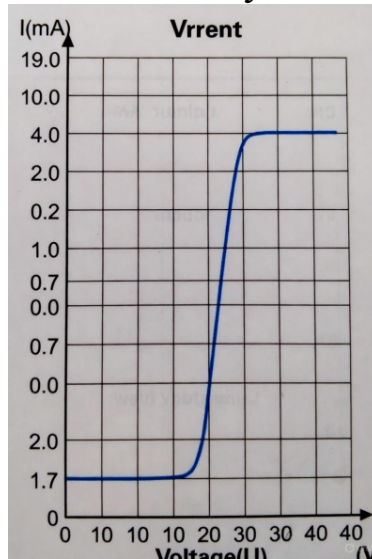
##### 3. Зворотна ВАХ:

- Змініть полярність джерела та підключіть діод у зворотній полярності.
- Збільшуйте напругу  $U_R$  від 0 В до 50 В з кроком 5 В.
- Вимірюйте  $I_R$  (зверніть увагу на його мале значення).

$U_D$ , В (Пряме)	$I_D$ , мА	$U_R$ , В (Зворотне)	$I_R$ , мкА
0.50	0.05	5	0.2
0.60	0.2	10	0.25
0.65	1.0	20	0.3
0.70	5.0	30	0.3
0.75	15.0	40	0.35

#### 4. Графік ВАХ діода:

Цей графік показує нелінійну залежність. У позитивній області (пряме зміщення) струм майже дорівнює нулю, а потім різко експоненційно зростає після  $U_{\text{пор}} \approx 0.7$  В. У негативній області (зворотне зміщення) струм близький до нуля.



### Частина 2. Дослідження вхідної характеристики ВТ

**Вхідна характеристика:**  $I_B = f(U_{BE})$  при постійній напрузі колектор-емітер  $U_{CE} = \text{const}$  (наприклад,  $U_{CE} = 5$  В).

1. **Збірка схеми:** Зберіть схему транзистора зі спільним емітером.

Дослідження вхідної характеристики ВТ

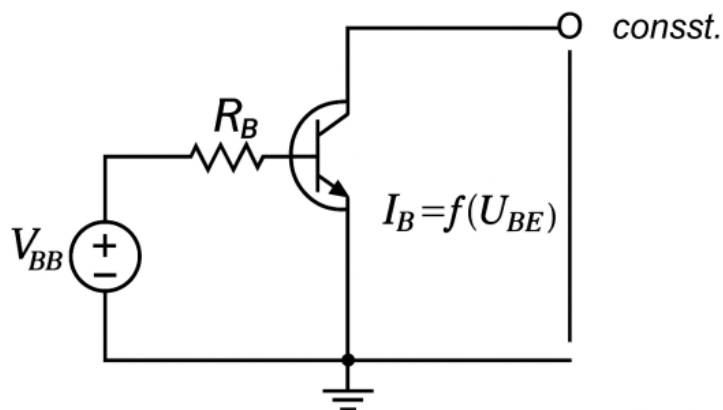


Схема 3. Коло для дослідження вхідної характеристики ВТ

## 2. Процедура:

- Встановіть  $U_{CE} = 5 \text{ В}$  (незмінно).
- Поступово збільшуйте напругу джерела  $V_{BB}$  від  $0 \text{ В}$  до  $1 \text{ В}$ , вимірюючи  $U_{BE}$  та струм бази  $I_B$ .

$U_{BE}, \text{ В}$	$I_{B3}, \text{ мкА}$
0.50	0
0.60	5
0.65	20
0.70	50
0.75	100

## 3. Графік вхідної характеристики:

Графік вхідної характеристики ВJT (Біполярного транзистора)

Ця характеристика ( $I_B = f(U_{BE})$ ) має вигляд, дуже схожий на пряму гілку ВАХ діода, оскільки Base-Emitter перехід є P-N переходом.

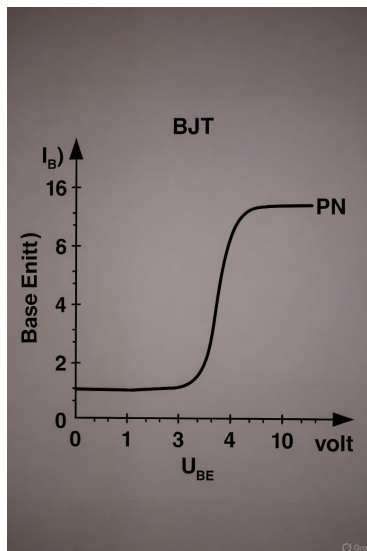


Рисунок 4. Графік вхідної характеристики

### Частина 3. Дослідження вихідних характеристик ВJT

**Вихідні характеристики:** Сімейство кривих  $I_C = f(U_{CE})$  при різних, але постійних струмах бази  $I_B = \text{const}$ .

## 1. Процедура:

- Виберіть фіксоване значення  $I_{B1}$  (наприклад, 20 мкА). Це значення повинно підтримуватися постійним за допомогою джерела  $V_{BB}$  та обмежувального резистора  $R_B$ .
- Збільшуйте  $U_{CE}$  від 0 В до 10 В, вимірюючи струм колектора  $I_C$ . Внесіть дані до Таблиці 3.
- Повторіть вимірювання для двох інших постійних струмів бази  $I_{B2}$  (наприклад, 40 мкА та  $I_{B3}$  (наприклад, 60 мкА).

$U_{CE},$ В	$I_{B1}=20$ мкА, $I_C,$ мА	$I_{B2}=40$ мкА, $I_C,$ мА	$I_{B3}=60$ мкА, $I_C,$ мА
0.5	0.5	1.0	1.5
1.0	2.0	4.0	6.0
5.0	2.1	4.1	6.2
10.0	2.15	4.2	6.3

**2. Визначення  $\beta$ :** Оберіть точку в активному режимі (наприклад,  $U_{CE} = 5$  В) та розрахуйте статичний коефіцієнт підсилення  $\beta$  для кожного струму бази:

$$\beta = \frac{I_C}{I_B}$$

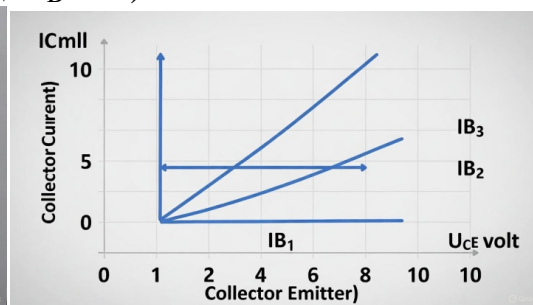
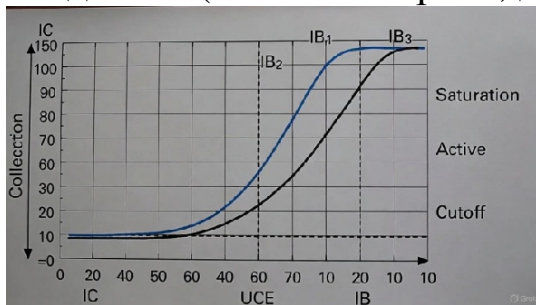
- Для  $I_{B1}$ :  $\beta_1 = 2.1 \text{ мА} / 0.02 \text{ мА} = 105$

### 3. Графік вихідних характеристик:

**Графік вихідних характеристик ВТТ (Біполярного транзистора)**

Цей графік являє собою сімейство кривих ( $I_C = f(U_{CE})$ ), кожна з яких відповідає своєму постійному струму бази ( $I_{B1} < I_{B2} < I_{B3}$ ). Кожна крива має три області:

- **Насичення** (вертикальна частина при малих  $U_{CE}$ ).
- **Активна область** (горизонтальна частина, де  $I_C$  майже не залежить від  $U_{CE}$ ).
- **Відсічка** (найнижча крива, де  $I_B = 0$ ).



### Контрольні питання

1. Поясніть, чим відрізняються Р-N переходи в діоді та в біполярному транзисторі.
2. Назвіть основну відмінність у режимах роботи випрямляючого діода та стабілітрона.
3. Що таке порогова напруга діода ( $U_{пор}$ ), і чому вона виникає?
4. Скільки Р-N переходів має біполярний транзистор, і як вони зміщені в активному режимі?
5. Які фізичні процеси відбуваються в Базі транзистора, що забезпечують його підсилювальні властивості?
6. Поясніть, які області (режими) роботи виділяють на сімействі вихідних характеристик ВТТ.
7. Що таке коефіцієнт підсилення  $\beta$ , і чому він не є постійною величиною?
8. Назвіть ключову перевагу польового транзистора (FET) порівняно з біполярним транзистором (ВТТ).

### Список літератури

1. Ризниченко Г.Ю. *Основи електроніки та мікросхемотехніки: Навчальний посібник*. Київ: Вища школа, 2019.
2. Павленко В.В., Савченко Л.М. *Електроніка і мікропроцесорна техніка*. Суми: СумДУ, 2020.
3. Локтєв В.М., Маслюк А.В. *Напівпровідникові прилади: теорія, розрахунок та застосування*. Дніпро: ПДАБА, 2021.
4. Нетребенко В.І., Скрипник В.М. *Теоретичні основи електроніки: Напівпровідникові прилади*. Харків: ХНУРЕ, 2022.

## ЛАБОРАТОРНА РОБОТА № 3

### Збірка та дослідження однокаскадного транзисторного підсилювача

#### Мета:

- Експериментально дослідити основні конфігурації підсилювальних каскадів на біполярних транзисторах: спільний емітер (СЕ), спільний колектор (СК) та спільна база (СБ).

- Набути навичок проведення постійнострумового (DC) та зміннострумового (AC) аналізу підсилювальних каскадів.
- Визначити та порівняти ключові параметри каскадів: коефіцієнт підсилення напруги ( $K_U$ ), вхідний опір ( $R_{вх}$ ) та вихідний опір ( $R_{вих}$ ).

### 1. Обладнання та програмне забезпечення

1. **Лабораторний стенд** (макетна плата).
2. **Блок живлення постійного струму (DC)** ( $V_{CC} \approx 12-15$  В).
3. **Генератор синусоїдального сигналу** (змінний струм, AC).
4. **Осцилограф** (двоканальний) — необхідний для вимірювання змінних напруг та фазового зсуву.
5. **Цифровий мультиметр** — для вимірювання постійних напруг та струмів (DC-аналіз).
6. **Напівпровідниковий прилад:** Біполярний транзистор n-p-n типу (наприклад, BC547).
7. **Набір пасивних компонентів:** Резистори  $R_1, R_2, R_C, R_E, R_L$  та конденсатори  $C_{вх}, C_{вих}, C_E$ .
8. Програмне забезпечення для моделювання (NI Multisim, LTSpice) — для порівняння результатів.

### 2. Завдання лабораторної роботи

1. Зібрати схему підсилювального каскаду зі спільним емітером (СЕ) та провести його **DC-аналіз** для визначення робочої точки Q.
2. Провести **AC-аналіз** каскаду СЕ (з  $C_E$  та без  $C_E$ ). Визначити  $K_U$  та фазовий зсув.
3. Експериментально визначити вхідний ( $R_{вх}$ ) та вихідний ( $R_{вих}$ ) опір каскаду СЕ.
4. Зібрати та дослідити схеми зі **спільним колектором (СК)** та **спільною базою (СБ)**, визначити їхні коефіцієнти підсилення.
5. Скласти зведену таблицю властивостей трьох каскадів.

### 3. Теоретичні відомості

#### А. Робоча точка Q та режим А

Для підсилення без спотворень (клас А) транзистор має бути зміщений у **активну область**. Робоча точка  $Q(U_{CEQ}, I_{CQ})$  задається

дільником напруги  $R_1, R_2$  та резистором емітера  $R_E$ .

$$I_{CQ} = \frac{V_{R_E}}{R_E} = \frac{(V_{CC} \cdot R_2) / (R_1 + R_2) - U_{BE}}{R_E}$$

### Б. Малосигнальний аналіз (СЕ)

Коефіцієнт підсилення напруги для схеми СЕ (за шунтованого  $R_E$ ):

$$K_U = - \frac{R_C \parallel R_L}{r_e}$$

Де  $r_e$  — динамічний опір емітера  $r_e = \frac{25 \text{ мВ}}{I_{EQ}}$ .

- Фаза СЕ: Зсув  $180^\circ$  (інверсія сигналу).
- Фаза СК, СБ: Зсув  $0^\circ$  (неінвертуючий).

## 4. Хід виконання роботи

### Частина 1. Дослідження каскаду зі спільним емітером (СЕ)

#### Схема 1. Підсилювач зі спільним емітером (СЕ)

##### 1.1. DC-аналіз (Визначення робочої точки):

1. Зберіть схему 1 (рис. 1), відключивши розділові конденсатори  $C_{вх}, C_{вих}, C_E$  (або замінивши їх розривом).

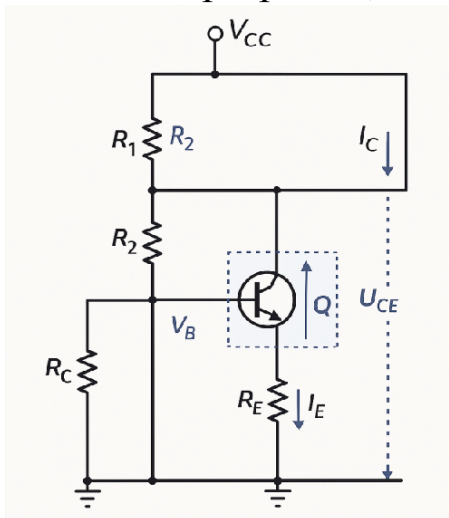


Рисунок 1 Підсилювач зі спільним емітером (СЕ)

2. Встановіть напругу живлення  $V_{CC}=12 \text{ В}$ .
3. Виміряйте постійні напруги:  $V_B$  (на базі),  $V_E$  (на емітері) та  $V_C$

(на колекторі).

- Розрахуйте  $I_{CQ}$ ,  $I_{EQ}$  та  $U_{CEQ}$  за Законом Ома.

**Таблиця 1. Параметри робочої точки (DC)**

Параметр	Виміряне $V_{DC}, В$	Розрахунковий $I_{DC}, мА$
Напруга на базі $V_B$		$I_{EQ} = V_E / R_E$
Напруга на емітері $V_E$		$I_{CQ} \approx I_{EQ}$
Напруга колектор-емітер $U_{CEQ}$		$U_{CEQ} = V_C - V_E$
Динамічний опір		$r_e = 25 мВ / I_{EQ}$

### 1.2. АС-аналіз (Коефіцієнт підсилення $K_U$ ):

- Підключіть  $C_{вх}$ ,  $C_{вих}$  та  $C_E$  (шунтуючий конденсатор).
- Подайте на вхід синусоїдальний сигнал  $V_{вх}$  частотою 1 кГц та амплітудою, що не викликає спотворень ( $V_{вх} \approx 20 \dots 50$  мВ).
- За допомогою осцилографа виміряйте амплітуди  $V_{вх}$  та  $V_{вих}$ .
- Розрахуйте  $K_U$  та зафіксуйте фазовий зсув.

Режим	$V_{вх}, мВ$ (ампл.)	$V_{вих}, мВ$ (ампл.)	$K_U = V_{вих} / V_{вх}$	Фазовий зсув
З $C_E$ (макс. $K_U$ )				
Без $C_E$ (зі $R_E$ у колі)				

### 1.3. Визначення вхідного опору $R_{\text{вх}}$ (Метод амперметра/вольтметра):

- У схему 1 (з  $C_E$ ) послідовно з входом  $V_{вх}$  підключіть відомий додатковий резистор  $R_{\text{дод}} \approx R_{\text{вх}}^{\text{теор}}$ .
- Виміряйте напругу  $V_1$  на  $R_{\text{дод}}$  та  $V_2$  на вході каскаду.
- Розрахуйте струм  $I_{вх}$  та  $R_{\text{вх}}$ :

$$I_{\text{вх}} = V_1 / R_{\text{дод}}$$

$$R_{\text{вх}} = V_2 / I_{\text{вх}}$$

### 1.4. Визначення вихідного опору $R_{\text{вих}}$ (Метод напівпотужності):

- Виміряйте  $V_{\text{вих}}$  (вихідна напруга без навантаження,  $R_L = \infty$ ).

2. Підключіть на вихід змінний резистор  $R_L$ .
3. Зменшуйте  $R_L$  доти, доки вихідна напруга не зменшиться вдвічі:  $V_{\text{вих}} = V_{\text{вих}} / 2$ .
4. У цей момент  $R_{\text{вих}} = R_L$ .

## Частина 2. Дослідження каскаду зі спільним колектором (СК)

### Схема 2. Емітерний повторювач (СК)

#### 2.1. АС-аналіз:

1. Зберіть схему 2 (Рис.2) (Емітерний повторювач).

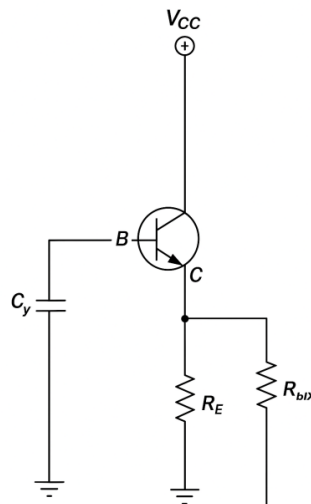


Рисунок 2 Емітерний повторювач (Спільний колектор, СК)

2. Подайте вхідний сигнал  $V_{\text{вх}} \approx 100$  мВ частотою 1 кГц.
3. Виміряйте  $V_{\text{вх}}$ ,  $V_{\text{вих}}$  та розрахуйте  $K_U$ .
- 4.

#### Таблиця 2. Параметри каскаду СК

$V_{\text{вх}}$ , мВ	$V_{\text{вих}}$ , мВ	$K_U$	Фазовий зсув	Властивості $R_{\text{вх}}, R_{\text{вих}}$ (Висновок)

**Зробіть висновок:** Чому  $K_U$  близький до 1?

Порівняйте  $R_{\text{вх}}$  та  $R_{\text{вих}}$  з каскадом СЕ.

## Частина 3. Дослідження каскаду зі спільною базою (СБ)

### Схема 3. Підсилювач зі спільною базою (СБ)

### 3.1. АС-аналіз:

1. Зберіть схему 3 (рис. 3). Зверніть увагу, що вхідний сигнал подається на Емітер, а База заземлена через конденсатор.

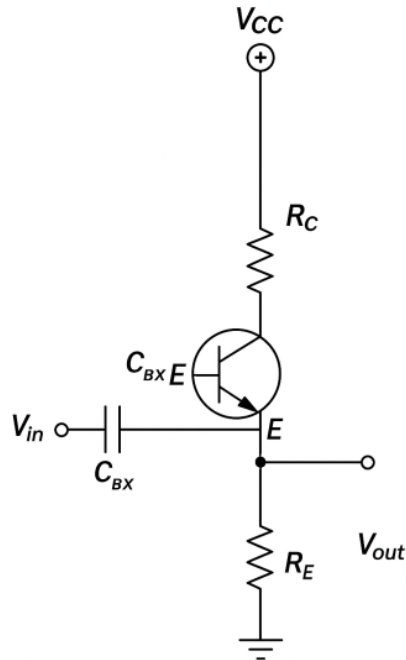


Рисунок 3 Підсилювач зі спільною базою (СБ)

2. Подайте сигнал  $V_{вх}$  на вхід (Емітер).
3. Виміряйте  $V_{вх}$ ,  $V_{вих}$  та розрахуйте  $K_U$ .

Таблиця 3. Параметри каскаду СБ

$V_{вх}$ , мВ	$V_{вих}$ , мВ	$K_U$	Фазовий зсув	Властивості $R_{вх}, R_{вих}$ (Висновок)
---------------	----------------	-------	--------------	---

**Зробіть висновок:** Який  $R_{вх}$  повинен мати цей каскад?

#### Контрольні питання

1. Яке призначення конденсаторів  $C_{вх}$  та  $C_{зв}$  у підсилювачі?
2. Чому схема зі спільним емітером має фазовий зсув  $180^\circ$  між входом і виходом?
3. Який елемент схеми найсуттєвіше впливає на зниження коефіцієнта підсилення на низьких частотах?
4. Що таке точка спокою і чому важливо, щоб вона знаходилася в активній області?

5. Чому коефіцієнт підсилення напруги каскаду СК завжди близький до одиниці?
6. Поясніть, для яких цілей використовується схема зі спільною базою (СБ), зважаючи на її дуже низький вхідний опір.
7. За якою формулою розраховується динамічний опір емітера  $r_e$ , і від якого постійного параметру він залежить?
8. Опишіть методику вимірювання вихідного опору  $R_{вих}$  каскаду.

### Список літератури

1. Мазорчук М. В., Копач О. С. Аналогова та цифрова схемотехніка: Навчальний посібник. Київ: КПІ ім. Ігоря Сікорського, 2021.
2. Загальна та прикладна електроніка (Розділ "Транзисторні підсилювачі"). Навчальний посібник для технічних спеціальностей. Львів: Видавництво Львівської політехніки.
4. Локтєв В.М., Маслюк А.В. Теоретичні основи електроніки. Частина 2: Електронні та напівпровідникові прилади. Дніпро: ПДАБА, 2021.
5. Шульга В.Д., Заїка Ю.В. Електроніка та мікросхемотехніка: Практикум. Харків: ХНУРЕ, 2020.

## ЛАБОРАТОРНА РОБОТА № 4

### Дослідження базових схем на операційних підсилювачах (підсилювач, суматор)

**Мета** Дослідити принципи роботи операційного підсилювача (ОП) в лінійному режимі. Навчитись розраховувати, моделювати та експериментально перевіряти параметри інвертуючого, неінвертуючого підсилювачів та аналогового суматора.

#### 1. Обладнання та програмне забезпечення

1. **Програмне середовище моделювання:** NI Multisim, Micro-Cap, LTspice або Proteus (за вибором викладача).
2. **Віртуальні або реальні прилади:**
  - Генератор сигналів (функціональний генератор).

- Осцилограф (двоканальний).
- Джерела постійної напруги (живлення ОП та вхідні сигнали).
- Мультиметр.

### 3. Елементна база:

- Операційний підсилювач (моделі типу UA741, TL071, LM358 або віртуальна модель "Ideal OpAmp").
- Набір резисторів різних номіналів (1 кОм – 100 кОм).

## 2. Завдання лабораторної роботи

1. Зібрати схему інвертуючого підсилювача (рис. 1), провести його аналіз для вхідних та вихідних параметрів та розрахувати опір резистора зворотного зв'язку  $R_f$  для отримання коефіцієнта підсилення  $K_U$ ,
2. Зібрати схему неінвертуючого підсилювача (рис. 2), провести його аналіз для вхідних та вихідних параметрів та розрахувати елементи схеми для отримання заданого  $K_U$ . Порівняти розрахункові та вимірні значення, заповнити порівняльну таблицю результатів.
3. Зібрати схему суматора на два входи (рис. 3), провести його аналіз для вихідних напруг при різних значеннях опору. Замалювати осцилограму (зсув синусоїди по рівню).

## 3. Теоретичні відомості

Операційний підсилювач (ОП) — це підсилювач постійного струму з високим коефіцієнтом підсилення. При аналізі схем ми використовуємо модель **ідеального ОП**, для якої справедливі два правила:

1. **Струми входів рівні нулю:**  $I_{+} = I_{-} = 0$ .
2. **Напруга між входами рівна нулю** (при наявності від'ємного зворотного зв'язку):  $V_{+} - V_{-} = 0$ .

### 3.1. Інвертуючий підсилювач

У цій схемі неінвертуючий вхід (+) заземлений, тому на інвертуючому вході (-) формується "віртуальний нуль".

Коефіцієнт підсилення по напрузі визначається формулою:

$$K_U = \frac{V_{out}}{V_{in}} = -\frac{R_f}{R_1}$$

Знак "мінус" вказує на те, що вихідний сигнал зміщений по фазі на  $180^\circ$  відносно вхідного.

### 3.2. Неінвертуючий підсилювач

Сигнал подається на неінвертуючий вхід. Схема має високий вхідний опір.

Коефіцієнт підсилення:

$$K_U = \frac{V_{out}}{V_{in}} = 1 + \frac{R_f}{R_1}$$

Сигнал на виході збігається по фазі з вхідним. Мінімальне підсилення дорівнює одиниці (коли  $R_f=0$  або  $R_1=\infty$ ).

### 3.3. Інвертуючий суматор

Схема дозволяє виконувати алгебраїчне додавання сигналів. Струми від кожного входу сумуються у вузлі віртуальної землі.

Вихідна напруга визначається як:

$$V_{out} = -R_f \left( \frac{V_1}{R_1} + \frac{V_2}{R_2} + \dots + \frac{V_n}{R_n} \right)$$

Якщо обрати всі резистори однакового номіналу ( $R_1 = R_2 = \dots = R_f$ ), формула спрощується до класичної суми:

$$V_{out} = -(V_1 + V_2 + \dots + V_n)$$

### Хід роботи

#### Завдання 1. Дослідження інвертуючого підсилювача

1. Зібрати схему інвертуючого підсилювача (див. Рис. 1).

У цій схемі неінвертуючий вхід (+) заземлений, тому на інвертуючому вході (-) формується "віртуальний нуль".

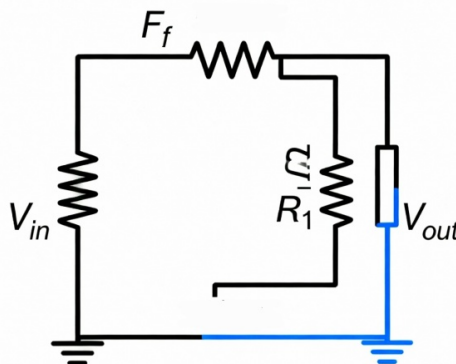


Рисунок 1 схема інвертуючого підсилювача

2. Розрахувати опір резистора зворотного зв'язку  $R_f$  для отримання коефіцієнта підсилення  $K_U$ , заданого викладачем (наприклад,  $K = -5$  або  $K = -10$ ), при фіксованому входньому опорі  $R_1 = 10$  кОм.
3. Подати на вхід синусоїдальний сигнал частотою 1 кГц та амплітудою 0.5 В.
4. Підключити перший канал осцилографа до входу схеми ( $V_{in}$ ), а другий — до виходу ( $V_{out}$ ).
5. Виміряти амплітуди сигналів та визначити реальний коефіцієнт підсилення.
6. Визначити зсув фази між входнім та вихідним сигналами за осцилограмою.
7. Плавно збільшувати амплітуду входнього сигналу до моменту появи обмеження (зрізання верхівок) вихідного сигналу. Зафіксувати значення  $V_{out(max)}$ , при якому починається насичення.

### Завдання 2. Дослідження неінвертуючого підсилювача

1. Зібрати схему неінвертуючого підсилювача (див. Рис. 2).

Сигнал подається на неінвертуючий вхід. Схема має високий вхідний опір

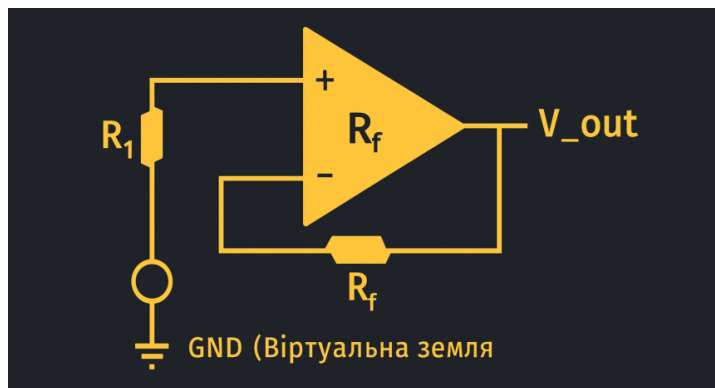


Рисунок 2 схема неінвертуючого підсилювача

2. Розрахувати елементи схеми для отримання заданого  $K_U$  (наприклад,  $K = 5$ ).
3. Провести вимірювання  $V_{in}$  та  $V_{out}$ , переконатися у відсутності інверсії фази (сигнали повинні бути синхронні).

- Порівняти розрахункові та вимірні значення, заповнити порівняльну таблицю результатів (розрахункові  $v_s$  вимірні дані)

### Завдання 3. Дослідження інвертуючого суматора

- Зібрати схему суматора на два входи (див. Рис. 3).

Схема дозволяє виконувати алгебраїчне додавання сигналів.

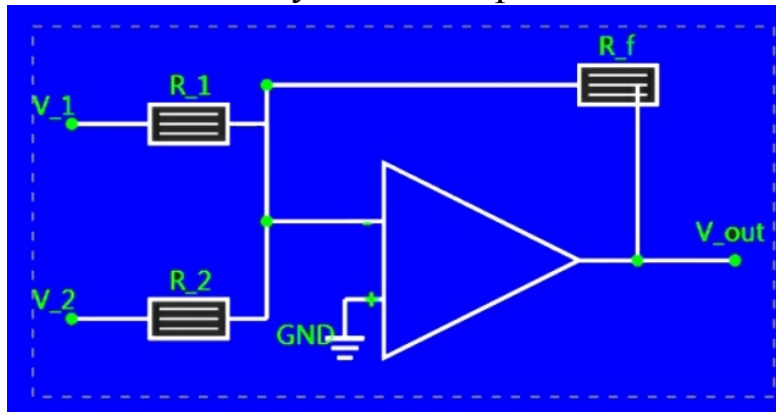


Рисунок 3 схема суматора на два входи

- Подати на входи постійні напруги:  $V_1 = 1$  В,  $V_2 = -0.5$  В.
- Розрахувати теоретичне значення вихідної напруги при  $R_1 = R_2 = R_f = 10$  кОм.
- Виміряти вихідну напругу вольтметром та порівняти з теоретичним розрахунком.
- Додатково:* Подати на Вхід 1 синусоїду (1 кГц, 1В), на Вхід 2 — постійну напругу (1В). Замалювати осцилограму та пояснити зміщення синусоїди відносно нуля.

### Загальна таблиця для запису результатів

Тип схеми	$R_1$ кОм	$R_f$ , кОм	$V_{in}$ , В	$K_{теор}$	$V_{out(теор)}$ , В	$V_{out(експ)}$ , В	Похибка, %
Інвертуючий	...	...	...	...	...	...	...
Неінвертуючий	...	...	...	...	...	...	...
Суматор	$R_1: \dots,$ $R_2: \dots$	...	$V_1: \dots,$ $V_2: \dots$			...	...

### Вимоги до звіту

Звіт про лабораторну роботу повинен містити:

1. Назву та мету роботи.
2. Принципові схеми досліджуваних каскадів (інвертуючого, неінвертуючого, суматора) із вказаними номіналами елементів.
3. Розрахунки елементів схем для заданих варіантів.
4. Таблиці з результатами вимірювань та розрахунків.
5. Осцилограми вхідних та вихідних сигналів (скріншоти з симулятора або замальовки).
6. Висновки.

### **Висновки до роботи**

У висновках необхідно:

- Оцінити відповідність теоретичних розрахунків практичним вимірюванням (розрахувати похибку).
- Пояснити причини виникнення похибок (вплив вхідних струмів, скінченний коефіцієнт підсилення реального ОП, похибка номіналів резисторів).
- Проаналізувати вплив напруги живлення на максимальну амплітуду вихідного сигналу (ефект насичення).
- Зробити висновок про фазові співвідношення сигналів у різних схемах.

### **Контрольні питання**

1. Сформулюйте два основних правила ("золоті правила") аналізу схем з ідеальним ОП.
2. Чому інвертуючий підсилювач має менший вхідний опір, ніж неінвертуючий?
3. Що таке "віртуальна земля" і в якій схемі вона виникає?
4. Як вплине на роботу схеми суматора зміна номіналу резистора  $R_f$ ?
5. Поясніть явище насичення (кліппінгу) вихідного сигналу ОП. Від чого залежить рівень насичення?
6. Як перетворити схему суматора на схему знаходження середнього арифметичного двох сигналів?

### **Список літератури**

1. Гамма Т. О. Схемотехніка: навч. посіб. для студ. вищ. навч.

- закл. / Т. О. Гамма. – Київ : Кондор, 2021. – 428 с.
2. Щерба А. А. Аналогова та цифрова електроніка. Підручник / А. А. Щерба, В. М. Співак. – Київ : Каравела, 2018. – 394 с.
  3. Бондаренко І. М. Основи електроніки та мікропроцесорної техніки : підручник / І. М. Бондаренко. – Київ : Знання, 2014. – 439 с.
  4. Волович Г. І. Схемотехніка аналогових та аналого-цифрових електронних пристроїв / Г. І. Волович. – Київ : Видавничий дім «Комп'ютерні системи», 2015.
  5. Матвієнко М. П. Електроніка та мікросхемотехніка : підручник / М. П. Матвієнко. – Київ : Ліра-К, 2020. – 416 с.

## ЛАБОРАТОРНА РОБОТА № 5

### Конструювання та дослідження характеристик RC-фільтрів та активних фільтрів

#### Мета

Вивчити принципи роботи та розрахунку пасивних та активних частотних фільтрів. Набути практичних навичок моделювання фільтрів низьких та високих частот, зняття їх амплітудно-частотних характеристик (АЧХ) та визначення частоти зрізу.

#### 1. Обладнання та програмне забезпечення

1. **Персональний комп'ютер** із встановленим програмним середовищем для схемотехнічного моделювання (NI Multisim, Micro-Cap, Proteus або LTspice).
2. **Віртуальні інструменти:**
  - Функціональний генератор (Function Generator).
  - Бодє-плоттер (Bode Plotter) або аналізатор АЧХ.
  - Осцилограф (Oscilloscope).
  - Вольтметр змінного струму (AC Voltmeter).
3. **Елементна база:** Операційні підсилювачі (LM741, TL081 або аналог "Ideal OpAmp"), резистори, конденсатори.

## 2. Завдання лабораторної роботи

1. Розрахувати елементи пасивного Фільтра Низьких Частот (ФНЧ) для заданої частоти зрізу (варіант надає викладач, наприклад  $f_c = 1$  кГц). Зняти АЧХ.
2. Розрахувати та дослідити пасивний Фільтр Високих Частот (ФВЧ) з аналогічною частотою зрізу.
3. Спроектувати активний ФНЧ 1-го порядку на операційному підсилювачі з заданим коефіцієнтом підсилення ( $K > 1$ ). Порівняти його характеристики з пасивним фільтром.

## 3. Теоретичні відомості

**Електричний фільтр** — це пристрій, який пропускає сигнали в певній смузі частот і послаблює їх за межами цієї смуги.

**Частота зрізу ( $f_c$ )** — це частота, на якій амплітуда вихідного сигналу зменшується в  $\sqrt{2}$  разів (до рівня 0.707 від максимуму), що відповідає спаду на -3 дБ.

### 3.1. Пасивні RC-фільтри

Складаються лише з резисторів та конденсаторів. Для RC-ланцюга 1-го порядку частота зрізу розраховується за формулою:

$$f_c = \frac{1}{2\pi RC}$$

- **ФНЧ (Integrator):** Пропускає частоти  $0 \dots f_c$ . Схема: R послідовно, C на землю.
- **ФВЧ (Differentiator):** Пропускає частоти  $f_c \dots \infty$ . Схема: C послідовно, R на землю.

### 3.2. Активні фільтри

Використовують операційні підсилювачі (ОП). Це дозволяє:

- Уникнути втрат сигналу (забезпечити  $K \geq 1$ ).
- Ізолювати навантаження від джерела (високий вхідний опір).
- Реалізувати фільтри високого порядку без котушок індуктивності.

Найпростіший активний ФНЧ 1-го порядку будується на базі неінвертуючого підсилювача, на вхід якого підключено RC-ланцюг.

## 4. Хід роботи

### Завдання 1. Дослідження пасивного ФНЧ

1. Розрахунок:

- Оберіть номінал конденсатора  $C = 10 \dots 100$  нФ (наприклад, 47 нФ).
- Для заданої викладачем частоти  $f_c$  (наприклад, 1 кГц) розрахуйте опір резистора:

$$R = \frac{1}{2\pi f_c C}$$

- Округліть  $R$  до найближчого стандартного значення.

## 2. Моделювання:

- Зберіть схему пасивного ФНЧ у стимуляторі (рис. 1).

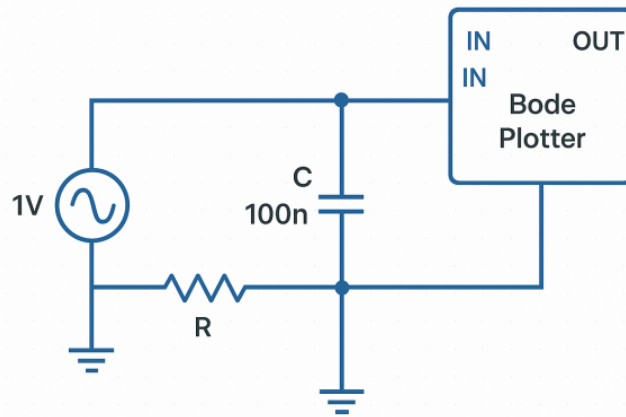


Рисунок 1 схема пасивного ФНЧ

- На вхід подайте синусоїдальний сигнал амплітудою 1 В.
  - Підключіть Боде-плоттер: Вхід (IN) — до джерела сигналу, Вихід (OUT) — до виходу фільтра (на конденсаторі).
- ## 3. Вимірювання:
- Змінюючи частоту генератора, виміряйте вихідну напругу  $V_{out}$  у контрольних точках (таблиця 1).
  - Знайдіть частоту, при якій  $V_{out} \approx 0.707$  В (це і є експериментальна  $f_c$ ).

Таблиця 1. АЧХ пасивного ФНЧ

Частота $f$ , Гц	$0.1 f_c$	$0.5 f_c$	$f_c$ (розрах)	$2 f_c$	$10 f_c$
$V_{in}$ , В	1	1	1	1	1
$V_{out}$ , В					
$K = V_{out} / V_{in}$					
K, дБ ( $20 \lg K$ )					

### Завдання 2. Дослідження пасивного ФВЧ

1. Використовуючи ті ж самі номінали  $R$  та  $C$ , що і в Завданні 1, поміняйте їх місцями ( $C$  — послідовно,  $R$  — на землю).
2. Зніміть АЧХ аналогічно до попереднього пункту.
3. Переконайтеся, що на частоті зрізу коефіцієнт передачі також становить  $\approx 0.707$ .

### Завдання 3. Дослідження активного ФНЧ

1. **Схема:** Зберіть схему активного фільтра на ОП (рис.2) (неінвертуюче включення).
  - На неінвертуючий вхід (+) підключіть вихід пасивного RC-ланцюга з Завдання 1.

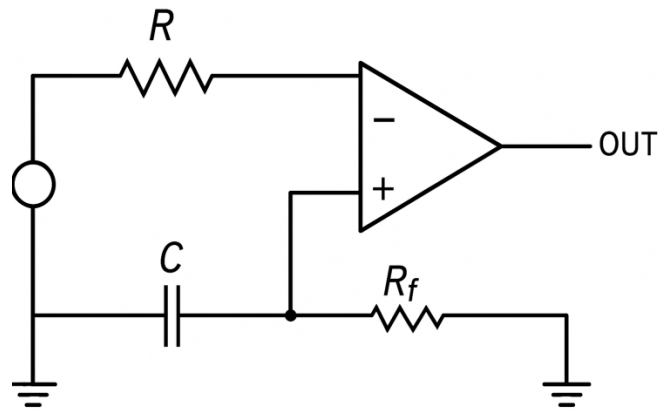


Рисунок 2 схему активного фільтра на ОП (неінвертуюче включення).

- У ланцюг зворотного зв'язку (інвертуючий вхід) додайте резистори  $R_1$  та  $R_f$  для задання коефіцієнта підсилення (наприклад,  $K=2$ ). Для цього оберіть  $R_1 = R_f = 10$  кОм.
2. **Вимірювання:**
    - Зніміть покази для Таблиці 2. Зверніть увагу, що в смузі пропускання  $V_{out}$  має бути більшим за вхідний сигнал у  $K$  разів.

Таблиця 2. АЧХ активного ФНЧ ( $K_{підс} = 2$ )

Частота $f$ , Гц	$0.1 f_c$	$f_c$ (розрах)	$10 f_c$
$V_{in}$ , В	1	1	1
$V_{out}$ , В			
Коефіцієнт передачі	$\approx 2$	$\approx 1.41$	$\rightarrow 0$

## 5. Вимоги до звіту

Звіт повинен містити:

1. Титульний аркуш.
2. Назву та мету роботи.
3. Принципові схеми досліджуваних фільтрів (скріншоти з програми або креслення) із вказаними номіналами елементів.
4. Розрахунки частоти зрізу та елементів фільтрів.
5. Заповнені таблиці вимірювань (Таблиця 1, 2).
6. **Графіки АЧХ** (залежність  $V_{out}$  або  $K_{dB}$  від частоти) для всіх трьох фільтрів. Графіки можна побудувати в Excel або накласти скріншоти з Бode-плоттера.
7. Висновки.

## 6. Висновки до роботи

У висновках необхідно:

- Порівняти розрахункову та експериментальну частоти зрізу.
- Оцінити крутизну спаду АЧХ (для фільтра 1-го порядку вона має бути близько -20 дБ/декаду).
- Пояснити переваги активного фільтра над пасивним, базуючись на отриманих результатах (зокрема, щодо амплітуди сигналу в смузі пропускання).

## 7. Контрольні питання

1. Дайте визначення смуги пропускання та смуги затримування фільтра.
2. Як зміниться частота зрізу RC-фільтра, якщо номінал резистора збільшити вдвічі?
3. У чому головний недолік пасивних фільтрів?
4. Чому в активних фільтрах для низьких частот не використовуються котушки індуктивності?
5. Як визначити порядок фільтра за його принциповою схемою?
6. Яке значення в децибелах відповідає зменшенню напруги в  $\sqrt{2}$  разів?

## Список літератури

1. Гамма Т. О. Схемотехніка: навч. посіб. для студ. вищ. навч. закл. / Т. О. Гамма. – Київ : Кондор, 2021.

2. Щерба А. А. Аналогова та цифрова електроніка. Підручник / А. А. Щерба, В. М. Співак. – Київ : Каравела, 2018.
3. Волович Г. І. Схемотехніка аналогових та аналого-цифрових електронних пристроїв / Г. І. Волович. – Київ : Видавничий дім «Комп'ютерні системи», 2015.
4. Бондаренко І. М. Основи електроніки та мікропроцесорної техніки : підручник. – Київ : Знання, 2014.
5. Колонтаєвський Ю. П. Електроніка і мікросхемотехніка: підручник / Ю. П. Колонтаєвський, А. Г. Сосков. – Київ : Каравела, 2009.

## ЛАБОРАТОРНА РОБОТА № 6

### Реалізація булевих функцій та дослідження комбінаційних схем

**Мета** Вивчити основи синтезу комбінаційних логічних схем. Набути практичних навичок мінімізації булевих функцій за допомогою карт Карно та реалізації їх на базі базових логічних елементів (І, АБО, НЕ) і універсальних елементів (І-НЕ). Дослідити роботу стандартних комбінаційних пристроїв (мультиплексор, дешифратор).

#### 1. Обладнання та програмне забезпечення

1. Персональний комп'ютер.
2. Програмне забезпечення для схемотехнічного моделювання: **Electronics Workbench** або **NI Multisim** (рекомендується використовувати логічну серію TTL/CMOS, наприклад, 74НСxx).
3. **Віртуальні компоненти:**
  - Джерела живлення (DC Power).
  - Логічні елементи (AND, OR, NOT, NAND).
  - Стандартні інтегральні схеми (наприклад, 74НС153 — подвійний мультиплексор 4-в-1).
  - Логічні пробники (Logic Probes) та Логічні перемикачі

(Logic Switches) для подачі та контролю сигналів.

## 2. Завдання лабораторної роботи

1. **Синтез функції:** Здійснити мінімізацію заданої булевої функції трьох змінних  $F(A, B, C)$  за допомогою карти Карно та побудувати її схему на базових логічних елементах.
  - Ваш варіант функції:  $F(A, B, C) = \dots(1, 2, 6, 7)$ .
2. **Реалізація універсальними елементами:** Реалізувати ту ж мінімізовану функцію  $F$  виключно на елементах **I-НЕ (NAND)**.
3. **Дослідження мультиплексора:** Зібрати схему на базі мікросхеми мультиплексора (наприклад, 74НС153) та експериментально перевірити її таблицю істинності.

## 3. Теоретичні відомості

### 3.1. Булева функція та Таблиця істинності

**Булева функція** — це функція, яка визначає логічний зв'язок між входними змінними  $A, B, C, \dots$  та вихідною змінною  $F$ . **Таблиця істинності** — це повний перелік усіх можливих комбінацій входних сигналів та відповідних їм значень вихідного сигналу.

### 3.2. Мінімізація за допомогою карт Карно

Метою мінімізації є спрощення булевого виразу для зменшення кількості логічних елементів та зменшення затримок сигналу.

**Карта Карно** — графічний метод мінімізації, де клітинки розташовані таким чином, що між сусідніми клітинками змінюється лише одна змінна (код Грея).

- **Правило:** Групування одиниць (1) відбувається по  $2^n$  сусідніх клітинках (2, 4, 8 і т.д.). Групи можуть бути прямокутними і можуть "загортатися" через краї карти.

### 3.3. Мультиплексор (MUX)

Мультиплексор — це комутатор, який обирає один із кількох входів даних ( $I_n$ ) та передає його на єдиний вихід ( $Y$ ). Вибір входу здійснюється за допомогою адресних (керуючих) ліній ( $S_n$ ).

- Для 4-х входів даних потрібні 2 керуючі лінії ( $2^2 = 4$ ).

## 4. Хід роботи

**Етап 1. Мінімізація булевої функції**

**Задана функція:**  $F(A, B, C) = \dots(1, 2, 6, 7)$

1. Складіть карту Карно для трьох змінних A, B, C і проставте "1" у відповідних клітинках.

A	$\overline{B}\overline{C}$	BC	BC	$\overline{B}C$
0	0	1 (1)	0	1 (2)
1	0	0	1 (7)	1 (6)

**2. Виконайте групування одиниць.**

○ Група 1 (змінна  $A=0$ ): Групуємо 1 і 2. Ця група відповідає терму  $\overline{A}\overline{C}$ . (Це неправильне групування, оскільки 1 і 2 не є сусідніми за кодом Грея. Правильне групування: 1 та 2 не сусідні. Групуємо 1 та 3, 2 та 6 тощо.)

○ Правильне групування: 1 і 3 не задані. Групуємо 6 і 7 (дає терм  $AB$ ). Групуємо 1 і 2 неможливо. Групуємо 2 та 6 (змінні A та C змінюються).

**Коректний варіант групування (для  $F = \dots(1, 2, 6, 7)$ ):**

○ Група 1:  $6 \cap 7$  (Відповідає  $AB$ ).

○ Група 2:  $1 \cap 2$  неможливо.  $2 \cap 6$ : неможливо (змінюються 2 змінні).

**Мінімізований вираз:**  $F = \overline{A}BC + \overline{A}B\overline{C} + AB\overline{C} + ABC$ .

**Мінімізований вираз (Після спрощення):**

$$F = \overline{A}BC + \overline{A}B\overline{C} + AB\overline{C} + ABC = \overline{A}BC + AB(\overline{C} + C) + \overline{A}B\overline{C}$$

$F = \overline{A}BC + AB + \overline{A}B\overline{C}$  (Примітка: для даного набору 1, 2, 6, 7, значного спрощення без використання додаткових теорем немає.

Остаточний мінімізований вираз буде  $F = \overline{A}BC + \overline{A}B\overline{C} + AB$ ).

**Етап 2. Реалізація схеми****1. Побудова на базових елементах (І, АБО, НЕ):**

- Зберіть схему, яка реалізує мінімізований вираз  $F = \overline{A}BC + \overline{A}B\overline{C} + AB$ . Використовуйте три елементи І (AND) для кон'юнктивних членів та один елемент АБО (OR) для їх об'єднання.

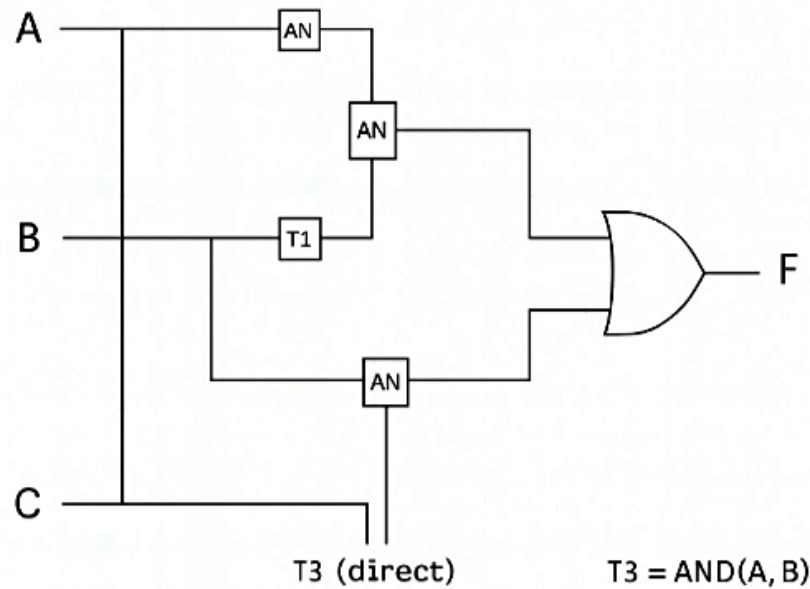


Рисунок 1 Схема реалізації мінімізації булевої функції

## 2. Побудова на універсальних елементах (І-НЕ):

- Перетворіть вираз F на форму, придатну для реалізації виключно елементами І-НЕ. Це досягається шляхом застосування законів де Моргана та подвійного заперечення.
- Зберіть схему (рис.2), використовуючи лише елементи І-НЕ, та порівняйте її з першою схемою.

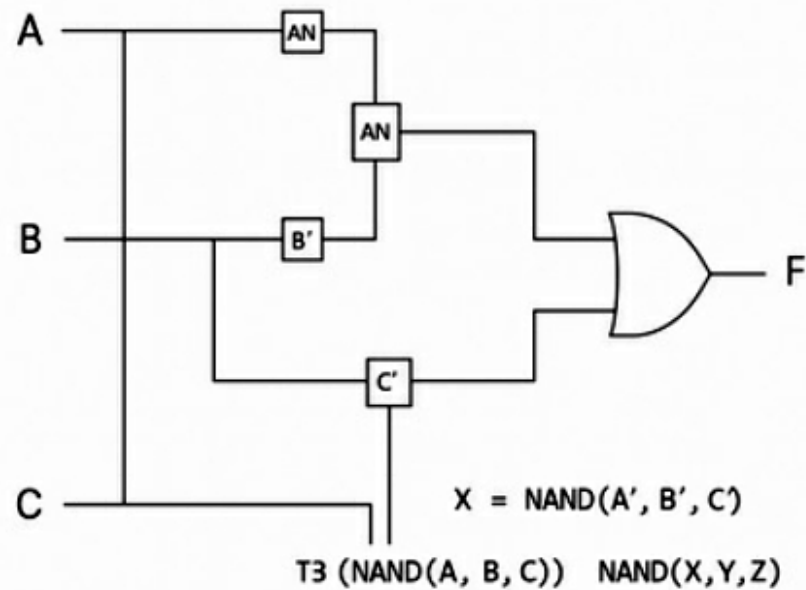


Рисунок 2 схема побудови на універсальних елементах (і-не)

### Етап 3. Перевірка таблиці істинності

1. Створіть у симуляторі таблицю для запису результатів:

Комбінація	A	B	C	F <sub>розр.</sub>	F <sub>схема 1</sub>	F <sub>схема 2</sub>	Примітка
0	0	0	0	0			
1	0	0	1	1			(1)
2	0	1	0	1			(2)
3	0	1	1	0			
4	1	0	0	0			
5	1	0	1	0			
6	1	1	0	1			(6)
7	1	1	1	1			(7)

2. Послідовно змініть вхідні сигнали A, B, C згідно з таблицею істинності та зафіксуйте фактичні вихідні значення F<sub>схема 1</sub> та F<sub>схема 2</sub>.

### Етап 4. Дослідження мультиплексора

1. **Виберіть мікросхему:** Знайдіть у бібліотеці симулятора, наприклад, подвійний мультиплексор 4-в-1 (74НС153).
2. **Складіть схему:** Підключіть один канал мультиплексора (4 входи даних I<sub>0</sub> - I<sub>3</sub>) до логічних перемикачів, а 2 керуючі лінії (S<sub>0</sub>, S<sub>1</sub>) — до інших перемикачів. Вихід Y підключіть до логічного пробника.
3. **Перевірка роботи:** Заповніть таблицю істинності, змінюючи керуючі сигнали S<sub>1</sub>, S<sub>0</sub> та контролюючи, чи з'являється на виході Y сигнал, поданий на відповідний вхід I<sub>n</sub>.

S <sub>1</sub>	S <sub>0</sub>	I <sub>0</sub>	I <sub>1</sub>	I <sub>2</sub>	I <sub>3</sub>	Вихід Y
0	0	1	0	1	0	
0	1	1	0	1	0	
1	0	1	0	1	0	
1	1	1	0	1	0	

### **Вимоги до звіту**

Звіт повинен містити:

1. Титульний аркуш та мету роботи.
2. Мінімізацію заданої функції за допомогою **карти Карно** (з чітким виділенням груп) та отриманий мінімізований вираз.
3. Схему реалізації мінімізованої функції на **базових логічних елементах** (Схема 1).
4. Схему реалізації мінімізованої функції на **універсальних елементах І-НЕ** (Схема 2).
5. Повністю заповнену таблицю істинності (Етап 3) з порівнянням розрахункового та експериментального результатів.
6. Схему підключення та заповнену таблицю роботи **мультиплексора** (Етап 4).
7. Висновки до роботи.

### **Висновки до роботи**

У висновках необхідно підтвердити досягнення мети роботи, порівняти складність та швидкодію схем на базових та універсальних елементах, а також оцінити, наскільки коректно стандартний комбінаційний пристрій (мультиплексор) виконує свою комутуючу функцію.

### **Контрольні питання**

1. У чому полягає перевага універсальних логічних елементів (І-НЕ, АБО-НЕ) над базовими?
2. Сформулюйте закон де Моргана та поясніть його використання для перетворення логічних схем.
3. Поясніть принцип сусідства у карті Карно.
4. Яке функціональне призначення дешифратора? Де він використовується в системах управління?
5. Як визначається порядок мультиплексора (наприклад, 8-в-1)? Скільки керуючих ліній він має?
6. Як впливає мінімізація булевої функції на реальну швидкодію схеми?

### **Список літератури**

1. Бахтіяров, А. С. (2020). *Цифрова схемотехніка та мікропроцесорні системи*. Київ: Вища школа.
2. Попович, М. Г., Потапенко, В. П. (2018). *Основи теорії електричних кіл: підручник*. Львів: Видавництво Львівської політехніки.
3. Володарський, В. П. (2019). *Електронна техніка та мікросхемотехніка: навчальний посібник*. Харків: ХНУРЕ.
4. Тімощук, В. І. (2017). *Електроніка та мікросхемотехніка: практикум*. Київ: КПІ ім. Ігоря Сікорського.

## ЛАБОРАТОРНА РОБОТА № 7

### Дослідження роботи тригерів та проектування лічильників

#### Мета

1. Дослідити принципи роботи RS-, D-, JK- та T-тригерів у середовищі Electronics Workbench.
2. Освоїти використання програмного забезпечення для моделювання цифрових схем.
3. Опанувати побудову та аналіз асинхронних та синхронних лічильників.
4. Навчитись проектувати лічильники з довільним модулем у середовищі Electronics Workbench.
5. Закріпити навички зчитування часових діаграм та таблиць станів.

#### 1. Обладнання та програмне забезпечення

У лабораторній роботі використовується:

##### Програмне забезпечення

- **Electronics Workbench (EWB 5.12 / Multisim 2001 / Multisim 10–14)**
- Функції ПЗ:
  - моделювання цифрових мікросхем серій 7400/4000;
  - наявність джерел імпульсів, логічних аналізаторів,

- осцилографів;
- можливість зручного створення часових діаграм.

### Інструменти середовища EWB

- Digital Library (RS Flip-Flop, JK Flip-Flop, D Flip-Flop, T Flip-Flop)
- CLK Generator (пилкоподібний / прямокутний сигнал)
- Logic Analyzer
- Oscilloscope
- Indicators (LED, Hex Display)

Додаткове фізичне обладнання **не обов'язкове**, але може використовуватись для порівняння результатів.

## 2. Завдання лабораторної роботи

1. Реалізувати в Electronics Workbench схему асинхронного RS-тригера та дослідити його режими.
2. Побудувати таблицю істинності RS-тригера на основі результатів моделювання.
3. Змодельовати роботу D-тригера з тактовим сигналом (по фронту/по рівню).
4. Дослідити JK-тригер у режимах Set, Reset та Toggle.
5. Дослідити T-тригер та підтвердити його роботу як дільника частоти.
6. Сконструювати в EWB асинхронний лічильник на 4 тригерах (mod 16).
7. Побудувати часові діаграми лічильника за допомогою Logic Analyzer.
8. Спроекувати синхронний лічильник з довільним модулем (5, 9 або 10).
9. Оформити результати моделювання у вигляді таблиць і діаграм.

## 3. Теоретичні відомості

### 3.1. Тригери

Тригер — елемент пам'яті з двома стійкими станами. Типи тригерів:

- **RS-тригер** - Два входи:  $S$  (установлення) та  $R$  (скидання).  
Заборонений стан:  $S=1$  і  $R=1$ .

- **D-тригер** - Забезпечує запам'ятовування одного біта інформації. Вхід  $D$  переписується на вихід  $Q$  по фронту тактового сигналу.
- **JK-тригер** - Універсальний тригер, працює у режимах: Set, Reset, Toggle (перемикання).
- **T-тригер** - Має один вхід  $T$ . При  $T=1$  перемикається кожним імпульсом  $\rightarrow$  дільник частоти на 2.

### 3.2. Лічильники

Лічильник — пристрій для підрахунку імпульсів.

Типи лічильників:

1. **Асинхронні (риблукінгові, ripple counters)** Кожен наступний тригер перемикається від виходу попереднього.
2. **Синхронні** Усі тригери тактуються одночасно.
3. **Лічильники з довільним модулем** Реалізуються за допомогою схеми скидання при досягненні заданого стану.
4. **Реверсивні** Можуть рахувати вперед та назад.

## 4. Хід роботи

### 4.1. Дослідження асинхронного RS-тригера в Electronics

#### Workbench

#### Схема RS-тригера (NOR-варіант)

У EWB використати елементи:

NOR Gate, Switch, LED.

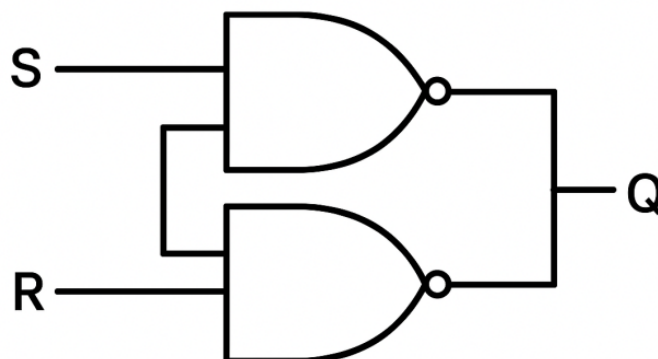


Рисунок 1 Схема RS-тригера (NOR-варіант)

#### Порядок виконання в EWB

1. Створити новий проєкт.
2. Розмістити два елементи NOR з цифрової бібліотеки.

3. Організувати взаємні зворотні зв'язки.
4. Додати перемикачі S і R, на вихід Q встановити LED.
5. Подати комбінації сигналів S та R.

### Заповнити таблицю істинності

S	R	Q(next)	Спостереження в EWB
0	0	зберігає	Q не змінюється
1	0	0	LED світиться
0	1	1	LED гасне
1	1	—	нестабільний режим

## 4.2. Дослідження D-тригера

Схема в EWB

Використати елемент: *D Flip-Flop (edge-triggered)*.

Додати генератор CLK і джерело логічного рівня D.

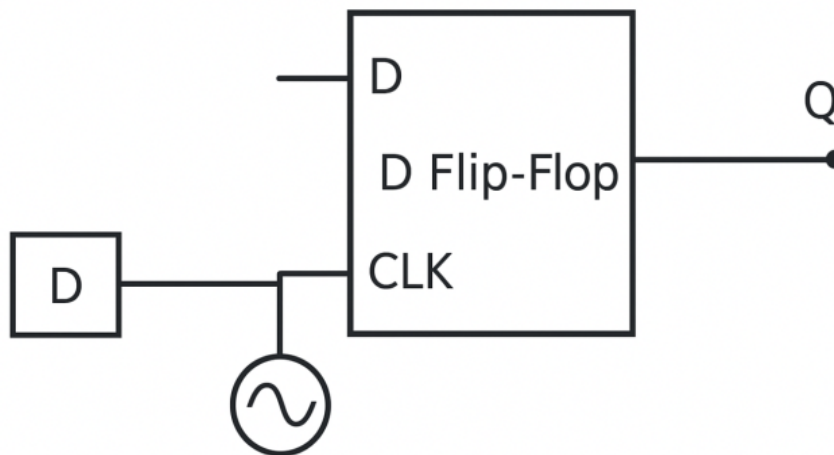


Рисунок 2 Схема D-тригера (фронтовий):

### Порядок виконання

1. Подати на D змінний логічний сигнал.
2. Подати на CLK прямокутний сигнал з частотою 1–10 кГц.
3. Відкрити **Oscilloscope** та спостерігати форму сигналів D, CLK, Q.

Результати:

- по фронту CLK значення D переписується на Q;
- при зміні D під час низького рівня CLK Q залишається незмінним.

### 4.3. Дослідження JK-тригера в Electronics Workbench

#### Схема

Використати *JK Flip-Flop* із цифрової бібліотеки.

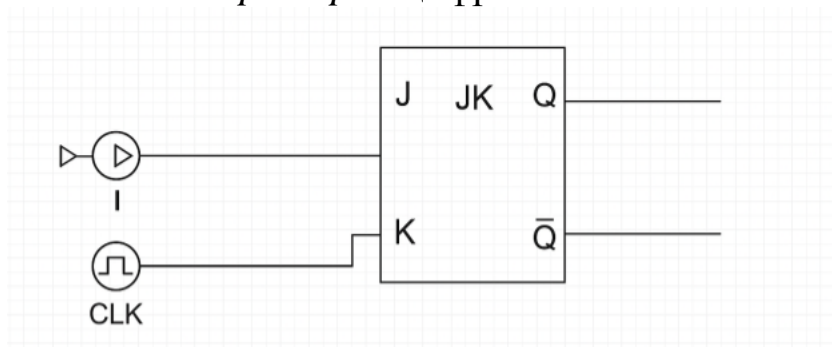


Рисунок 3 Схема JK-тригера

#### Порядок виконання

1. Подати сигнали J та K — комбінації 00, 01, 10, 11.
2. Підключити CLK і задати частоту генерації.
3. Через Logic Analyzer спостерігати поведінку Q.

#### Особлива увага

При  $J=K=1$  вихід повинен переключатися (Toggle) — EWB демонструє це чітко.

J	K	Q(next)
0	0	Q(prev)
1	0	1
0	1	0
1	1	Q(prev)

### 4.4. Дослідження T-тригера

#### Завдання

- дослідити ділення частоти.

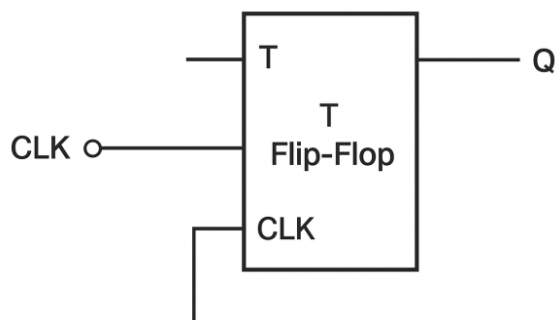


Рисунок 4 Схема T-тригера

**Порядок виконання**

1. Вибрати *T Flip-Flop*.
2. Подати на  $T=1$  постійний рівень.
3. На CLK — генератор.
4. Виміряти частоту на виході Q через цифровий частотометр EWB.

**Результат:**

$f_Q = f_{CLK} / 2$  (переконатися експериментально).

**4.5. Збірка асинхронного лічильника (на T-тригерах)****Схема в EWB**

Вибрати 4 T-тригери та з'єднати їх послідовно:

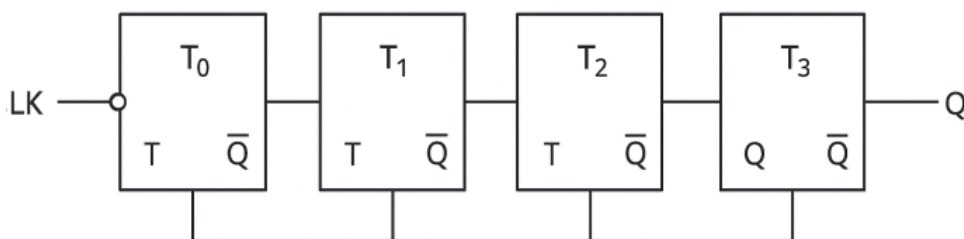


Рисунок 5 Схема асинхронного лічильника (на T-тригерах)

**Дії**

1. Перший тригер керується CLK.
2. Вихід  $Q_0$  керує тригером  $T_1$ ,  $Q_1$  —  $T_2$ , тощо.
3. Підключити всі
4. виходи  $Q_0 \dots Q_3$  до Logic Analyzer.
5. Запустити симуляцію.

Отримати таблицю станів (mod 16)

EWB автоматично покаже часові діаграми, за якими студент складе таблицю.

Такт	Q3	Q2	Q1	Q0	Десяткове значення
0	0	0	0	0	0
1	0	0	0	1	1
2	0	0	1	0	2
...	...	...	...	...	...
15	1	1	1	1	15
16	0	0	0	0	0

#### 4.6. Проектування синхронного лічильника mod N

##### Порядок виконання в Electronics Workbench

1. Вибрати тип тригера (JK або T).
2. Скласти таблицю переходів (у звіті!).
3. Синтезувати логічні рівняння керування входами тригерів.
4. Реалізувати комбінаційну логіку в EWB (елементи AND, OR, NOT).
5. Перевірити в Logic Analyzer правильність циклу рахунку.
6. Додати схему скидання (Reset) при досягненні стану N.

#### 5. Вимоги до звіту

Звіт має містити:

1. Титульний аркуш.
2. Мету роботи.
3. Схеми RS, D, JK, T-тригерів у середовищі EWB (скріншоти).
4. Таблиці істинності та часові діаграми.
5. Схему асинхронного лічильника та його часові діаграми з Logic Analyzer.
6. Проект синхронного лічильника (таблиця переходів, логічні рівняння, схема).
7. Висновки.
8. Відповіді на контрольні питання.

#### 6. Висновки

У результаті виконання роботи студент:

- освоїв роботу з програмою **Electronics Workbench**;
- навчився моделювати та аналізувати основні типи тригерів;
- навчився будувати асинхронні та синхронні лічильники;
- отримав навички аналізу часових діаграм цифрових схем;
- навчився проектувати лічильники довільного модуля.

#### 7. Контрольні питання

1. У чому полягає різниця між комбінаційними та послідовними схемами?
2. Чому стан  $S=1, R=1$  є забороненим для RS-тригера?
3. Як працює D-тригер при подачі тактового імпульсу?
4. Чим відрізняється JK-тригер від RS-тригера?

5. Як Т-тригер здійснює ділення частоти?
6. У чому недолік асинхронних лічильників?
7. Чому синхронні лічильники працюють швидше?
8. Як реалізувати лічильник mod 10 на основі тригерів?
9. Як створити реверсивний лічильник?
10. Що таке "затримка розповсюдження" (propagation delay)?

### **8. Список літератури (українські видавництва)**

1. Боярчук І. І., *Цифрова електроніка*. — Львів: Львівська політехніка, 2018.
2. Коваленко І. В., *Основи мікроелектроніки*. — Київ: КНУ, 2019.
3. Погорілий Ю. М., *Електроніка та мікросхемотехніка*. — Харків: ХНУРЕ, 2020.
4. Турчин В., *Логічні елементи та цифрові пристрої*. — Київ: НАУ, 2017.
5. Герасименко О., *Цифрові системи керування*. — Дніпро: НМетАУ, 2021.

### **СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ ПОСИЛАННЯ**

1. Піроженко, С. І. *Основи електроніки: навч. посібник*. – Київ: Либідь, 2017. – 480 с.
2. Назаренко, О. В. *Електронні пристрої та схеми: теорія і практика*. – Київ: Освітня книга, 2018. – 560 с.
3. Ширяєв, С. В. *Теоретична електроніка: підручник для вищих навчальних закладів*. – Київ: Вища школа, 2017. – 640 с.
4. Горшков, А. С. *Основи схемотехніки та електроніки*. – Київ: МГТУ, 2019. – 600 с.
5. Бережний, В. М. *Інтегральні схеми та елементи цифрової техніки: підручник*. – Київ: Вища школа, 2016. – 495 с.
6. Семенов, В. М. *Цифрові схеми та мікросхеми*. – Київ: Наукова думка, 2017. – 416 с.
7. Князев, В. М. *Основи електроніки та мікросхемотехніки: навчальний посібник*. – Київ: Професіонал, 2016. – 512 с.

8. Юров, І. Ю. Логічні схеми і системи: теорія та практика. – Одеса: Маяк, 2018. – 398 с.
9. Морозова, Т. В. Основи електронних схем: навчальний посібник. – Київ: Академвидав, 2019. – 368 с.
10. Кудрявцев, О. І. Теорія електронних схем: підручник. – Київ: Академвидав, 2017. – 672 с.