

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
Національний університет «Запорізька політехніка»

МЕТОДИЧНІ ВКАЗІВКИ

до виконання лабораторних робіт з дисципліни
«Основи електроніки та мікросхемотехніки» частина 2
для студентів спеціальностей 141 – «Електроенергетика,
електротехніка та електромеханіка»
всіх форм навчання

Методичні вказівки до виконання лабораторних робіт з дисципліни «Основи електроніки та мікросхемотехніки» частина 2 для студентів спеціальності 141 – Електроенергетика, електротехніка та електромеханіка всіх форм навчання. /Укл.: Л.С. Скрупська, С.І. Шило - Запоріжжя: НУЗП, 2025.- 24 с.

Укладачі: Л.С. Скрупська, ст. викл.
С.І. Шило, ст. викл, к.т.н.

Рецензент: В.В.Василевський, доцент, к. т. н.

Відповідальний
за випуск: Л.С. Скрупська, ст. викл.

Затверджено
на засіданні кафедри
«Електричні та електронні
апарати»
Протокол № 1
від « 12 » 08 2025р.

Затверджено НМК ЕТФ
Протокол № 1
від « 21 » 08 2025 р.

ЗМІСТ

Вступ	4
Лабораторна робота № 1. Дослідження комбінаційних вузлів.....	5
Лабораторна робота № 2. Дослідження Rs, Jk – тригерів (вузлів з пам'яттю).....	9
Лабораторна робота № 3. Дослідження ЦАП та АЦП.....	15
Лабораторна робота № 4. Дослідження компенсаційного стабілізатора напруги.....	18
Лабораторна робота № 5. Дослідження однополярного регулятора потужності.....	21
Список використаних джерел посилання.....	24

ВСТУП

Метою виконання лабораторних робіт є закріплення на практиці теоретичного матеріалу з дисципліни «Основи електроніки та мікросхемотехніки» частина 2 «Інтегральні мікросхеми, електронні вузли та цифрові перетворювачі». Для дослідження електронних пристроїв використовується пакет схемотехнічного моделювання Electronics Workbench (EWB) – розробка фірми Interactive Image Technologies. Перевагою комп'ютерного моделювання є велике різноманіття електронних елементів та засобів вимірювання для створення електронної схеми, неможливість її пошкодження та високий рівень електробезпеки.

Методичні вказівки містять опис 5 лабораторних робіт за темами дослідження комбінаційних вузлів, тригерів, лічильників, стабілізаторів напруги, ЦАП та АЦП, регуляторів потужності.

Студент зобов'язаний вивчити теоретичний матеріал [1-5], виконати практичні завдання та зробити звіт з лабораторної роботи, який буде мати основні розділи:

- назва лабораторної роботи;
- її мета;
- схеми експериментів, таблиці, графіки, розрахунки, висновки.

Звіт має бути оформлений у відповідності до СТП 1596 і захищений.

ЛАБОРАТОРНА РОБОТА № 1

ДОСЛІДЖЕННЯ КОМБІНАЦІЙНИХ ВУЗЛІВ

Мета дослідити устрій та принцип дії комбінаційних вузлів.

Короткі теоретичні дані логічний вузол – це пристрій, що оброблює інформацію у цифровому вигляді. Логічні вузли підрозділяють на комбінаційні та вузли з пам'яттю. Головна властивість комбінаційних вузлів - вхідний вектор X однозначно визначає вихідний Y . Основна різниця між комбінаційними вузлами та вузлами з пам'яттю є те, що в вузлах з пам'яттю виходи залежать від стану (попереднього такту роботи). Типові логічні вузли: дешифратор, мультиплексор, двійковий суматор, перетворювач кодів.

Дешифратор - логічний пристрій, що перетворює бінарний код числа, що поступило на вхід, в сигнал на одному з його виходів. Дешифратор призначений для перетворення кодового запису інформації в лічильниках та регістрах в сигнали керування і для передавання їх на виконавчі елементи системи керування, в пристрої відображення інформації. Схема дешифратора (рис.1.1) має кілька входів та виходів. На входи А, В, С дешифратора надходить бінарний код числа. Кожному коду числа відповідає сигнал на одному з 8 виходів дешифратора.

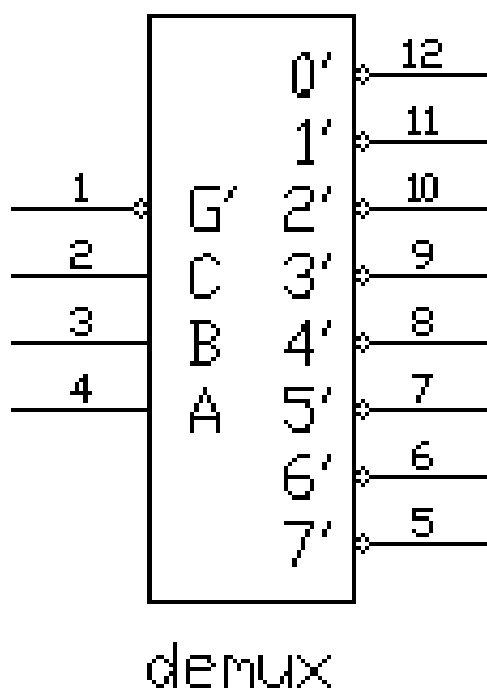


Рисунок 1.1 – Дешифратор

Експеримент №2 – Реалізація довільної логічної функції за допомогою дешифратора

Зкласти схему, зображену на рис 1.3, що реалізує функцію $A'B'C' + AB + BC$ (можна модифікувати файл 13_03 в прикладах)

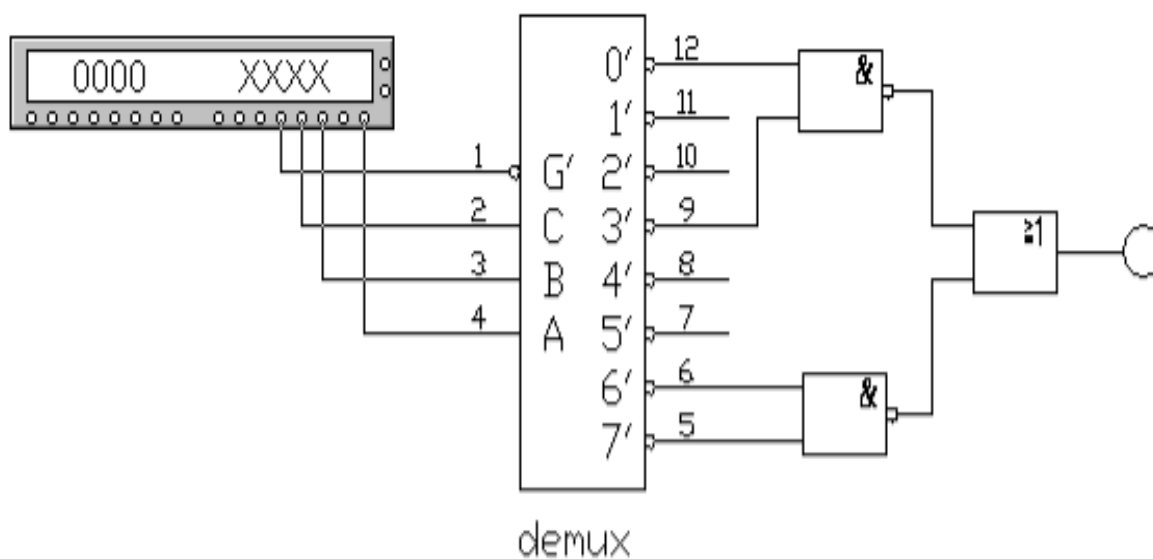


Рисунок 1.3- Реалізація заданої логічної функції за допомогою дешифратора

4 Запрограмувати генератор слів як показано на рис. 1.4

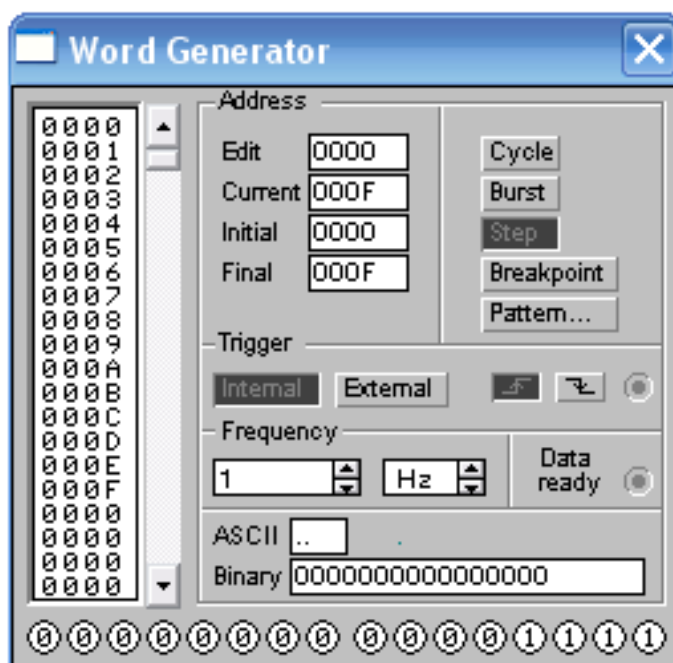


Рисунок 1.4- Програмування генератора слів

5 Заповнити таблицю 1.2 , для всіх комбінацій вхідних величин, для цього запустити схему на виконання і натискаючи кнопку «step» у генераторі слів, фіксувати стани на виході схеми

6 Використовуючи «Logic converter» задати отриману в п.5 таблицю істинності як показано на рис. 1.5

Таблиця 1.2 - Таблиця істинності для всіх комбінацій вхідних величин

G'	C	B	A	На виході
0	0	0	0	
...	
1	1	1	1	

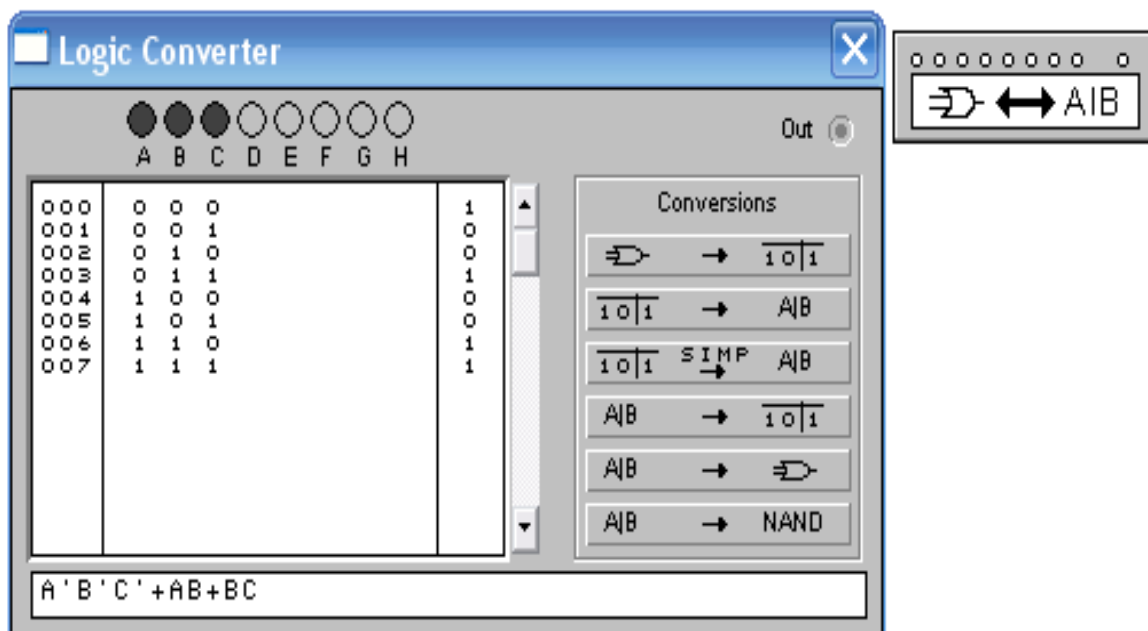


Рисунок 1.5- Задавання таблиці істинності в «Logic converter»

7 Перетворити таблицю істинності на формулу, яку реалізує дешифратор (кнопка 101 simp \Rightarrow A|B). Порівняти отриманий результат з вихідною формулою

Експеримент №3 – Реалізація довільної логічної функції

8 Розробити схему, яка реалізує логічну функцію, запропоновану викладачем

9 Протестувати розроблену схему по методиці, що описана в експерименті №2.

Контрольні питання

Визначення комбінаційного вузла, його відмінність від вузла з пам'яттю.

1. Різновиди комбінаційних вузлів.
2. Принцип дії дешифратора та мультиплексора.
3. Реалізація довільної логічної функції за допомогою дешифратора.
4. Сфери використання дешифратора, мультиплексора.

ЛАБОРАТОРНА РОБОТА № 2

ДОСЛІДЖЕННЯ RS, JK – ТРИГЕРІВ (ВУЗЛІВ З ПАМ'ЯТТЮ)

Мета вивчити устрій та принцип дії RS, JK – тригерів, лічильників; навчитися проектувати лічильники з заданим коефіцієнтом перерахунку.

Короткі теоретичні дані для того щоб перетворити комбінаційний вузол в вузол з пам'яттю використовують зворотні зв'язки. Вузол з пам'яттю характеризується двома характеристичними рівняннями:

а) функція виходів

$$Y = f(X, S)$$

де Y - вихідний сигнал; X - вхідний сигнал; S – стан.

б) функція переходів

$$S^{t+1} = f(S^t, X)$$

де S^t - стан в поточний момент часу, S^{t+1} – в наступний момент.

Типові вузли з пам'яттю: тригер, лічильник, регістр.

Тригер – це елементарний вузол з пам'яттю, який може знаходитися в одному з двох станів «0» або «1», та має два виходи прямий та інверсний. За функціями переходів тригери поділяються на: RS – тригери, D – тригери, T – тригери, JK-тригери та інші.

RS-тригер має два встановлювальних входи: установки S (set - установка) та скидання R (reset - скидання), на які подаються вхідні сигнали від зовнішніх джерел. При подачі на вхід установки активного рівня логічного сигналу тригер встановлюється в "1", а при подачі активного рівня логічного сигналу на вхід скидання тригер встановлюється в "0".

Якщо на обох входах тригера пасивні логічні рівні вхідного сигналу, то тригер буде зберігати попередній стан виходів. Кожен з цих станів є стійким і підтримується за рахунок дії зворотних зв'язків.

Тригер JK - типу має більш складну, порівняно з RS-тригером, внутрішню структуру, та більш широкі функціональні можливості. Окрім інформаційних входів J та K, і прямого та інверсного виходів, JK - тригер має вхід керування C (тактуючий), а також установчі входи R та S. Установчі входи мають пріоритет над усіма іншими. Активний рівень сигналу на вході S встановлює JK-тригер у стан $Q = 1$, а активний рівень сигналу на вході R – у стан $Q = 0$, незалежно від сигналів на інших входах. Якщо на установчі входи одночасно подати пасивний рівень сигналу, то стан тригера буде змінюватися по спаду імпульсу на тактуючому вході в залежності від стану входів J та K.

Лічильник – цифровий вузол з пам'яттю, збудований на тригерах, який може знаходитися в одному із 2^n станів, де n – це число тригерів. Розрядність лічильника n дорівнює числу T – тригерів. Кожний вхідний імпульс змінює стан лічильника, який зберігається до надходження наступного сигналу. Лічильник є одним з основних функціональних вузлів комп'ютера, а також різних цифрових керуючих та інформаційно-вимірювальних систем.

Характеристики

- а) інформаційна ємність визначається кількістю станів в яких може знаходитися лічильник;
- б) швидкодія – максимальна частота проходження імпульсів на лічильному вході.

Регістри – це вузли станів, що складаються з тригерів та призначені для зберігання даних.

Хід роботи

Експеримент №1 – дослідження RS - тригера

1 Скласти схему, зображену на рис. 2.1 (файл 14_02 в прикладах)

2 Змінюючи стан на входах S, R за допомогою перемикачів «S» та «R» заповнити таблицю 2.1

Експеримент №2 – дослідження JK - тригера

3 Скласти схему JK – тригера, зображену на рис. 2.2 (файл 14_03 в прикладах)

4 Заповнити таблицю 2.2. Встановити JK-тригер в початковий стан, задаючи послідовність входніх наборів згідно таблиці 2.2

5 Заповнити таблицю 2.3, задаючи послідовність входніх наборів за допомогою перемикачів «J», «K», «C»

Експеримент №3 – дослідження лічильника

6 Скласти схему, зображену на рис 2.3 (файл 14_06 в прикладах)

7 За допомогою перемикача «C» змінювати стан лічильників. Поточні стани занести у таблицю 2.4

1 k Ohm / 5 V

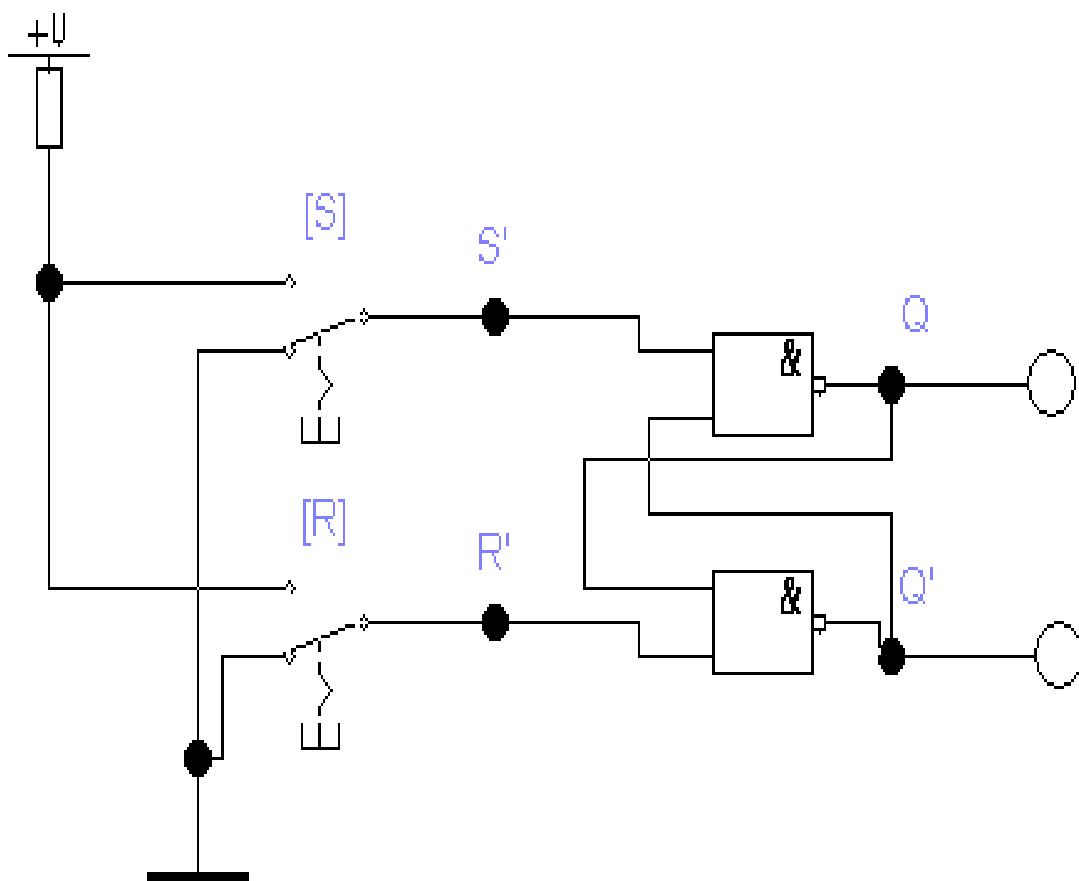


Рисунок 2.1 - Схема дослідження RS-тригера

Таблиця 2.1 – Таблиця переходів

R	S	Q	Q'	Режим
0	1			
1	1			
1	0			
1	1			
0	0			

Таблиця 2.2- Асинхронна таблиця переходів JK-тригера

S	R	Q	Q'
0	1		
0	0		

Експеримент №4 – дослідження лічильника зі змінним коефіцієнтом перерахунку

8 Скласти схему, зображену на рис 2.4 (файл 14_08.ca4 в прикладах)

9 Заповнити таблицю 2.5

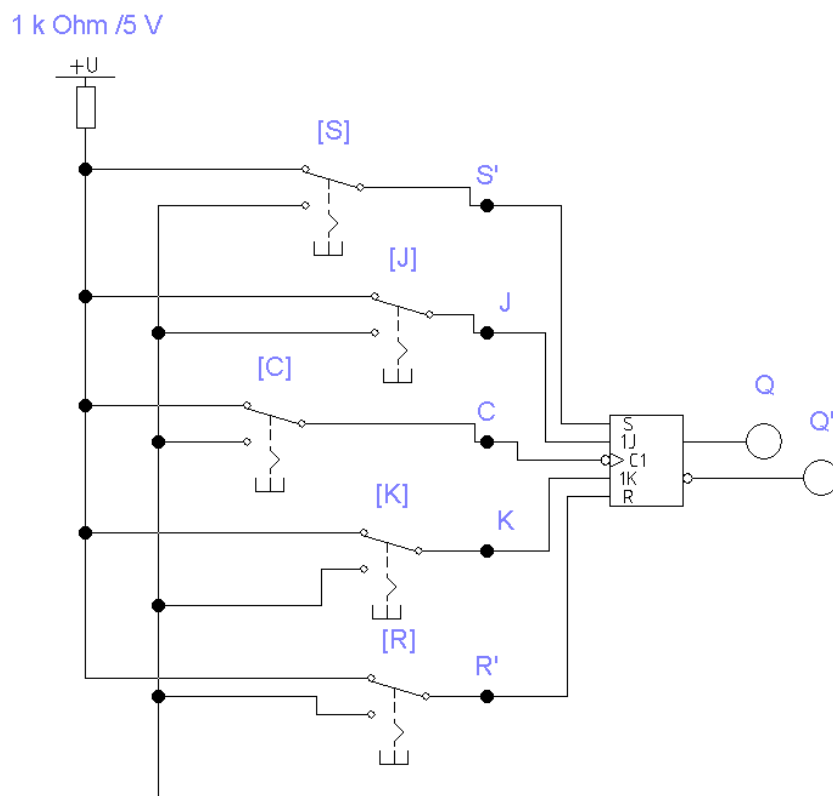


Рисунок 2.2 - Схема дослідження JK-тригера

Таблиця 2.3 – Вхідні набори, стани та режими роботи JK-триггера

S	R	J	K	C	Q	Режим
0	0	0	0	0		
0	0	0	0	1		
0	0	0	0	0		
0	0	1	0	0		
0	0	1	0	1		
0	0	1	0	0		
0	0	0	1	0		
0	0	0	1	1		
0	0	0	1	0		
0	0	1	1	0		
0	0	1	1	1		
0	0	1	0	1		

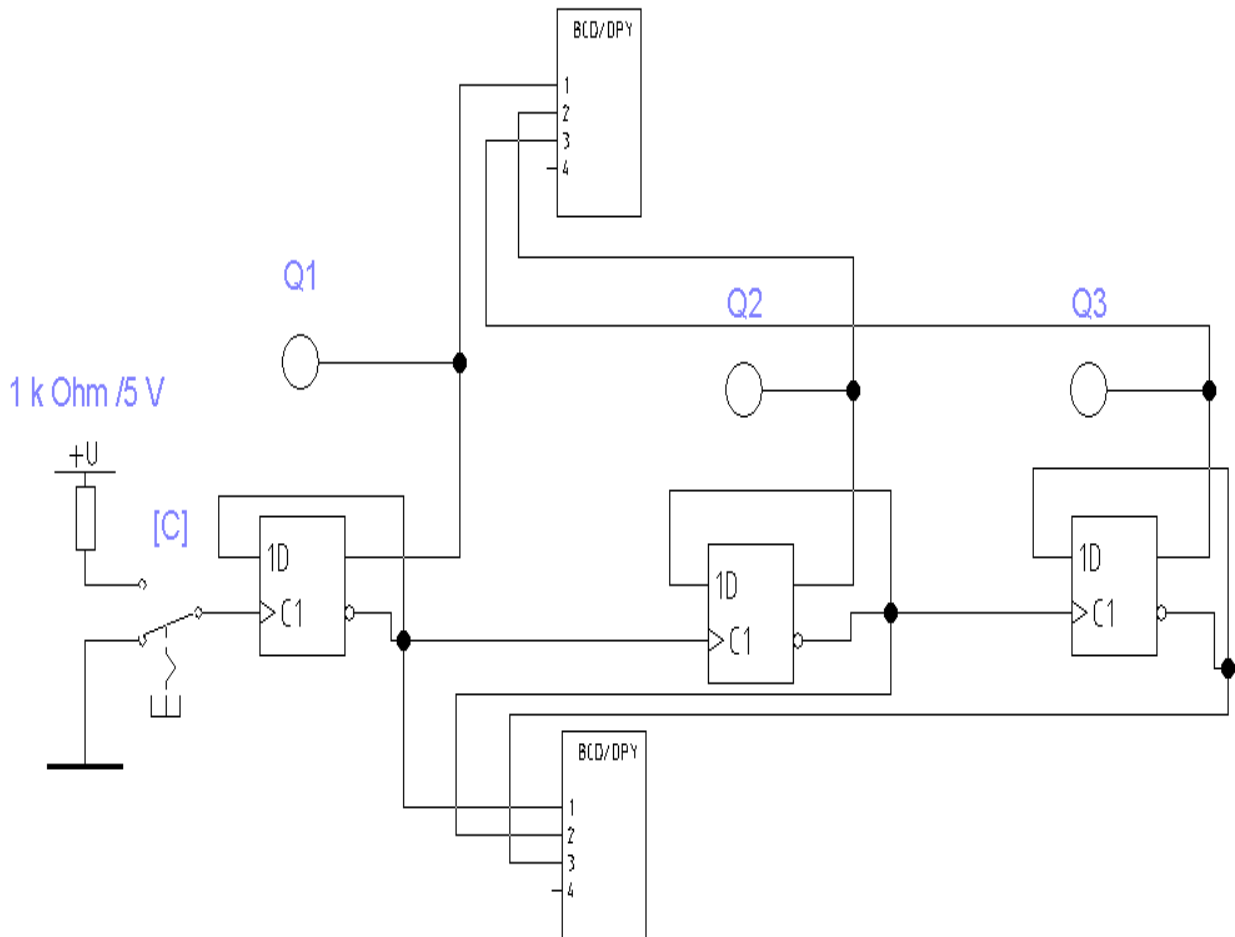


Рисунок 2.3 – Схема дослідження трьох розрядного двійкового лічильника

Експеримент №5 – синтез лічильника з заданим коефіцієнтом перерахунку тип (сумуючий, віднімаючий)

10 Модернізувати схему (рис. 2.4) відповідно до індивідуального завдання параметрів лічильника

11 Перевірити експериментальним шляхом таблицю станів лічильника

Таблиця 2.4 – Таблиця станів лічильника

Стан по верх. ССІ	Стан по нижн. ССІ	Стан тригерів Q3 Q2 Q1

Таблиця 2.5 – Таблиця станів лічильника

Номер вхідного імпульсу	Стан лічильника за індикатором	Стан тригерів Q3 Q2 Q1
0		
1		
2		
3		
4		
5		

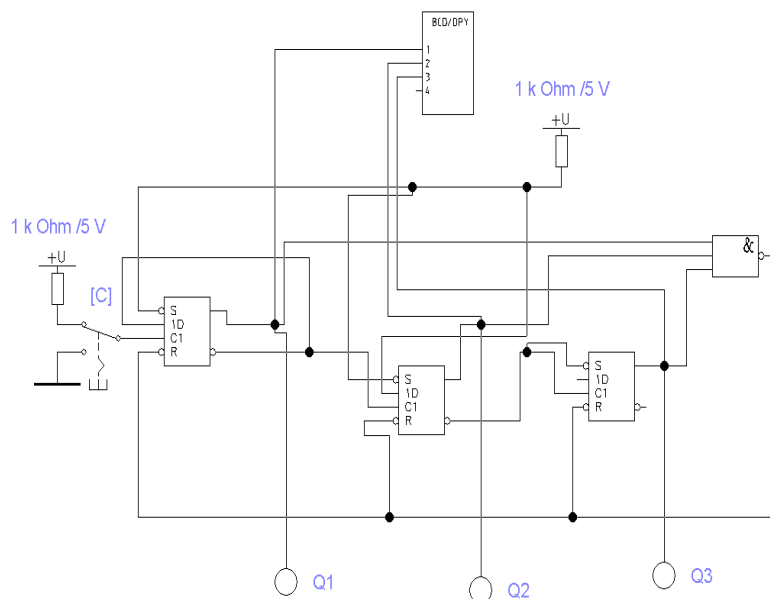


Рисунок 2.4 - Лічильник зі змінним коефіцієнтом перерахунку

Контрольні питання

1. Визначення вузлів з пам'яттю
2. Типові вузли з пам'яттю
3. Класифікація тригерів, характеристики лічильників, принципи роботи тригерів, лічильників, регістрів.
4. Побудова лічильника з заданим коефіцієнтом перерахунку

ЛАБОРАТОРНА РОБОТА №3

ДОСЛІДЖЕННЯ ЦАП ТА АЦП

Мета вивчити устрій та принцип дії ЦАП та АЦП.

Короткі теоретичні дані

ЦАП (Цифро-аналоговий перетворювач) – це електронний пристрій, який перетворює цифровий (дискретний) сигнал у аналоговий (неперервний).

Принцип дії ЦАП полягає в перетворенні цифрового коду в опір чи навантаження, саме тому основними пристроями ЦАП є дешифратор вхідного коду з керуючими ключами та резисторний ланцюг. Простий ЦАП можна побудувати на базі інвертуючого суматора.

АЦП (Аналого-цифровий перетворювач) – це електронний пристрій, який перетворює аналоговий сигнал у цифровий код. Він необхідний для обробки аналогових даних у цифрових системах, зокрема в мікроконтролерах, комп'ютерах, вимірювальних приладах та системах зв'язку.

Основні параметри АЦП – це розрядність, частота дискретизації, швидкодія та точність перетворення.

Головною задачею АЦП є вироблення двійкових кодів сигналів - періодичної вибірки аналогового сигналу. За принципом дії усі існуючі типи АЦП можна поділити на 2 групи:

- АЦП з зарядом конденсатора;
- АЦП з порівнянням вхідного сигналу з дискретними рівнями напруг.

-

Хід роботи

Експеримент №1 – Дослідження ЦАП на базі інвертуючого суматора

1 Зібрати схему, зображену на рис. 3.1

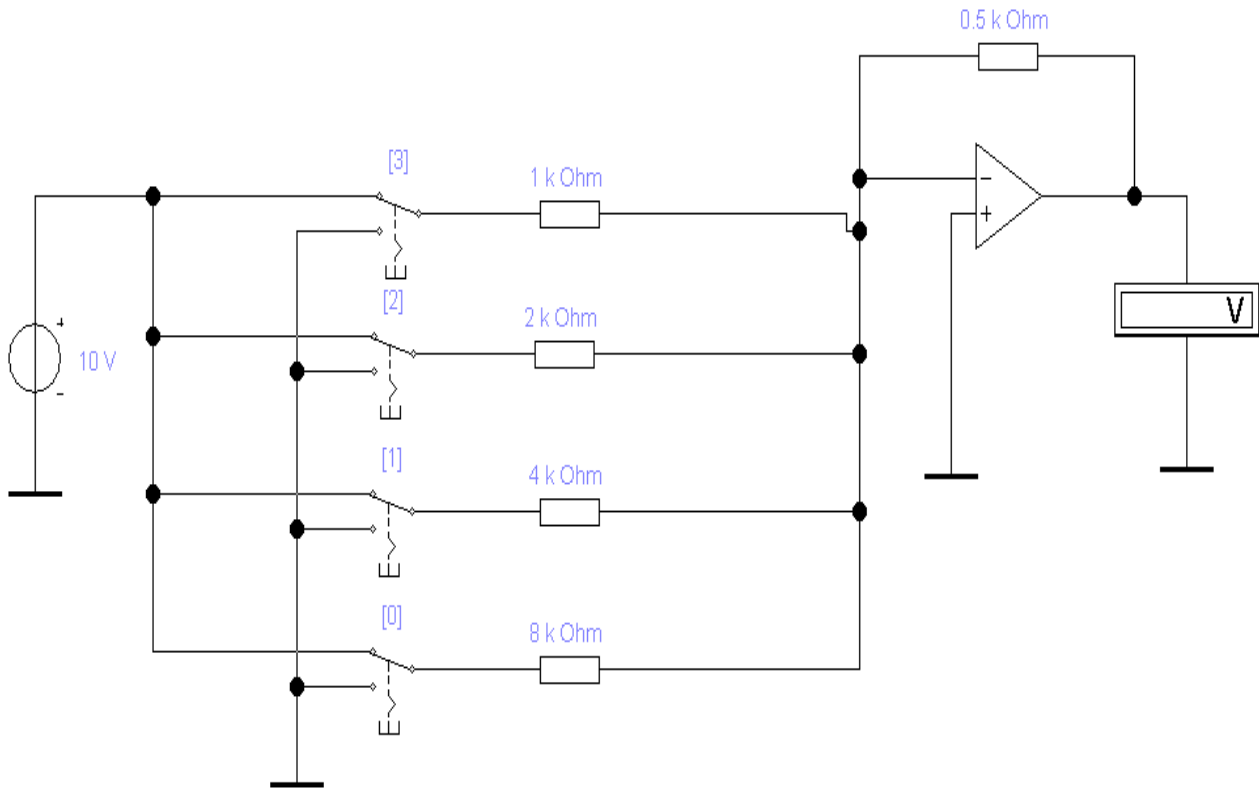


Рисунок 3.1 - ЦАП на базі інвертуючого суматора

2 За допомогою перемикачів «0-3» задати різні двійкові коди на вході ЦАП та спостерігати вихідну напругу ЦАП. Результати занести до таблиці 3.1

Таблиця 3.1 - Дослідження ЦАП на базі інвертуючого суматора

3	2	1	0	$U_{\text{вих}}$

3 Визначити кількість градацій, діапазон вихідної напруги та максимальну похибку перетворення

4

Експеримент №2 – Дослідження ЦАП з резистивною

матрицею R-2R

5 Зібрати схему, зображену на рис. 3.2

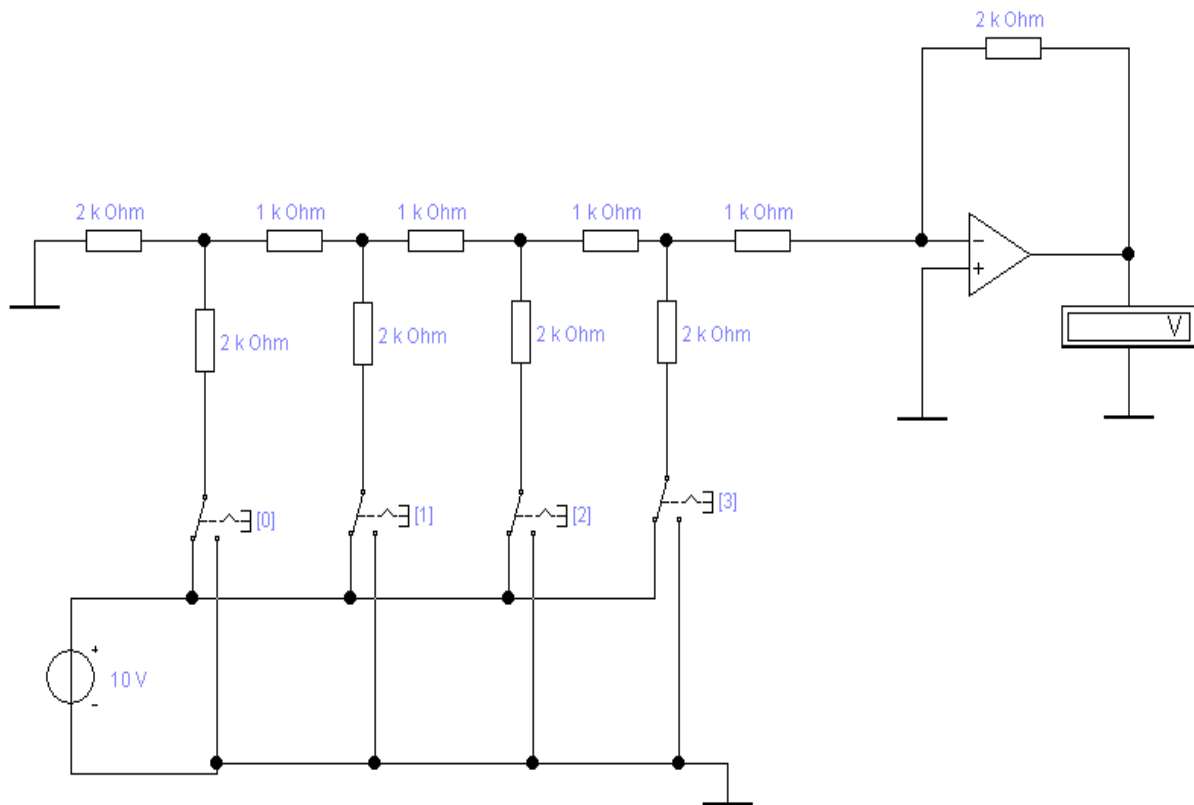


Рисунок 3.2 - ЦАП з резистивною матрицею R-2R

6 За допомогою перемикачів «0-3» задати різні двійкові коди на вході ЦАП та спостерігати вихідну напругу ЦАП. Результати занести до таблиці 3.2

7 Визначити кількість градацій, діапазон вихідної напруги та максимальну похибку перетворення

Таблиця 3.2 - Дослідження ЦАП з резистивною матрицею R-2R

3	2	1	0	$U_{\text{вих}}$

Експеримент №3 – Дослідження ЦАП на основі бібліотеки EWB

8 Зібрати схему, зображену на рис 3.3

9 Генератор слів запрограмувати на циклічний режим виконання послідовності слів (0000, 0001, ... 00FE, 00FF) з частотою 1 кГц

10 За допомогою осцилографа спостерігати залежність напруги на виході ЦАП від часу. Осцилограму перемалювати у звіт.

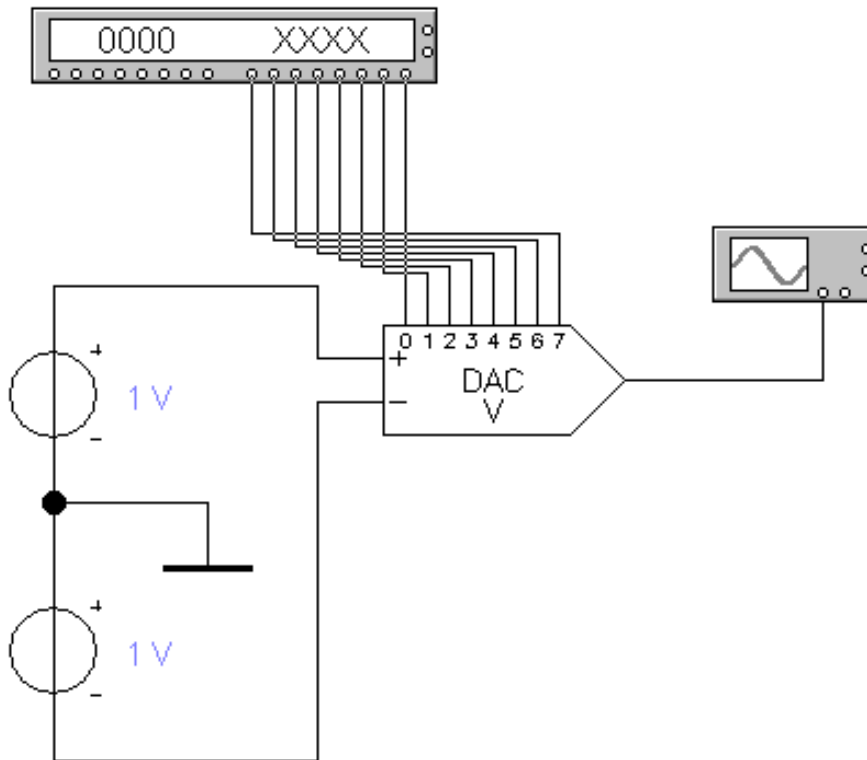


Рисунок 3.3 - ЦАП на основі бібліотеки EWB

Контрольні питання

1. Переваги та недоліки ЦАП на основі інвертуючого суматора та резистивної матриці R-2R
2. Призначення і структурна схема АЦП
3. Принцип дії ЦАП
4. Від чого залежить похибка ЦАП, діапазон вихідної напруги, кількість градацій вихідної напруги

ЛАБОРАТОРНА РОБОТА №4

ДОСЛІДЖЕННЯ КОМПЕНСАЦІЙНОГО СТАБІЛІЗАТОРА НАПРУГИ

Мета вивчити устрій та принцип дії компенсаційного стабілізатора напруги. Дослідити ліміти напруги стабілізатора та його характеристику навантаження

Короткі теоретичні дані: стабілізатор напруги – пристрій, який

автоматично підтримує сталу напругу на навантаженні.

Він характеризується такими параметрами:

- коефіцієнт стабілізації – відношення нестабільності напруги на вході до нестабільності на його виході:

$$K_c = \frac{\frac{DU_{вх}}{U_{вх.ном}}}{\frac{DU_{вих}}{U_{вих.ном}}}$$

де $DU_{вх}$, $DU_{вих}$ - зміна вхідної та вихідної напруг відповідно,
 $U_{вх.ном}$, $U_{вих.ном}$ - номінальні вхідна та вихідна напруги відповідно;

- внутрішній (вихідний) опір – це відношення зміни вихідної напруги $DU_{вих}$ до зміни струму навантаження $DI_{вих}$, який спричинив зміну напруги:

$$r_i = \frac{DU_{вих}}{DI_{вих}}$$

- температурний коефіцієнт напруги (ТКН) – відношення зміни напруги $DU_{вих}$ до зміни температури навколишнього середовища Dt , яка спричинила зміну напруги:

$$TKH = g = \frac{DU_{вих}}{Dt}$$

За принципом дії стабілізатори поділяються на компенсаційні та параметричні. Принцип дії параметричних стабілізаторів ґрунтується на використанні приладів, які мають нелінійні вольт-амперні характеристики. Для побудови таких стабілізаторів використовуються кремнієві стабілітрони. Компенсаційні стабілізатори працюють як замкнена система автоматичного регулювання зі зворотнім зв'язком.

Хід роботи

Експеримент №1 – Дослідження мінімальної допустимої вхідної напруги

1 Зібрати схему, зображену на рис. 4.1 (Regulate в папці Samples)

2 Збільшити напругу джерела V_7 (див. рис. 4.1)

3 Спостерігати на осцилографі форму вхідної та вихідної напруги

4 Повторювати п.2, 3 до тих пір поки не з'явиться викривлення форми вихідної напруги. Зафіксувати граничне значення вхідної напруги

Експеримент №2 – Дослідження максимальної допустимої вхідної напруги

5 Поновити початкове значення $V_7 = 0,707$ В

6 Збільшити напругу джерела V_8 (див. рис. 4.1)

7 Спостерігати на осцилографі форму вхідної та вихідної напруги

8 Повторювати п.6, 7 до тих пір поки не з'явиться викривлення форми вихідної напруги. Зафіксувати граничне значення вхідної напруги

Експеримент №3 – Дослідження характеристики навантаження стабілізатора

9 Поновити початкові значення V_7, V_8

10 Змінювати R_{25} та фіксувати $U_{\text{вих}}$. Результати занести в таблицю 3.1

11 Повторювати п.10 до тих пір поки $U_{\text{вих}}$ не зменшиться на 10% від $U_{\text{вих ном}} = 13,5$ В

12 Зафіксувати опір, при якому $U_{\text{вих}} = 13,5$ В як максимально допустимий опір

Таблиця 4.1 – Результати вимірів

$U_{\text{вих}}, \text{В}$							
$R_{25}, \text{Ом}$							
$I_{\text{вих}}, \text{А}$							

13 Побудувати графік залежності $U_{\text{вих}}$ та $I_{\text{вих}}$, та визначити межі допустимого опору.

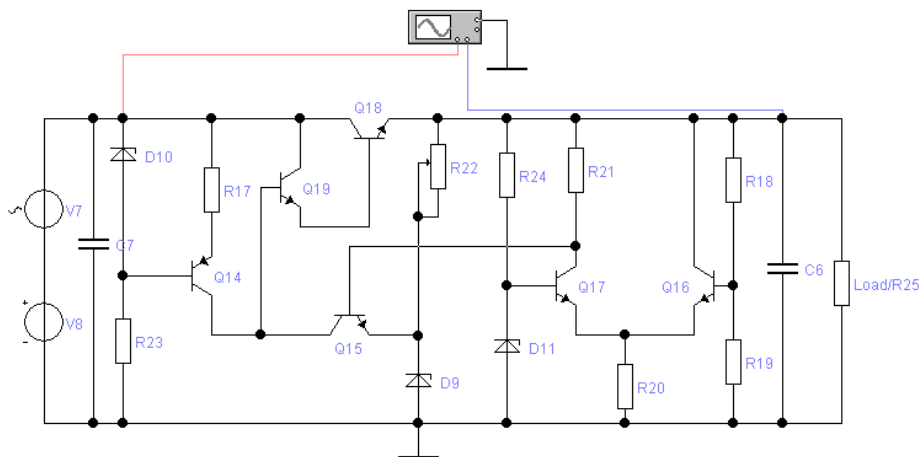


Рисунок 4.1 - Принципова схема компенсаційного стабілізатора

Умовні позначення:

Q17, Q16, R21, R20 – схема порівняння;

D11, R24 – джерело опорної напруги;

V7, V8 – створює модель вхідного ланцюга;

Q18, Q19 – елемент, що регулюється на складовому транзисторі;

Q14, R17, R23, D10 – джерела струму;

R18, R19 – дільники напруги;

R22, Q15, D9 – підсилювач;

R25 – навантаження.

Контрольні питання

1. Принцип дії параметричного стабілізатора.
2. Принцип дії компенсаційного стабілізатора.
3. Структурна схема параметричного та компенсаційного стабілізаторів
4. Поняття послідовного та паралельного компенсаційного стабілізатора
5. Призначення елементів схеми, що досліджується

ЛАБОРАТОРНА РОБОТА №5

Дослідження однополярного регулятора потужності.

Мета вивчити устрій та принцип дії однополярного регулятора потужності.

Короткі теоретичні дані регулятор потужності призначений для керування середньою потужністю в навантаженні. Він складається з силового трансформатора, силового елемента та схеми керування. Силкові елементи виконують на тиристорах, семисторах або оптотиристорах. Схема керування будується на цифрових або аналогових принципах і керує затримкою ввімкнення силових елементів відносно моменту часу переходу через нуль мережної напруги.

В роботі досліджується цифрова схема керування, в якій в момент переходу мережної напруги через нуль у віднімаючий лічильник заноситься код керуючого сигналу. Під дією тактових

імпульсів стан лічильника зменшується. Сигнал на ввімкнення силових елементів формується в момент переходу лічильника в «0».

Хід роботи

Експеримент №1 – Дослідження вузла синхронізації з мережею живлення

1 Зібрати схему, зображену на рис. 5.1

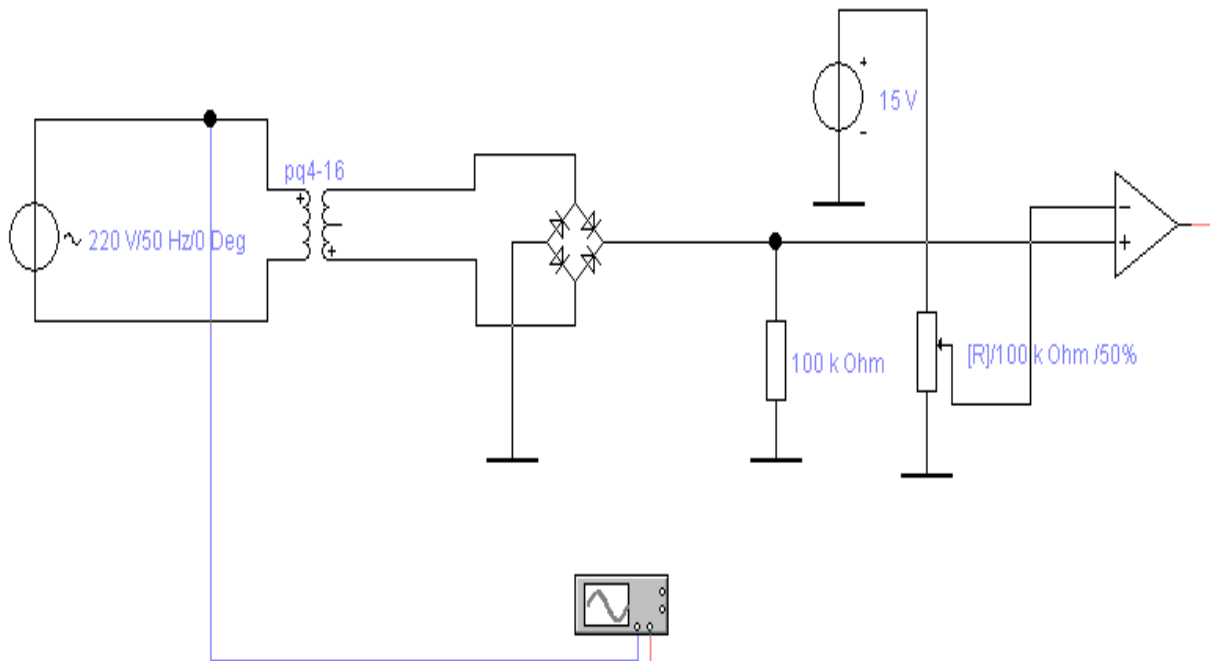


Рисунок 5.1 - Дослідження вузла синхронізації з мережею

2 Спостерігати на виході вузла короткі імпульси синхронізації у момент переходу через нуль напруги живлення. За допомогою потенціометру та шляхом зміни коефіцієнту трансформації трансформатора pq 4–16 максимально зменшити ширину імпульсів синхронізації. Визначити ширину імпульсів.

3 Осцилограми напругу на виході трансформатора та на виході вузла синхронізації перемалювати у звіт.

Експеримент №2 – Дослідження схеми керування цифрового регулятора потужності

4 Доповнити попередню схему (рис. 5.1) елементами керованої цифрової затримки як показано на рис. 5.2.

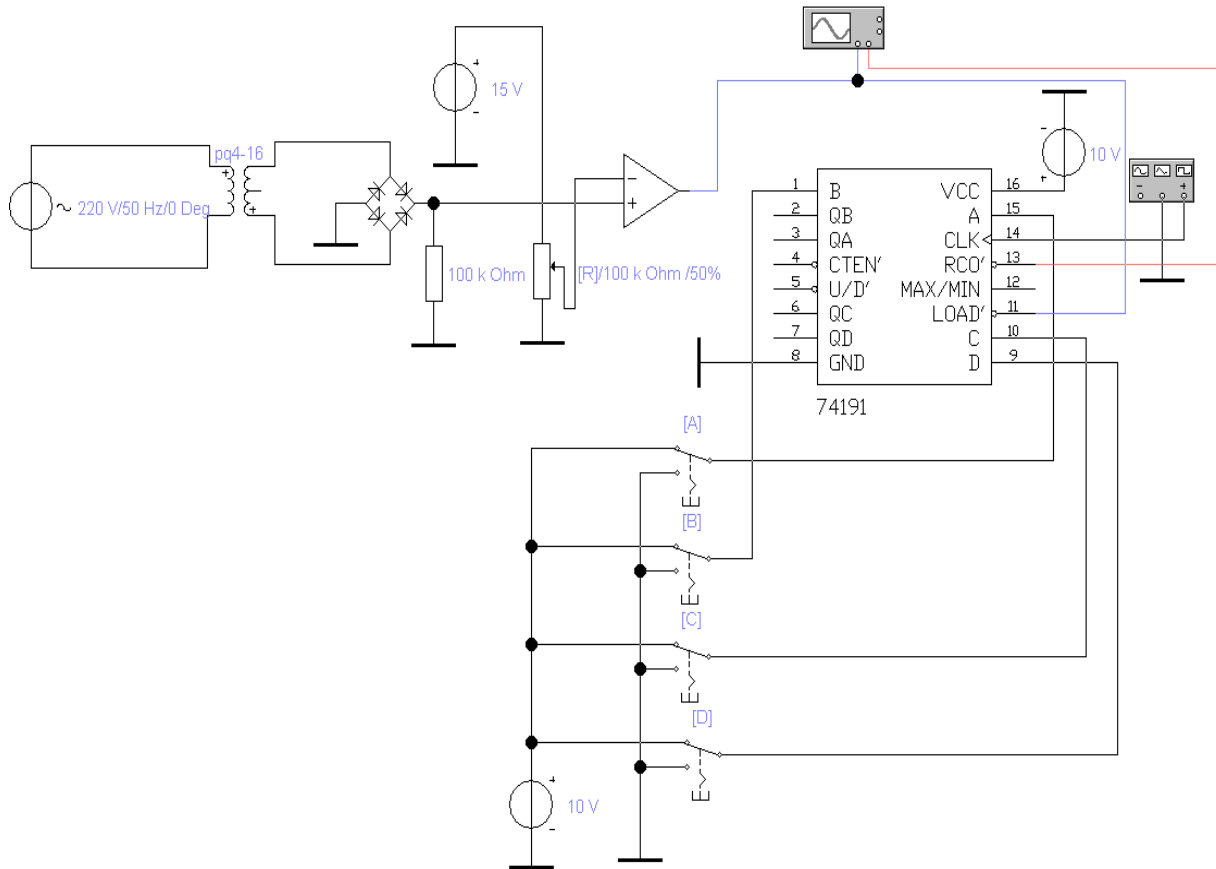


Рисунок 5.2 – Цифрова керуюча схема регулятора потужності

5 Налаштувати генератор на режим формування прямокутних імпульсів з частотою:

$$f = 2 f_c (2^m - 1)$$

де f_c – частота мережної напруги;
 m – кількість розрядів у коді ($m=4$).

6 Задавати за допомогою перемикачів «А», «В», «С», «D» різні керуючі коди. Виміряти часову затримку імпульсу ввімкнення силового елемента (вихід RCO) відносно імпульсу синхронізації (вхід LOAD). Результати занести у таблицю, побудувати графік залежності $T_{затр}=f(\text{код})$.

Контрольні питання

1. Структурна схема вузла регулювання.
2. Одно – та двополярний регулятор.
3. Принципи дії вузла синхронізації з мережею.
4. Види силових елементів.

СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ ПОСИЛАННЯ

1. Князев, В. М. Основи електроніки: навч. посібник. – К.: Либідь, 2017. – 528 с.
2. Назаренко, О. В. Електронні прилади і схеми. – К.: Освітня книга, 2018. – 576 с.
3. Ширяєв, С. В. Теоретична електроніка: підручник для вищих навчальних закладів. – К.: Вища школа, 2017. – 640 с.
4. Семенов, В. М. Основи мікросхемотехніки. – К.: Наукова думка, 2016. – 400 с.
5. Микитюк, М. С. Логічні елементи і цифрові схеми: підручник. – К.: Вища школа, 2016. – 450 с.
6. Морозова, Т. В. Цифрові перетворювачі: принципи роботи ЦАП і АЦП. – Одеса: Маяк, 2017. – 368 с.
7. Фельдман, А. С. Схеми з пам'яттю. – К.: Вища школа, 2016. – 275 с.
8. Юров, І. Ю. Сучасні електронні компоненти. – К.: Академвидав, 2018. – 440 с.
9. Кудрявцев, О. І. Схемотехніка: підручник для вищих навчальних закладів. – К.: Академвидав, 2015. – 712 с.