

## **ВИКОРИСТАННЯ FPGA ДЛЯ ПРОЕКТУВАННЯ ГІБРИДНИХ СИСТЕМ ПРИСКОРЕНОЇ ОБРОБКИ БАЗ ДАНИХ**

Ми живемо в еру технологій та інформації і саме інформація відіграє ключову роль в житті будь-якої людини. Інформацією є будь-які дані того чи іншого роду, які несуть смислове навантаження. Для успішного використання і розвитку інформації, її необхідно коректно зберігати і каталогізувати.

Наразі актуальною проблемою в роботі з базами даних скорочення часу виконання операції вибірки відповідно сучасним вимогам до швидкості. Наріжним каменем цієї проблеми є саме процесор і його засоби роботи з базою даних.

Наприклад, розглянемо алгоритм виконання запиту процесором в MySQL. При отриманні запиту процесор розпізнає критерії вибірки і починає через функцію підрядника порівнювати дані критерії з кожним рядком в базі даних [1]. Сучасні процесори мають високу продуктивність, однак при великій кількості рядків цей показник часто не задовольняє вимогам до швидкодії системи.

Одним із рішень задачі прискорення обробки великої кількості даних є спосіб розпаралелювання обчислень. Суть даного способу полягає в розбитті всього обсягу інформації на незалежні блоки, які можуть оброблятися одночасно. Так як обробка кожного рядка відбувається незалежно по константній умові, такий спосіб є прийнятним рішенням даної проблеми.

Паралельні обчислення можна реалізувати як програмно, так і апаратно, однак апаратний спосіб має значні переваги в швидкості виконання і ефективності в цілому. Реалізацією може служити апаратний прискорювач (БД-прискорювач) в сучасному елементному базисі FPGA.

Для апаратної реалізації БД-прискорювача ідеально підходять саме FPGA [2], які, на відміну від універсального процесора, можна перепрограмувати відповідно до особливостей розв'язуваної обчислювальної задачі [3]. Вибір бази даних як раз і є однією з таких задач. Важливими відмінностями FPGA також є знижене енергоспоживання в розрахунку на одиницю обчислювальної потужності, а також архітектура з можливістю паралельного виконання множини векторних операцій одночасно – так звана масивно-паралельна дрібнозерниста архітектура. Число логічних вентилів в чіпі FPGA може досягати декількох мільйонів, що підходить для вирішення задач з великим обсягом даних.

В сучасному проектуванні цифрових систем широко використовуються гібридні рішення з використанням універсальних CPU та FPGA для виконання спеціалізованих функцій. При цьому гібридизація може бути виконана як на рівні зовнішніх функціональних зв'язків між CPU та FPGA, так і внутрішня – процесорні ядра у складі FPGA.

Пропонується гібридна система «процесор+прискорювач», в якій процесор отримує запит, а також розбиває його на ключові складові:

1. Об'єкти вибірки (поля, атрибути)
2. Джерело вибірки (таблиця)
3. Умова вибірки

БД-прискорювач отримує надіслані йому від процесора інструкції і вже безпосередньо починає роботу з базою даних без участі центрального процесора для управління передачею даних. Проте на відміну від центрального процесора, БД-прискорювач може використовувати кілька ліній одночасно. Наприклад, будемо вважати, що у БД-прискорювача 200 доступних ліній, а це означає, що він може опитувати по 200 рядків бази даних за такт, при умові, що порядок вибірки не має значення.

При порівнянні алгоритмів роботи з базою даних процесора і апаратного БД-прискорювача слід зазначити, що хоч алгоритм роботи прискорювача і вимагає деяких додаткових операцій для початку вибірки, сама вибірка виконується, в даному випадку, в 200 разів швидше.

Обсяг каталогізованих даних, в тому числі і бази даних різних корпорацій та інших формувань всякого роду, за найскромнішими підрахунками до 2025 року збільшиться в 50 разів у порівнянні з 2010 роком. При такому прирості даних оптимізація роботи з базами даних за допомогою паралельних обчислень і апаратних прискорювачів, які підвищують продуктивність багаторазово, роблять цю технологію вкрай перспективною для подальшого вивчення і розвитку.

## СПИСОК ВИКОРИСТАНОЇ ЛІТЕРАТУРИ

1. Хомоненко А.Д., Цыганков В.М., Мальцев М.Г. Базы данных. Учебник для высших учебных заведений - [6-е изд.]. - СПб.:КОРОНА-Век, 2009. – 734 с.
2. Woods R. FPGA-based Implementation of Signal Processing Systems / Woods R., John McAllister, Gaye Lightbody, Ying Yi // 2nd Edition - John Wiley & Sons, 2017.- 356 с.
3. Пример программирования FPGA-ускорителя [Електроний ресурс]. – Режим доступу: <https://habr.com/ru/company/selectel/blog/418403/>