

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
Запорізький національний технічний університет

МЕТОДИЧНІ ВКАЗІВКИ

з виконання розрахунково-графічного завдання дисципліни

“МІКРОПРОЦЕСОРНІ ПРИСТРОЇ”

для студентів спеціальності

**141 – ЕЛЕКТРОЕНЕРГЕТИКА, ЕЛЕКТРОТЕХНІКА ТА
ЕЛЕКТРОМЕХАНІКА
усіх форм навчання**

2018

Методичні вказівки з виконання розрахунково-графічного завдання дисципліни «Мікропроцесорні пристрої» для студентів спеціальності 141 – ЕЛЕКТРОЕНЕРГЕТИКА, ЕЛЕКТРОТЕХНІКА ТА ЕЛЕКТРОМЕХАНІКА усіх форм навчання. /Укл: В.В. Осадчий, О.С. Назарова - Запоріжжя: ЗНТУ, 2018. – 26 с.

Укладачі:

В.В. Осадчий, к.т.н., доцент

О.С. Назарова, к.т.н., доцент

Рецензент:

В.І. Бондаренко, к.т.н., доцент

Відповідальний за випуск: П.Г. Засипко, зав. лабораторії

Затверджено
на засіданні кафедри
Електропривода і автоматизації
промислових установок
протокол № 02 від 22. 10. 2018 р.

Затверджено
на засіданні НМК ЕТФ
протокол № 04 від 22. 11. 2018 р.

ЗМІСТ

Передмова	4
1 Загальні вимоги до виконання розрахунково- графічного завдання	5
2 Завдання	6
Перелік посилань.....	11
Додаток А Зразок оформлення титульної сторінки	13
Додаток Б Представлення даних у двійковій, шістнадцятковій та десятковій системі числення	14
Додаток В Перелік команд мікроконтролера Intel 8051.....	15
Додаток Г Принцип представлення даних для виведення на семисегментний індикатор	26

ПЕРЕДМОВА

Методичні вказівки містять вихідні дані та задачі розрахунково-графічного завдання (РГЗ) з дисципліни МІКРОПРОЦЕСОРНІ ПРИБОРИ у відповідності до навчальних планів ОКР бакалаврів, рекомендації до їх виконання і мають три додатки.

РГЗ сприяє розширенню та закріпленню теоретичних знань з дисципліни при вирішенні конкретних практичних завдань, розвиває навички ведення самостійної творчої роботи та професійні якості.

У додатках подано перелік команд мікроконтролера Intel 8051, який включає назву, мнемокод, опис дій, що виконуються, таблиця представлення даних у двійковій, шістнадцятковій та десятковій системі числення та зразок оформлення титульної сторінки.

Для студентів спеціальності 141 – ЕЛЕКТРОЕНЕРГЕТИКА, ЕЛЕКТРОТЕХНІКА ТА ЕЛЕКТРОМЕХАНІКА усіх форм навчання.

1 ЗАГАЛЬНІ ВИМОГИ ДО ВИКОНАННЯ РОЗРАХУНКОВО-ГРАФІЧНОГО ЗАВДАННЯ

Кожний студент денної і заочної форм навчання в процесі вивчення дисципліни виконує розрахунково-графічне завдання (РГЗ), яке охоплює основні розділи дисципліни.

В процесі виконання РГЗ студент повинен розв'язати одне завдання - розробити програму керування кодовим замком, який обмежує доступ до приміщення лабораторії.

Варіанти індивідуальних завдань для кожного студента визначаються викладачем.

РГЗ виконується на аркушах формату А4. Текст може бути виконаний рукописним способом або набраний на комп'ютері у редакторі Word, шрифт 14пт, міжрядковий інтервал 1,5; поля верхнє, нижнє, зліва та справа по 20 мм. Роздруковане РГЗ має бути зброшуроване злівої сторони.

Послідовність розділів:

- титульна сторінка;
- завдання, яке містить вихідні дані згідно варіанту;
- текст програми та копія екрану з відпрацьованим завданням у Proview;
- перелік використаної літератури.

При виконанні РГЗ студент може користуватися не тільки літературою, що рекомендована, але і будь-якою доступною навчальною та технічною.

2 ЗАВДАННЯ

Необхідно розробити програму керування кодовим замком, який обмежує доступ до приміщення лабораторії. Замок має декілька кнопок та один засув, який втягується для того, щоб двері можна було відчинити (рис. 2.1). В нормальному стані замок зачинений і вхід в лабораторію не можливий. Для того, щоб відчинити замок, необхідно натиснути секретну комбінацію кнопок. Послідовність натискання кнопок, тривалість утримання та часові інтервали між натисканнями задаються згідно індивідуального завдання (таблиця 2.1). Допустиме відхилення зазначених у завданні часових проміжків, при яких секретна комбінація сприймається як правильна, становить ± 1 с.

Навести розроблену програму для реалізації завдання.

Таблиця 2.1 – Дані для виконання завдання, згідно варіанту.

№	Послідовність натискання кнопок	Тривалість утримання кнопок, с				Часові інтервали між натисканнями кнопок, с		
		SB1	SB2	SB3	SB4	1-ий	2-ий	3-й
1.	SB1, SB2, SB3, SB4	3	4	5	6	3	4	5
2.	SB4, SB2, SB3, SB1	6	5	4	3	3	3	5
3.	SB1, SB3, SB2, SB4	3	4	6	5	4	4	5
4.	SB2, SB1, SB3, SB4	4	3	5	6	4	3	5
5.	SB1, SB2, SB4, SB3	4	3	6	5	5	4	3
6.	SB1, SB3, SB4, SB2	6	5	3	4	5	3	4
7.	SB1, SB4, SB3, SB2	3	6	4	5	5	5	4
8.	SB4, SB3, SB2, SB1	4	6	3	5	5	5	3

Продовження таблиці 2.1

9.	SB3, SB4, SB2, SB1	5	3	4	6	3	5	5
10.	SB4, SB3, SB1, SB2	5	4	3	6	4	5	5
11.	SB1, SB2, SB3, SB4	3	4	5	6	4	5	5
12.	SB4, SB2, SB3, SB1	6	5	4	3	3	5	5
13.	SB1, SB3, SB2, SB4	3	4	6	5	5	5	3
14.	SB2, SB1, SB3, SB4	4	3	5	6	5	5	4
15.	SB1, SB2, SB4, SB3	4	3	6	5	5	3	4
16.	SB1, SB3, SB4, SB2	6	5	3	4	5	4	3
17.	SB1, SB4, SB3, SB2	3	6	4	5	4	3	5
18.	SB4, SB3, SB2, SB1	4	6	3	5	4	4	5
19.	SB3, SB4, SB2, SB1	5	3	4	6	3	3	5
20.	SB4, SB3, SB1, SB2	5	4	3	6	3	4	5
21.	SB1, SB2, SB3, SB4	3	4	5	6	5	3	3
22.	SB4, SB2, SB3, SB1	6	5	4	3	5	4	4
23.	SB1, SB3, SB2, SB4	3	4	6	5	3	5	3
24.	SB2, SB1, SB3, SB4	4	3	5	6	4	5	4
25.	SB1, SB2, SB4, SB3	4	3	6	5	5	3	5

Продовження таблиці 2.1

26.	SB1, SB3, SB4, SB2	6	5	3	4	5	4	5
27.	SB1, SB4, SB3, SB2	3	6	4	5	5	3	3
28.	SB4, SB3, SB2, SB1	4	6	3	5	5	4	4
29.	SB3, SB4, SB2, SB1	5	3	4	6	3	5	3
30.	SB4, SB3, SB1, SB2	5	4	3	6	4	5	4

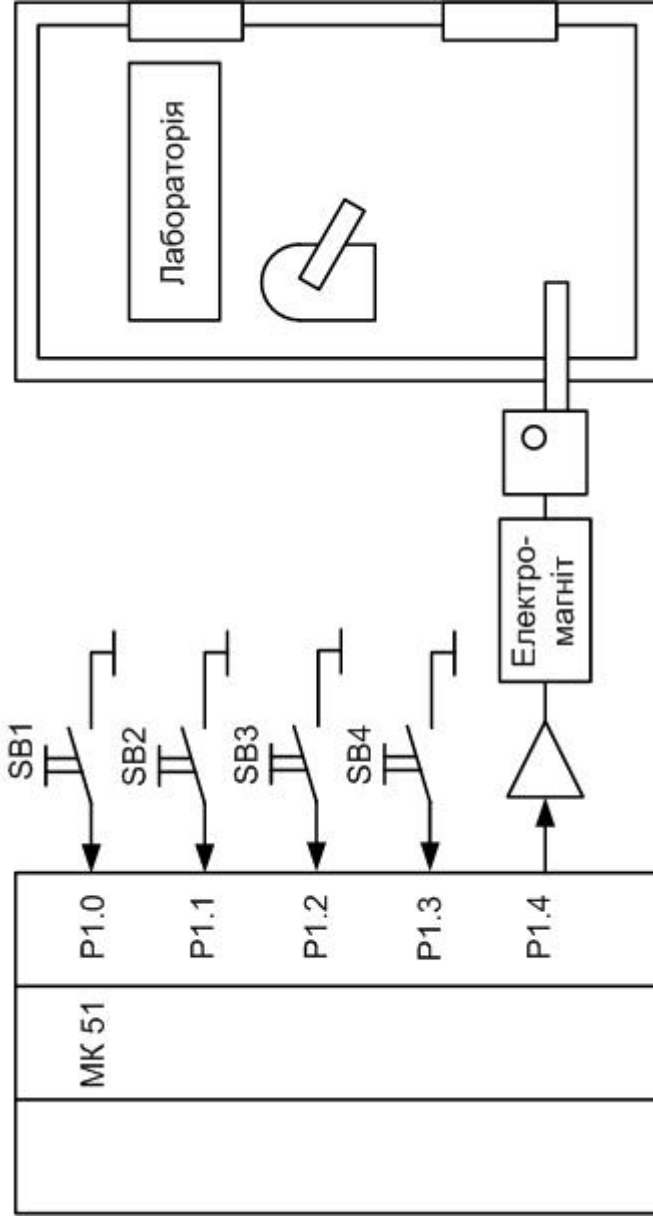


Рисунок 2.1 – Інтерфейс контролера кодового замка

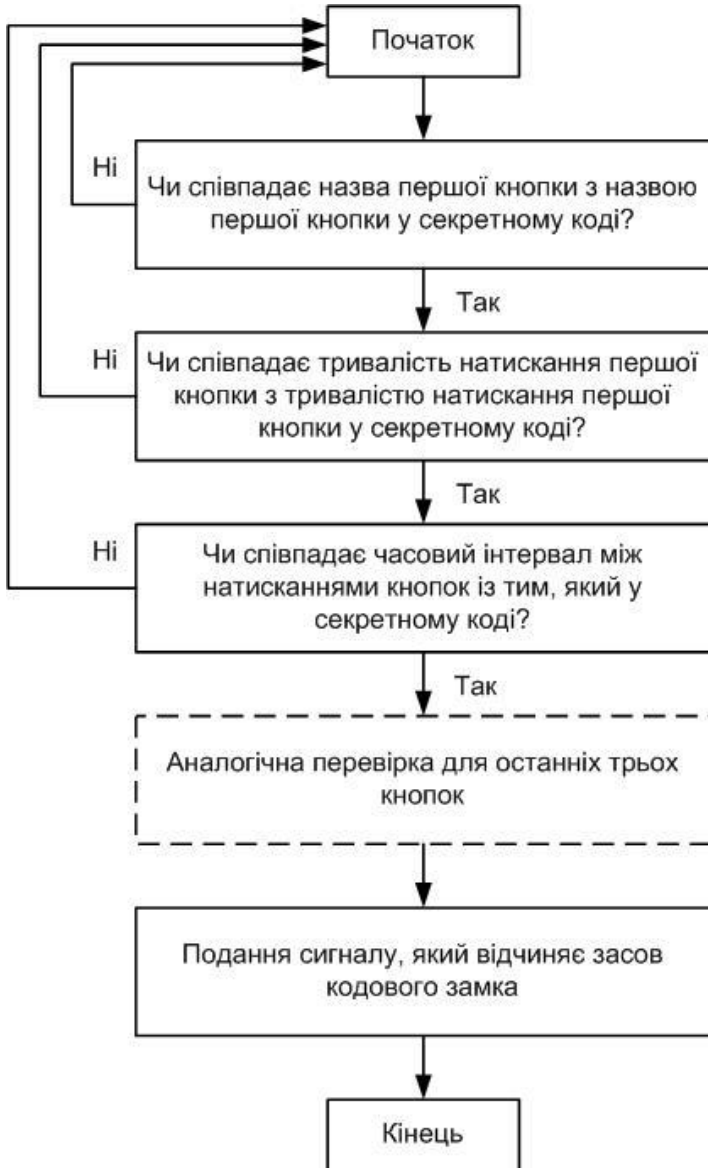


Рисунок 2.2 – Узагальнений алгоритм програми керування кодовим замком

ПЕРЕЛІК ПОСИЛАНЬ

1. Мікропроцесорна техніка: навч. посібник / В.В. Ткачов, Г.Грулер, Н. Нойбергер та ін. – Д.: Національний гірничий університет, 2012. – 188 с.
2. Белов, А. В. Самоучитель по микропроцессорной технике. – СПб.: Наука и техника, 2003. – 224 с.
3. Сташин В.В. Проектирование цифровых устройств на одно кристалльных микроконтроллерах / В.В. Сташин, А.В. Урусов, О.Ф. Молногонцева – М.: Энергоатомиздат, 1990. – 224 с.
4. Карташов, Б. А. Системы автоматического регулирования с микроЭВМ / Б.А. Карташов, Е.А. Шабаев – Зерноград: АЧГАА, 2008. – 26 с.
5. Балашов Е. П., Пузанков Д. В. Микропроцессоры и микропроцессорные системы / Под ред. В.Б. Смолова – М.: Радио и связь, 1981. – 328 с.
6. Липовецкий Г.П. и др. Однокристалльные микроЭВМ семейств МК48, МК51. – М., 1992. – 344 с.
7. Ишматов, З. Ш. Микропроцессорное управление электроприводами и технологическими объектами. Полиномиальные методы. – Екатеринбург, УГТУ-УПИ, 2007. – 278 с.
8. Магда, Ю. С. Микроконтроллеры серии 8051: практический поход. – М. ДМК Пресс, 2008. – 228 с.
9. Горюнов А. Г., Ливенцов С.Н. Архитектура микроконтроллера INTEL 8051: Учебное пособие. – Томск, Изд-во ТПУ, 2005. – 86 с.
10. Веприк, В.Н. и др. Микроконтроллеры семейства MCS-51: Учебное пособие / В.Н. Веприк, В.А. Афанасьев, А.И. Дружинин, А.А. Земсков, А.Р. Исаев, О.В. – Новосибирск, 1997. – 62 с.
11. Осадчий, В. В. Лабораторный стенд для исследования алгоритмов микропроцессорных систем управления шаговыми двигателями / В. В. Осадчий, Е. С. Назарова, С. Ю. Тоболкин // Електромеханічні і енергозберігаючі системи. – 2014. – Вип. 2/(26). – С.102-108.
12. Коваленко, М. А. Автономний експериментальний стенд для випробування уніполярного крокового двигуна на базі мікроконтроллера / М. А. Коваленко, Д. С. Мацюк // Електротехніка та електроенергетика. – 2015. – № 2. – С. 15-20.

13. Осадчий, В. В. Ідентифікація ступеня завантаження двохшвидкісного ліфта / В. В. Осадчий, О. С. Назарова, С. С. Шульженко // Електротехнічні та комп'ютерні системи. – 2018. – № 27(103). – С. 103-111.

DOI: <https://doi.org/10.15276/eltecs.27.103.2018.11>

14. Осадчий, В. В. Лабораторный стенд для исследования микропроцессорных систем управления двухмассовым электроприводом / В. В. Осадчий, Е. С. Назарова, В. В. Брылистый, Р. И. Савилов // Електротехнічні та комп'ютерні системи. – 2016. – № 22(98). – С. 33-38. <http://dx.doi.org/10.15276/eltecs.22.98.2016.05>

15. Назарова, Е. С. Особенности моделирования электромеханических систем с переменным моментом инерции [Текст] / Е. С. Назарова, Р. А. Ефименко // Вісник НТУ «ХП». – 2017. – № 27(1249). – С. 71-74.

16. Осадчий, В. В. Исследование системы управления позиционным электроприводом с дискретным датчиком положения [Текст] / В. В. Осадчий, Е. С. Назарова, В. В. Брылистый, Р. И. Савилов // Вісник НТУ «ХП». – 2017. – № 27(1249). – С. 146-149.

15. Осадчий, В. В. Исследование позиционного электропривода на основе шагового двигателя в микрошаговом режиме [Текст] / В. В. Осадчий, Е. С. Назарова, С. Ю. Тоболкин // Електротехнічні та комп'ютерні системи. – 2015. – № 19(95). – С. 24-27. <http://dx.doi.org/10.15276/eltecs.19.95.2015.06>

16. Назарова, Е. С. Математическое моделирование электромеханических систем станов холодной прокатки [Текст] / Е. С. Назарова // Технічна електродинаміка. – 2015. – Вип. 5 – С. 82-89.

17. Новое в моделировании и исследовании электромеханических систем станов холодной прокатки : монографія / А. В. Садовой, Е. С. Назарова, В. И. Бондаренко, А. В. Пирожок; Запорізьк. нац. техніч. ун-т, Дніпродзерж. держ. теніч. ун-т – Запоріжжя: «Просвіта», 2014. – 144 с.

18. Назарова, Е. С. К вопросу разработки систем диагностирования электромеханических систем станов холодной прокатки / Е. С. Назарова // Електротехніка та електроенергетика. – 2013. – № 1. – С. 36-41. DOI: <https://doi.org/10.15588/1607-6761-2013-1-6>

Додаток А

Зразок оформлення титульної сторінки

Міністерство освіти і науки України
Запорізький національний технічний університет

Кафедра ЕПА

**Розрахунково-графічне завдання
з дисципліни
«Мікропроцесорні пристрої»**

Виконав:
студ. гр. Е-333

Іваненко І.І.

Перевірив:
доцент

Петренко П.П.

Додаток Б

Представлення даних у двійковій, шістнадцятковій та десятковій системі числення

Таблиця Б.1 – Відповідність представлення даних у різних системах числення

BIN (двійкова)				HEX (шістнадцяткова)	DEC (десяткова)
$2^3 = 8$ ст.біт	$2^2 = 4$	$2^1 = 2$	$2^0 = 1$ мол.біт		
0	0	0	0	0	0
0	0	0	1	1	1
0	0	1	0	2	2
0	0	1	1	3	3
0	1	0	0	4	4
0	1	0	1	5	5
0	1	1	0	6	6
0	1	1	1	7	7
1	0	0	0	8	8
1	0	0	1	9	9
1	0	1	0	A	10
1	0	1	1	B	11
1	1	0	0	C	12
1	1	0	1	D	13
1	1	1	0	E	14
1	1	1	1	F	15

Додаток В

Перелік команд мікроконтролера Intel 8051

Таблиця В.1 - Група команд пересилання даних

Назва команди	Мнемокод	Т	Б	Ц	Операція
Пересилання в акумулятор з регістра (n=0..7)	MOV A,Rn	1	1	1	(A)←(Rn)
Пересилання в акумулятор вмісту комірки ВПД	MOV A,dir	3	2	1	(A)←(dir)
Пересилання в акумулятор байта з РПД (i=0,1)	MOV A,@Ri	1	1	1	(A)←((Ri))
Завантаження в акумулятор константи	MOV A,#d	2	2	1	(A)←#d
Пересилання в регістр з акумулятора	MOV Rn,A	1	1	1	(Rn)←(A)
Пересилання в регістр вмісту комірки ВПД	MOV Rn,dir	3	2	2	(Rn)←(dir)
Завантаження в регістр константи	MOV Rn,#d	2	2	1	(Rn)←#d
Пересилання у комірку ВПД вмісту акумулятора	MOV dir,A	3	2	1	(dir)←(A)
Пересилання у комірку ВПД вмісту регістра	MOV dir,Rn	3	2	2	(dir)←(Rn)
Пересилання у комірку ВПД з комірки ВПД	MOV dir,dir	9	3	2	(dir)←(dir)
Пересилка байта з РПД у комірку ВПД	MOV dir,@Ri	3	2	2	(dir)←((Ri))
Пересилання константи у комірку ВПД	MOV dir,#d	7	3	2	(dir)←#d
Пересилання в РПД вмісту акумулятора	MOV @Ri,A	1	1	1	((Ri))←(A)
Пересилання в РПД вмісту комірки ВПД	MOV @Ri,dir	3	2	2	((Ri))←(dir)

Продовження таблиці В.1

Пересилання в РПД константи	MOV @Ri,#d	2	2	1	$((Ri)) \leftarrow \#d$
Завантаження вказівника даних	MOV DPTR,#d16	13	3	2	$(DPTR) \leftarrow \#d16$
Пересилання байта коду, пов'язаного з DPTR в акумулятор	MOVC A,@A+DPTR	1	1	2	$(A) \leftarrow ((A)+(DPTR))$
Пересилання байта коду пов'язаного з PC в акумулятор	MOVC A,@A+PC	1	1	2	$(PC) \leftarrow (PC)+1$ $(A) \leftarrow ((A)+(PC))$
Пересилання байта із ЗПД в акумулятор	MOVX A,@Ri	1	1	2	$(A) \leftarrow ((Ri))$
Пересилання байта із ЗПД в акумулятор	MOVX A,@DPTR	1	1	2	$(A) \leftarrow ((DPTR))$
Пересилання з акумулятора в комірку ВПД	MOVX @Ri,A	1	1	2	$((Ri)) \leftarrow (A)$
Пересилання з акумулятора комірку ЗПД	MOVX @DPTR,A	1	1	2	$((DPTR)) \leftarrow (A)$
Завантаження комірки ВПД у стек	PUSH dir	3	2	2	$(SP) \leftarrow (SP)+1$ $((SP)) \leftarrow (dir)$
Вивантаження зі стека в комірку ВПД	POP dir	3	2	2	$(dir) \leftarrow (SP)$ $(SP) \leftarrow (SP)-1$
Обмін акумулятора з регістром	XCH A,Rn	1	1	1	$(A) \leftrightarrow (Rn)$
Обмін акумулятора з коміркою ВПД	XCH A, dir	3	2	1	$(A) \leftrightarrow (dir)$
Обмін акумулятора з непрямоадресованою коміркою ВПД	XCH A,@Ri	1	1	1	$(A) \leftrightarrow ((Ri))$
Обмін молодшими тетрадами між непрямоадресованою коміркою ВПД і акумулятором	XCHD A,@Ri	1	1	1	$(A_{0..3}) \leftrightarrow ((Ri)_{0..3})$

Таблиця В.2 - Команди арифметичних операцій

Назва команди	Мнемокод	Т	Б	Ц	Операція
Додавання акумулятора і регістра (n=0..7)	ADD A,Rn	1	1	1	$(A) \leftarrow (A)+(Rn)$
Додавання акумулятора і комірки ВПД	ADD A, dir	3	2	1	$(A) \leftarrow (A)+(dir)$
Додавання акумулятора і непрямо адресованої комірки ВПД	ADD A,@Ri	1	1	1	$(A) \leftarrow (A)+((Ri))$
Додавання акумулятора і константи	ADD A,#d	2	2	1	$(A) \leftarrow (A)+\#d$
Додавання акумулятора і регістра з урахуванням переносу	ADDC A,Rn	1	1	1	$(A) \leftarrow (A)+(Rn)+(C)$
Додавання акумулятора і коміркою ВПД з урахуванням переносу	ADDC A, dir	3	2	1	$(A) \leftarrow (A)+(dir)+(C)$
Додавання акумулятора і непрямо адресованої комірки ВПД з урахуванням переносу	ADDC A,@Ri	1	1	1	$(A) \leftarrow (A)+((Ri))+ (C)$
Додавання акумулятора і константи з урахуванням переносу	ADDC A,#d	2	2	1	$(A) \leftarrow (A)+\#d+(C)$
Десяткова корекція акумулятора	DA A	1	1	1	Якщо $(A_{0..3}) > 9$ або $((AC)=1)$, то $(A_{0..3}) \leftarrow (A_{0..3})+6$, і якщо $(A_{4..7}) > 9$ або $((C)=1)$, то $(A_{4..7}) \leftarrow (A_{4..7})+6$

Продовження таблиці В.2

Віднімання від акумулятора регістра і позики	SUBB A,Rn	1	1	1	$(A) \leftarrow (A)-(C)-(Rn)$
Віднімання від акумулятора комірки ВПД і позики	SUBB A, dir	3	2	1	$(A) \leftarrow (A)-(C)-(dir)$
Віднімання від акумулятора непрямо адресованої комірки ВПД і позики	SUBB A,@Ri	1	1	1	$(A) \leftarrow (A)-(C)-((Ri))$
Віднімання від акумулятора константи і позики	SUBB A,#d	2	2	1	$(A) \leftarrow (A)-(C)-\#d$
Інкремент акумулятора	INC A	1	1	1	$(A) \leftarrow (A)+1$
Інкремент регістра	INC Rn	1	1	1	$(Rn) \leftarrow (Rn)+1$
Інкремент комірки ВПД	INC dir	3	2	1	$(dir) \leftarrow (dir)+1$
Інкремент непрямо адресованої комірки ВПД	INC @Ri	1	1	1	$(Ri) \leftarrow (Ri)+1$
Інкремент покажчика даних	INC DPTR	1	1	2	$(DPTR) \leftarrow (DPTR)+1$
Декремент акумулятора	DEC A	1	1	1	$(A) \leftarrow (A)-1$
Декремент регістра	DEC Rn	1	1	1	$(Rn) \leftarrow (Rn)-1$
Декремент комірки ВПД	DEC dir	3	2	1	$(dir) \leftarrow (dir)-1$
Декремент непрямо адресованої комірки ВПД	DEC @Ri	1	1	1	$(Ri) \leftarrow (Ri)-1$

Продовження таблиці В.2

Множення акумулятора на регістр В	MUL AB	1	1	4	$(B)(A) \leftarrow (A)*(B)$
Ділення акумулятора на регістр В	DIV AB	1	1	4	$(A).(B) \leftarrow (A)/(B)$

Таблиця В.3 - Команди логічних операцій

Назва команди	Мнемокод	Т	Б	Ц	Операція
Логічне І акумулятора і регістра	ANL A,Rn	1	1	1	$(A) \leftarrow (A) \wedge (Rn)$
Логічне І акумулятора і комірки ВПД	ANL A, dir	3	2	1	$(A) \leftarrow (A) \wedge (dir)$
Логічне І акумулятора і непрямо адресованої комірки ВПД	ANL A,@Ri	1	1	1	$(A) \leftarrow (A) \wedge ((Ri))$
Логічне І акумулятора і константи	ANL A,#d	2	2	1	$(A) \leftarrow (A) \wedge \#d$
Логічне І комірки ВПД і акумулятора	ANL dir,A	3	2	1	$(dir) \leftarrow (dir) \wedge (A)$
Логічне І комірки ВПД і константи	ANL dir,#d	7	3	2	$(dir) \leftarrow (dir) \wedge \#d$
Логічне АБО акумулятора і регістра	ORL A,Rn	1	1	1	$(A) \leftarrow (A) \vee (Rn)$
Логічне АБО акумулятора і комірки ВПД	ORL A, dir	3	2	1	$(A) \leftarrow (A) \vee (dir)$
Логічне АБО акумулятора і непрямоадресованої комірки ВПД	ORL A,@Ri	1	1	1	$(A) \leftarrow (A) \vee ((Ri))$

Продовження таблиці В.3

Логічне АБО акумулятора і константи	ORL A,#d	2	2	1	$(A) \leftarrow (A) \vee \#d$
Логічне АБО комірки ВПД і акумулятора	ORL dir,A	3	2	1	$(dir) \leftarrow (dir) \vee (A)$
Логічне АБО комірки ВПД і константи	ORL dir,#d	7	3	2	$(dir) \leftarrow (dir) \vee \#d$
Що виключає АБО акумулятора і регістра	XRL A,Rn	1	1	1	$(A) \leftarrow (A) \forall (Rn)$
Що виключає АБО акумулятора і комірки ВПД	XRL A, dir	3	2	1	$(A) \leftarrow (A) \forall (dir)$
Що виключає АБО акумулятора і непрямоадресованої комірки ВПД	XRL A,@Ri	1	1	1	$(A) \leftarrow (A) \forall ((Ri))$
Що виключає АБО акумулятора і константи	XRL A,#d	2	2	1	$(A) \leftarrow (A) \forall \#d$
Що виключає АБО комірки ВПД і акумулятора	XRL dir,A	3	2	1	$(dir) \leftarrow (dir) \forall (A)$
Що виключає АБО комірки ВПД і константи	XRL dir,#d	7	3	2	$(dir) \leftarrow (dir) \forall \#d$
Очищення акумулятора	CLR A	1	1	1	$(A) \leftarrow 0$
Інверсія акумулятора	CPL A	1	1	1	$(A) \leftarrow \bar{A}$
Зрушення акумулятора вліво	RL A	1	1	1	$(A_{n+1}) \leftarrow (A_n),$ $n=0..6, (A_0) \leftarrow (A_7)$

Продовження таблиці В.3

Зрушення акумулятора вліво через прапор переносу	RLC A	1	1	1	$(A_{n+1}) \leftarrow (A_n),$ $n=0..6, (A_0) \leftarrow (C),$ $(C) \leftarrow (A_7)$
Зрушення акумулятора вправо	RR A	1	1	1	$(A_{n+1}) \leftarrow (A_n),$ $n=0..6, (A_7) \leftarrow (A_0)$
Зрушення акумулятора вправо через прапор переносу	RRC A	1	1	1	$(A_{n+1}) \leftarrow (A_n),$ $n=0..6, (A_7) \leftarrow (C),$ $(C) \leftarrow (A_0)$
Обмін місцями тетрад в Акумуляторі	SWAP A	1	1	1	$(A_{0-3}) \leftarrow (A_{4-7})$

Таблиця В.4 - Команди роботи з бітами

Назва команди	Мнемокод	Т	Б	Ц	Операція
Очищення переносу	CLR C	1	1	1	$(C) \leftarrow 0$
Очищення біта	CLR bit	4	2	1	$(bit) \leftarrow 0$
Установка переносу	SETB C	1	1	1	$(C) \leftarrow 1$
Установка біта	SETB bit	4	2	1	$(bit) \leftarrow 1$
Інверсія переносу	CPL C	1	1	1	$(C) \leftarrow (\bar{C})$
Інверсія біта	CPL bit	4	2	1	$(bit) \leftarrow (\bar{bit})$
Логічне І біта і прапору переносу	ANL C, bit	4	2	2	$(C) \leftarrow (C) \wedge (bit)$
Логічне І інверсії біта і переносу	ANL C, /bit	4	2	2	$(C) \leftarrow (C) \wedge (\bar{bit})$

Продовження таблиці В.4

Логічне АБО біта і прапора переносу	ORL C,bit	4	2	2	$(C) \leftarrow (C) \vee (\text{bit})$
Логічне АБО інверсії біта і прапора переносу	ORL C,/bit	4	2	2	$(C) \leftarrow (C) \vee (\overline{\text{bit}})$
Пересилання біта в прапор переносу	MOV C,bit	4	2	1	$(C) \leftarrow (\text{bit})$
Пересилання прапору переносу в біт	MOV bit,C	4	2	2	$(\text{bit}) \leftarrow (C)$

Таблиця В.5 - Команди передачі керування

Назва команди	Мнемокод	Т	Б	Ц	Операція
Довгий перехід	LJMP .. - -	12	3	2	$(PC) \leftarrow \text{dir } 16$
Абсолютний перехід всередині сторінки у 2 Кбайта	AJMP dir11	6	2	2	$(PC) \leftarrow (PC) + 2$ $(PC_{0..10}) \leftarrow \text{dir } 11$
Короткий відносний перехід всередині сторінки у 256 байт	SJMP rel	5	2	2	$(PC) \leftarrow (PC) + 2$ $(PC) \leftarrow (PC) + \text{rel}$
Непрямий відносний перехід	JMP @A+DPTR	1	1	2	$(PC) \leftarrow (A) + (\text{DPTR})$
Перехід, якщо акумулятор дорівнює нулю	JZ rel	5	2	2	$(PC) \leftarrow (PC) + 2,$ якщо $(A) = 0$, то $(PC) \leftarrow (PC) + \text{rel}$

Продовження таблиці В.5

Перехід, якщо акумулятор не дорівнює нулю	JNZ rel	5	2	2	$(PC) \leftarrow (PC) + 2$, якщо $(A) \neq 0$, то $(PC) \leftarrow (PC) + rel$
Перехід, якщо прапор переносу дорівнює одиниці	JC rel	5	2	2	$(PC) \leftarrow (PC) + 2$, якщо $(C) = 1$, то $(PC) \leftarrow (PC) + rel$
Перехід, якщо прапор переносу дорівнює нулю	JNC rel	5	2	2	$(PC) \leftarrow (PC) + 2$, якщо $(C) = 0$, то $(PC) \leftarrow (PC) + rel$
Перехід, якщо біт дорівнює одиниці	JB bit,rel	11	3	2	$(PC) \leftarrow (PC) + 3$, якщо $(bit) = 1$, то $(PC) \leftarrow (PC) + rel$
Перехід, якщо біт дорівнює нулю	JNB bit,rel	11	3	2	$(PC) \leftarrow (PC) + 3$, якщо $(bit) = 0$, то $(PC) \leftarrow (PC) + rel$
Перехід, якщо біт встановлено, з наступним скиданням біта	JBC bit,rel	11	3	2	$(PC) \leftarrow (PC) + 3$, якщо $(bit) = 1$, то $(bit) \leftarrow 0$ і $(PC) \leftarrow (PC) + rel$
Декремент регістра і перехід, якщо він не дорівнює нулю	DJNZ Rn,rel	5	2	2	$(PC) \leftarrow (PC) + 2$, $(Rn) \leftarrow (Rn) - 1$, якщо $(Rn) \neq 0$, то $(PC) \leftarrow (PC) + rel$
Декремент комірки ВПД і перехід, якщо її вміст не дорівнює нулю	DJNZ dir,rel	8	3	2	$(PC) \leftarrow (PC) + 2$, $(dir) \leftarrow (dir) - 1$, якщо $(dir) \neq 0$, то $(PC) \leftarrow (PC) + rel$

Продовження таблиці В.5

Порівняння акумулятора з коміркою ВПД і перехід, якщо вони не дорівнюють одне одному	CJNE A, dir, rel	8	3	2	$(PC) \leftarrow (PC) + 3$, якщо $(A) \neq (\text{dir})$, то $(PC) \leftarrow (PC) + \text{rel}$, якщо $(A) < (\text{dir})$, то $(C) \leftarrow 1$, інакше $(C) \leftarrow 0$
Порівняння акумулятора з константою і перехід, якщо вони не дорівнюють одне одному	CJNE A, #d, rel	10	3	2	$(PC) \leftarrow (PC) + 3$, якщо $(A) \neq \#d$, то $(PC) \leftarrow (PC) + \text{rel}$, якщо $(A) < \#d$, то $(C) \leftarrow 1$, інакше $(C) \leftarrow 0$
Порівняння регістра з константою і перехід, якщо вони не дорівнюють одне одному	CJNE Rn, #d, rel	10	3	2	$(PC) \leftarrow (PC) + 3$, якщо $(Rn) \neq \#d$, то $(PC) \leftarrow (PC) + \text{rel}$, якщо $(Rn) < \#d$, то $(C) \leftarrow 1$, інакше $(C) \leftarrow 0$
Порівняння непрямоадресованої комірки ВПД з константою і перехід, якщо вони не дорівнюють одне одному	CJNE @Ri, #d, rel	10	3	2	$(PC) \leftarrow (PC) + 3$, якщо $((Ri)) \neq \#d$, то $(PC) \leftarrow (PC) + \text{rel}$, якщо $((Ri)) < \#d$, то $(C) \leftarrow 1$, інакше $(C) \leftarrow 0$
Довгий виклик підпрограми	LCALL dir 16	12	3	2	$(PC) \leftarrow (PC) + 3$, $(SP) \leftarrow (SP) + 1$, $((SP)) \leftarrow (PC_{0..7})$, $(SP) \leftarrow (SP) + 1$, $((SP)) \leftarrow (PC_{8..15})$, $(PC) \leftarrow \text{dir } 16$

Продовження таблиці В.5

Абсолютний виклик підпрограми в межах сторінки в 2 Кбайта	ACALL dir11	6	2	2	$(PC) \leftarrow (PC) + 2,$ $(SP) \leftarrow (SP) + 1,$ $((SP)) \leftarrow (PC_{0..7}),$ $(SP) \leftarrow (SP) + 1,$ $((SP)) \leftarrow (PC_{8..15}),$ $(PC_{0..10}) \leftarrow \text{dir } 11$
Повернення з підпрограми	RET	1	1	2	$(PC_{8..15}) \leftarrow$ $((SP)), (SP) \leftarrow (SP) -$ $1, (PC_{0..7}) \leftarrow$ $((SP)),$ $(SP) \leftarrow (SP) - 1$
Повернення з підпрограми оброблення переривання	RETI	1	1	2	$(PC_{8..15}) \leftarrow ((SP)),$ $(SP) \leftarrow (SP) - 1,$ $(PC_{0..7}) \leftarrow ((SP)),$ $(SP) \leftarrow (SP) - 1$
Порожня команда	NOP	1	1	1	$(PC) \leftarrow (PC) + 1$

Додаток Г

Принцип представлення даних для виведення на семисегментний індикатор

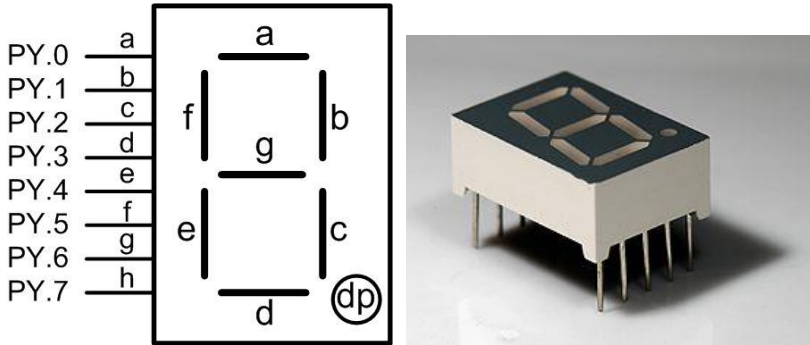


Рисунок Г.1 - Семисегментний індикатор

Таблиця Г.1 – Відповідність сегментів індикатора для виведення цифри «5»

Біт порту	PY.7	PY.6	PY.5	PY.4	PY.3	PY.2	PY.1	PY.0
Сегмент індикатора	DP	G	F	E	D	C	B	A
Бажаний стан	0	1	1	0	1	1	0	1